

NOSITEL
VYZNAMENÁNÍ
ZA BRANOU
VÝCHOVU
I. A II. STUPNĚ



ŘADA B PRO KONSTRUKTÉRY

ČASOPIS PRO ELEKTRONIKU
A AMATÉRSKÉ VYSÍLÁNÍ
ROČNÍK XXXIV/1985 • • ČÍSLO 3

V TOMTO SEŠITĚ

Elektronizace, robotizace,
automatizace 81

INTEGROVANÉ OBVODY CMOS
(pokračování)

Analogové spínače	82
Lineární obvody CMOS	83
Operační zesilovače	83
Stabilizační napájetí	84
Převodník napájetí	84
Časovací obvod	85
Návrh systémů	85
Požadavky na napájecí zdroj	88
Propojování CMOS s jinými obvody a diskrétními prvky	89
Propojování CMOS vedením	91
Základní technické údaje CMOS a HCMOS	91
Rychlé logické obvody CMOS	92
Ztrátový výkon obvodu HCMOS	94
Dynamické a statické parametry	95
Správné ošetření obvodu HCMOS	97
Základní měřicí metody obvodů CMOS	98
Aplikace obvodů CMOS	99
Všeobecné aplikace	99
Aplikace ve výpočetní technice	102
Aplikace v telekomunikacích	104
Aplikace v měřicí technice	108
Obvody pro DVM	110
Převodník A/D pro číslicové voltmetry	110
Obvody CMOS ve spotřební elektronice	114
Časoměrná technika s obvody CMOS	117

ELEKTRONIZACE - ROBOTIZACE - AUTOMATIZACE

V rámci programu elektronizace, který vzala vláda ČSSR na vědomí svým usnesením č. 253/1984 jako Dlouhodobý komplexní program elektronizace československého národního hospodářství do r. 1995, má elektronika zasáhnout prakticky do všech odvětví národního hospodářství a přispět tak podstatnou měrou ke snížení pracnosti a zvýšení efektivnosti celého národního hospodářství.

Potřeba dlouhodobého programu elektronizace našeho národního hospodářství je jednoznačná a ze všech hledisek náročná, jak také uvedl ve svém projevu předseda vlády s. Štrougal při zahájení výroby barevných obrazovek v Rožnově a Valašském Meziříčí v listopadu loňského roku. Proto bude nezbytné aplikaci elektroniky v jednotlivých odvětvích a oborech národního hospodářství velmi pečlivě zvažovat nejen z hlediska zájmu a předpokladů realizace, ale i podle toho, jaký celospolečenský efekt nám přinesou. Z toho ovšem vyplývá jediný možný závěr: musíme nejen urychlit proces elektronizace, ale i zajistit podstatné zvýšení zájmu o její uplatňování a využívání.

Klíčovému významu nabývají nyní taková řešení, která budou vycházet z vědeckotechnického rozvoje a z odpovídajících strukturálních změn v národním hospodářství a z aktivnějšího využívání možností socialistické dělník práce. Tyto změny musí především spočívat v přednostním rozvoji elektrotechniky, elektroniky a výbraných oborů strojírenství, které mohou výrazně zefektivnit vývoz, přispět k modernizaci výrobní základny, vést k úsporám paliv a energie.

Tak jako v celém národním hospodářství, tak i v elektrotechnice a elektronice je nevyhnutelná specializace. Lze rozvíjet pouze některé vybrané směry, odpovídající reálným možnostem naší výzkumné, vývojové a výrobní základny. O to víc musíme využívat možnosti spolupráce se zeměmi RVHP, zejména pak se Sovětským svazem.

K plnému využívání této spolupráce výraznou měrou přispěje i významná dohoda mezi ČSSR a SSSR, podepsaná v březnu letošního roku, zabezpečující vyšší úroveň součinnosti ve vývoji robotických komplexů, se sídlem mezinárodního vědeckotechnického sdružení ROBOT v Prešově. Při otevření tohoto sídla upozornil místopředseda vlády ČSSR a předseda Státní komise pro vědeckotechnický a investiční rozvoj s. J. Obzina, že uzavření této dohody není náhodné, že má hluboké kořeny v předcházejících formách a výsledcích československo-sovětské spolupráce. Tato dohoda vychází ze zkušeností a práce společných týmů konstruktérů a projektantů šesti československých a osmi sovětských organizací, jejichž výsledkem jsou tři typy vyráběných průmyslových robotů a manipulátorů a další tři typy, které jsou ve vývoji. Přímo pak navazuje na pozitivní výsledky práce společné československo-sovětské projekční, konstrukční a technologické kanceláře ROBOT, založené v roce 1983. Podepsaná dohoda je konkrétním příspěvkem k uskutečňování závěrů ekonomické porady členských států RVHP na nejvyšší úrovni, konané v Moskvě v červnu minulého roku a současně logickým pokrokem v dosavadní spolupráci mezi ČSSR a SSSR v oblasti robotizace.

Tato dohoda je skutečně praktickým nástrojem socialistické ekonomické integrace, protože vychází z prioritních směrů spolupráce členských států RVHP do r. 2000, konkrétně z programu Komplexní automatizace výrobních procesů. Přijatý společný program je již v zásadě promítnut a zakotven do plánu vybraných resortů, odvětví, oborů a podniků i vědeckovýzkumných ústavů a organizací obou zemí. Jednotliví členové sdružení svým základním vkladem vytvářejí ekonomické předpoklady jeho činnosti a podílejí se na zisku podle míry své účasti na produkci sdružení. Činnost vědeckotechnického sdružení ROBOT tak přímo naváže na Dlouhodobý komplexní program elektronizace národního hospodářství a na připravovaný státní cílový program 05 - Automatizace výrobních procesů s průmyslovými roboty a manipulátory.

Rovněž oblast automatizace řídících činností, která by měla podstatně urychlit intenzifikaci naší ekonomiky a pomohla rychleji zvyšovat výkonnost a účinnost celého společenskopolitického, státního a hospodářského mechanismu, bude probíhat v návaznosti na úkoly a zásady zdokonalení řízení národního hospodářství. Půjde zde především o zvyšování účinnosti plánovacího procesu a řízení reprodukčního procesu, o propojení plánování a řízení inovačních procesů technického rozvoje a investiční výstavby a zvyšování produktivity práce. Podrobnejší jsou úkoly na tomto úseku formulovány v Hlavních směrech dalšího rozvoje soustavy plánovitého řízení národního hospodářství, které schválila vláda svým usnesením č. 243/1984. Program elektronizace předpokládá, že na tomto úseku bude do r. 1990 vybudováno 70 ASR vřcholového typu, 253 ASR středního článku a 1710 ASR podniků.

„Nemalé úkoly vyplývající z programu elektronizace jsou spojeny i s přípravou kvalifikovaných kádrů. To si vyžádá promyšlené a cílevědomé úpravy výuky na všech stupních škol včetně učňovského školství a prohloubení a větší zprístupnění polytechnické výuky naší mládeže“ prohlásil při výše zmíněné příležitosti předseda vlády ČSSR s. L. Štrougal. Ale zde ještě máme nemalé rezervy. Jak upozornil v Rudém právu rektor vysoké školy technické v Brně, prof. ing. F. Kouřil, máme stále ještě zjevnou disproporci mezi skutečnou potřebou a plánovanými počty pro výchovu elektrotechnických inženýrů. V přímém protikladu s rostoucí úlohou elektroniky a zájmem elektroniky v čs. ekonomice vykazují směrná čísla pro přijímání studentů na elektrotechnické fakulty v posledních letech klesající tendenci. Elektrotechnické fakultě VUT v Brně bylo v posledních letech směrné číslo sníženo ze 680 studentů ve školním roce 1980/81 na 440 ve školním roce 1984/85 (ročníky mezi: 654, 540). Příčiny tohoto neodpovídajícího stavu lze spatřovat v nedokonalém využívání a koordinaci všech nástrojů systému plánování potřeb absolventů technických vysokých škol, a v nedocenění úlohy a potřeb inženýrů elektrotechniků při automatizaci, elektronizaci a robotizaci výroby a výrobků v neelektrotechnických průmyslových obo-

AMATÉRSKÉ RADIO ŘADA B

Vydává ÚV Svazarmu ve vydavatelství NAŠE VOJSKO, Vladislavova 26, 133 66 Praha 1; tel. 26 06 51-7. Šéfredaktor ing. Jan Klábal, redaktor Luboš Kalousek, OK1FAC. Redakční radu řídí Ing. J. T. Hyen.

Redakce Jungmannova 24, 113 66 Praha 1, tel. 26 06 51-7, řéfredaktor linka 354, redaktor linka 353, sekretářka linka 355. Ročně vydá 6 čísel. Cena výtisku 5 Kčs, pololetní předplatné 15 Kčs. Rozšířuje PNS, v jednotkách ozbrojených sil vydavatelství NAŠE VOJSKO, administrace Vladislavova 26, Praha 1. Objednávky přijímá každá pošta i doručovatel. Objednávky do zahraničí využívej PNS, ústřední expedice a dovoz tisku, závod 01, Károlova 9, 160 00 Praha 6. Tiskne NAŠE VOJSKO, n. p., závod, 08, 160 05 Praha 6, Vlašimská ulice č. 889/23.

Za původnost a správnost příspěvku odpovídají autor. Návštěvy v redakci a telefonické dotazy pouze po 14. hodině. Číslo indexu 46 044.

Toto číslo má výjít podle plánu 28. 5. 1985.

© Vydavatelství NAŠE VOJSKO

rech. Resorty mimo elektrotechniku v rozporu se stanoviskem FMEP se zřejmě dominují, že uplatňování elektroniky v jejich výrobní sféře bude v plném rozsahu zabezpečovat resort elektrotechnického průmyslu, a tak pro tuto oblast nikdo nenárokuje výchovu inženýrů zaměřených na využití elektroniky v daném oboru.

Katastrofální nedostatek informací všechno druhu z elektroniky - zejména teoreticko-praktických aplikací je notoricky znám. Výrobní lhůty odborných technic-

kých knih jsou až čtyřleté a to se neuvažuje čas, který potřebuje autor na zpracování daného tématu, odborné časopisy pro malou a střední výpočetní techniku a mikroelektroniku pro širokou technickou zaměřenou veřejnost neexistují, jejich nedostatek je nahrazován různými přílohami v časopisech ba i v denících (viz sobotní příloha Rudého práva). I toto ukazuje, že příprava odborných, elektronicky zaměřených kádrů je u nás stále na velmi nízkém stupni rozvoje a je ponechána spíše na zájmu jednotlivců.

Je proto nanejvýš nutné zaměřit pozornost i na oblast výchovy nejen odborných kádrů, ale také širší veřejnost účinněji připravovat na přicházející období technizace lidské společnosti, na období, ve kterém se napříruje a realizuje náročný program elektronizace, robotizace a automatizace československého národního hospodářství, který stanovil XVI. sjezd KSČ a důrazně podtrhlo 8. zasedání ÚVKSC k vědeckotechnickému pokroku.

Ing. Jan Klabal

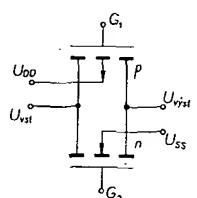
INTEGROVANÉ OBVODY CMOS

Ing. Václav Teska

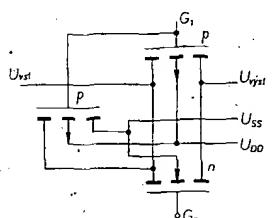
(Pokračování)

Analogové spínače

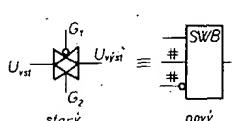
Diskrétní tranzistory MOSFET mohou být používány k obousměrnému spínání analogového signálu, proto lze k tomuto účelu využít i přizpůsobených logických hradel CMOS. Základním prvkem analogového spínače je přenosový člen popsaný v úvodní části příručky. Přenosový člen na obr. 229 je sestaven z MOSFET a je řízen napětím na řídicí elektrodě. Odporník kanálu se při přenosu mění s napětím vstupního signálu, rozdílem napětí mezi substrátem n a p ($U_{DD} - U_{SS}$) a se zátěží na výstupu. U analogových spínačů se požaduje, aby se neměnil odpor spínače při přenosu s úrovní vstupního signálu, tj. aby byl zachován konstantní poměr odporu při stavech zapnuto/vypnuto bez ohledu na velikost vstupního signálu. Řízením



Obr. 229. Jednoduchý přenosový člen

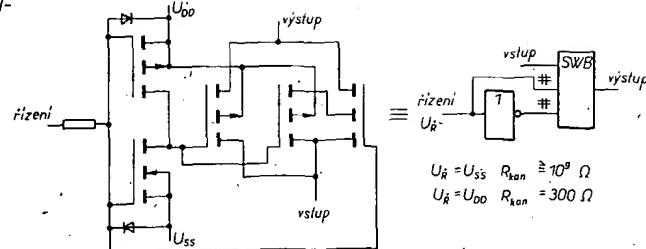


Obr. 230. Kompenzovaný přenosový člen



Obr. 231. Symbol pro přenosový člen

Obr. 232. Čtvrtina analogového spínače 4016



$$U_{\bar{R}} = U_{SS}, R_{kan} \geq 10^9 \Omega$$

$$U_{\bar{R}} = U_{DD}, R_{kan} = 300 \Omega$$

napětí substrátu je možné změny tohoto poměru kompenzovat a vyrovnávat tak změny amplitud vstupního signálu vůči substrátu, např. v zapojení podle obr. 230. Spínač má pak v sepnutém stavu velmi stálý odpor asi 350Ω , prakticky nezávislý na vstupním napětí. Na obr. 231 je symbol používaný při návrhu obvodu pro přenosový člen.

V obvodech CMOS řady 4000 se pro analogové spínače většinou používá zapojení podle obr. 230. Typickým příkladem je obvod 4016, sestavený ze čtyř analogových spínačů a zapojený podle obr. 232. Je požadováno, aby analogová napětí neměla „vnější“ stejnosměrnou složku. Pokud toto omezení není respektováno, a to platí i pro krátkodobý přenos, může být obvod zničen. Abychom tomu zabránili, je potřebné oddělit obě napájecí napětí a napětí analogové.

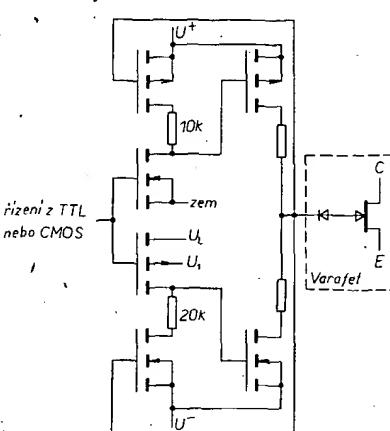
Přenosový člen je možné vytvořit i z obvodu 4007. Avšak pak není zaručen konstantní odpor při přenosu, jako je tomu u přenosových členů řady 4000.

Analogové hradlo

Analogové hradlo má podobnou funkci jako analogový spínač, liší se jen konstrukcí spínačního prvku. Zatímco analogový spínač používá přenosový člen, analogové hradlo pro sepnutí vstupu s výstupem používá FET, který je spínán řídicím obvodem CMOS. Příkladem analogového hradla je obvod IH181, zapojený podle obr. 233. Řídicí obvod při úrovni L na řídicím vstupu má na výstupu signál ± 15 V, který je potřebný pro sepnutí tranzistoru FET, který pracuje jako spínač. Z obr. 233 je zřejmé, že není potřebný žádný klidový napájecí proud. Klidový proud tekoucí tranzistorem FET je roven jeho proudu zbytkovému I_D (vyp.) a je až

1 nA. Přitom nerohoduje, je-li na řídicím vstupu úroveň „1“ nebo „0“, nebo klidový proud FET je roven jeho proudu zbytkovému ve vypnutém stavu a jelikož je to proud stejnosměrný, bude ztrátový výkon velmi malý. Při napájecím napětí ± 15 V je příkon 30 nW. Přivádime-li na řídicí vstup pravouhlý impulsy, příkon se zvětší a je závislý na opakovacím čmitočtu.

V analogových hradlech se k ovládání přechodu analogového signálu používá JFET. Převodník v hradle je používán pouze k převodu malého řídicího napětí na napětí větší, jímž ovládá spínační FET. Jako spínač se v moderních analogových hradlech používá VARAFET, což je monolitická kombinace JFET s kanálem n a varikapou, zapojenou do série s řídicím elektrodou JFET. Varikapem se nastavuje předpětí pro FET ve vodivém stavu. V literatuře jsou tato hradla označována jako hradla SPST - řídicím obvodi-

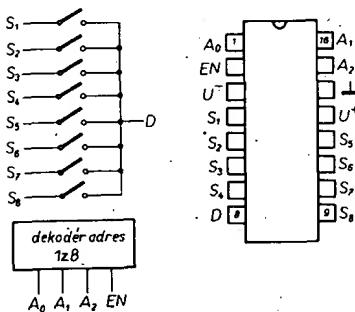


Obr. 233. Zapojení analogového hradla IH181

dem je spinán jeden JFET do vodivého stavu; DPST – řídící obvod uzavírá dva JFET; SPDT – řídící obvod jeden FET uzavírá a druhý otevírá; DPDT – řídící obvod dva JFET otevírá a dva uzavírá.

Analogový multiplexer

V některých aplikacích potřebujeme připojit postupně několik analogových vstupních signálů na jeden společný vývod. K tomu účelu může posloužit analogový multiplexer, u něhož se volí propojená cesta (kanál) signálem v kódu BCD. Nejlépe si činnost objasníme na obvodu IH5108, jehož blokové schéma je na obr. 234, Obvod IH5108 je sestaven ze spínačů



Obr. 234. Zapojení analogového multiplexeru LH5108

CMOS, spínajících vstupy s výstupem, a z budiče s dekodérem, kterým jsou řízeny spínače. Kromě toho má obvod ještě vstup EN, kompatibilní s obvodem TTL, kterým se uvolňuje přenos adres do dekodéru. Při úrovni „1“ na EN je uvolněn přenos adres do dekodéru. Tímto vstupem je umožněno kaskádní řazení multiplexerů. Spínače jsou tvořeny tranzistory MOSFET s kanály n a p, takže v sepnutém stavu mají malý odpor.

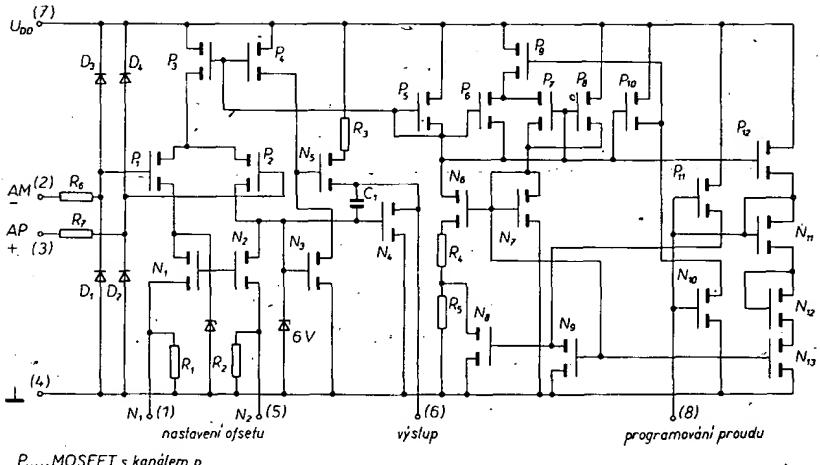
Lineární obvody CMOS

Operační zesilovače

Operační zesilovače pro všeobecné použití

Nejkrátkým místem operačního zesilovače je jeho vstupní obvod. Proto byla, v návrhu tohoto obvodu u OZ TLC271 fy Texas Instrument věnována značná pozornost, obvod je sestaven z křížově zapojených tranzistorů MOSFET s kanálem p a z páru proudových zrcadel s MOSFET s kanálem n. Tyto součástky zabírají více než polovinu plochy čipu. Proudové zrcadlo je obvod se dvěma nebo několika tranzistory, u něhož při zvětšování proudu v jednom tranzistoru se zrcadlově zmenšuje proud v druhém tranzistoru, takže celkový proud bude stálý. Proudové zrcadlo je jedním ze základních obvodů lineárních IO. Vstupní tranzistory P_1 a P_2 musí být přesně navrženy, aby bylo dosaženo malého ofsetu a dlouhodobé stability. Aby se zmenšil vliv výrobních tolerancí, mají tranzistorové páry P_1 , P_2 a N_1 , N_2 kruhový tvar, jsou různě dotovány a jsou na čipu vzájemně propojeny. Pečlivé rozmištění součástek na čipu a použitá technologie s křemíkovou řídicí elektrodou, označovaná „LinCMOS“, zaručují malý ofset a velkou stabilitu zesilovače.

Na obr. 235 je tranzistor P_3 zapojen jako zdroj konstantního proudu pro páry P_1, P_2 , kdežto P_4 je zátěž zdroje konstantního



Obr. 235. Operační zesilovač CMOS

proud u zesilovače napětí N_3 . Asi polovina napěťového zesílení je realizována tranzistory N_3 , N_4 a druhá polovina tranzistory P_1 , P_3 , N_2 . Výstupní výkon při malém signálu budí tranzistor N_5 , který je zapojen jako emitorový sledovač s kolektorovým odporem R_3 a zdrojem proudu N_4 . Výstupní proud při velkém signálu je odebíráno z N_4 a je omezen. Aby nemohlo dojít ke zkratek na napájecím napětí U_{DD} , je na řídící elektrodě napětí 6 V, stabilizované Zenerovou diodou. Druhá Zenerova dioda brání posuvu napětí vstupního stupně, způsobenému teplotním driftem proudu Zenerovy diody v bázi N_3 . Emitorový proud N_5 je omezen rezistorem R_3 , který chrání obvod před zkratek na výstupu. Zkrat na výstupu je časově omezen přípustnou ztrátou, která je u dvourádového plastického pouzdra asi 1 W. Při napájecím napětí 10 V a při pokojové teplotě může zkrat trvat nekonečně dlouho, aniž se obvod zničí. Protože asi polovina zesílení je získána z N_3 , jsou kondenzátorem (C_1 , 12 pF), zapojeným mezi řídící elektrodu N_3 a emitor N_5 , kompenzovány vlivy signálu a tím zahráňeno nezádoucí kladné vazbě.

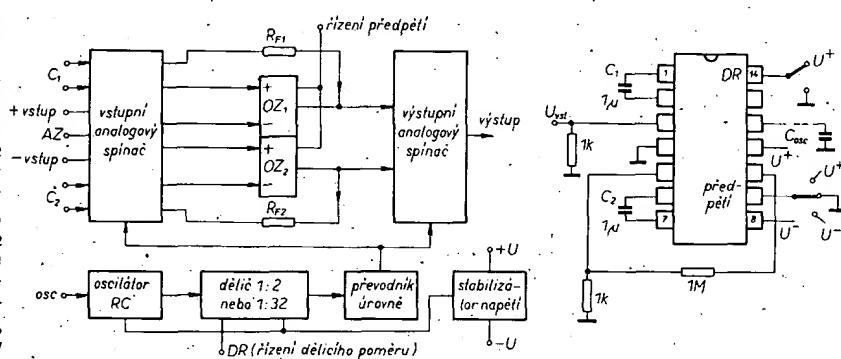
Deset procent plochy čípu je určeno k „programování“ klidového proudu. Klidový proud se programuje k omezení výkonových ztrát při dané konkrétní aplikaci, aby nebyl ze zdroje zbytečně odebrán proud, který by nebyl zcela využit. Jako přepínač slouží P_9 a N_8 . Je-li vývod δ uzemněn, otevře se P_9 a uzavře se N_8 , čímž je naprogramován provoz s velkým proudem. Spojením vývodu δ s U_{DD} se P_9 uzavře a otevře se N_8 , takže obvod pracuje s malým proudem. Když zůstane vývod δ nezapojen, jsou uzavřeny P_9 , N_8 a teče střední proud. Tranzistory P_4 a N_6 se

nastavuje proud takto: P_6 připojuje P_6 a P_7 k proudovému zrcadlu s MOSFET s kanálem p, nebo P_6 a P_7 se odpojují od proudového zrcadla, při čemž se mění poměr délka-šířka kanálu P_3 a P_4 ve vztahu k diodám P_5 , P_6 . Tím se mění proud asi desetkrát. Naopak N_6 mění zkratováním sériový emitorový odpor tranzistoru N_6 (zkratuje rezistor R_5) a tím o jednu dekádu referenční proud diodami P_6 , P_5 . Poměr délka-šířka kanálu N_6 bude větší než u N_7 , proto proudová zrcadla P_5 až P_8 nastaví stejný proud v N_6 a N_7 , čímž se zmenší úbytek napětí na R_4 a R_5 , který je úměrný kT/q . Tím je využito „exponenciálních“ vlastností tranzistorů MOSFET v inverzním provozu. Nastavený referenční proud přes P_5 , P_6 je roven kT/qR , kde R je závislý na stavu N_6 a je to buď R_4 nebo R_5 . Řetězec tranzistorů P_{12} , N_{11} , N_{12} a N_{13} nastavuje střední proud, není-li vývod δ zapojen.

střední proud, nemá význam zápojení. IO TLC251 má nesymetrické napájecí napětí v rozsahu 1 až 16 V a TLC271 v rozsahu 3 V až 16 V. Při $U_{DD} = 10$ V je možné naprogramovat proud 10, 150 a 1000 μ A. Při $U_{DD} = 1$ V je klidový proud 2 μ A, takže příkon je 2 μ W. Vstupní odpor je 10^{12} Ω ; vstupní proud při pokojové teplotě je 1 pA; offsetové napětí je 2 mV a dotlačení soufázového signálu 88 dB.

Operační zesilovač s komutovaným nastavením nuly – CAZ

Funkce CAZ se velmi liší od funkce běžného OZ. Značnou výhodou IO ICL7600 je jeho schopnost vlastní kompenzace vnitřního chybového napětí při změně teploty nebo při dlouhodobých změnách napájecího napětí. Blokové zapojení OZ CAZ typu ICL7600 je na obr. 236. Oproti běžnému operačnímu zesilovači



Obr. 236. Blokové schéma operačního zesilovače CAZ ICL7600

má CAZ ještě vstup pro automatické nastavení nuly, AZ. Napětí na vstupu AZ může automaticky nulovat každý z vnitřních operačních zesilovačů. Při provozu A se operační zesilovač 2 přepne vnitřním analogovým spínačem na jednotkový zisk a nabíjí vnější kondenzátor C_2 stejnosměrným chybouvým napětím a komazitým ní šumovým napětím. V další etapě analogový spínač „zkušší“, je-li vnitřní operační zesilovač v provozu B, kdy operační zesilovač 2 připojí kondenzátor C_2 do série se svým neinvertujícím vstupem (+) a ofsetové vstupní napětí a šumové napětí zesilovače se vynuluje. Pokud se na jedně z operačních zesilovačů přivádí vstupní napětí, pak druhý pracuje v režimu automatického nulování a nabíjí kondenzátor na napětí ekvivalentní stejnosměrnému a ní šumovému chybouvýmu napětí.

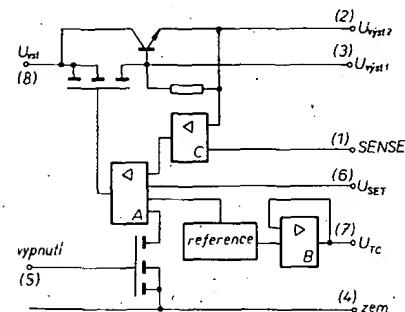
Koncepce zesilovače CAZ má mnoho dalších výhod oproti bipolárním, CMOS a FET OZ:

- efektivní vstupní ofsetové napětí může být o 10^3 až 10^4 menší,
- dlouhodobý teplotní drift je kompenzovaný a je velmi malý,
- teplotní vliv je kompenzován v širokém rozsahu teplot,
- je rovněž omezen vliv změn napájecího napětí.

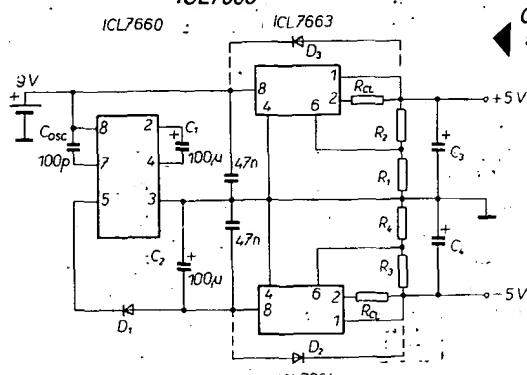
Vnitřní operační zesilovač je uvnitř propojen přes analogový spínač CMOS s vnějším terminálem. Analogový spínač tvoří tři spínače rozpojené a tři sepnuté (v daném okamžiku). Každý spínač je sestaven z MOSFET s kanálem p, spojených paralelně s MOSFET s kanálem n.

Stabilizátory napětí

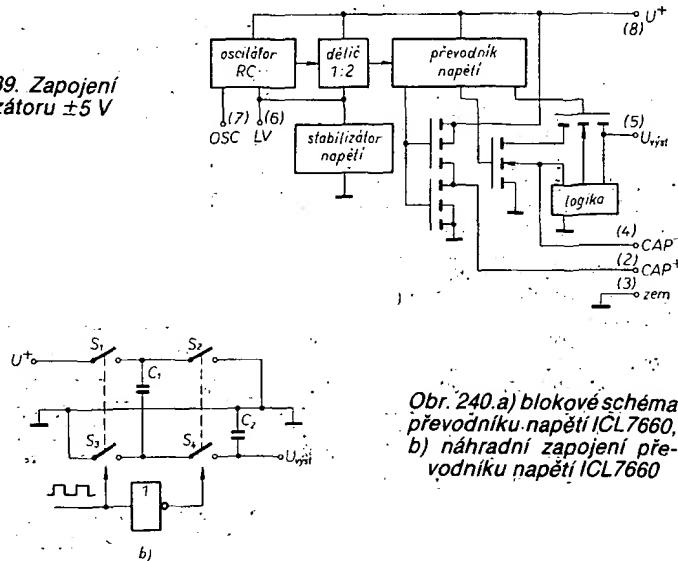
Stabilizátory napětí CMOS ICL7663 (pro kladné napětí) a ICL7664 (pro záporné napětí) vy Intersil se používají hlavně tam, kde se požaduje malý odběr proudu. Blokové zapojení stabilizátoru napětí ICL7663 je na obr. 237. IO je sestaven



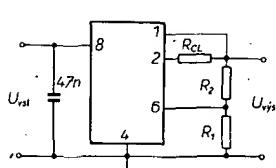
Obr. 237. Blokové schéma stabilizátoru ICI 7663



Obr. 239. Zapojení stabilizátoru +5 V



Obr. 240.a) blokové schéma
převodníku napětí ICL7660,
b) náhradní zapojení pře-
vodníku napětí ICL7660



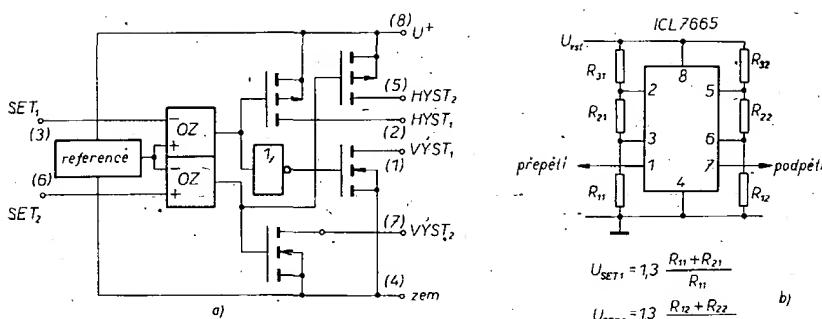
Obr. 238. Základní zapojení ICL7663

Vnitřní takt ICL7660 je vhodný pro připojení kondenzátorů do $10\ \mu\text{F}$. Při větší kapacitě je nutné taktovací kmitočet $10\ \text{kHz}$ snížit kondenzátorem C_{osc} , jehož kapacita je úměrná kapacitám kondenzátorů C_1 a C_2 . Dioda D_1 chrání regulátor ICL7660 před napěťovými špičkami. Rezistory R_1 až R_4 se nastavuje výstupní napětí $\pm 5\ \text{V}$, R_{CL} slouží k omezení výstupního proudu. Kondenzátory C_3 a C_4 se navrhují podle připojené zátěže. Při kondenzátořech velkých kapacit je nutné použít diody D_2 , D_3 , aby byly stabilizátory chráněny před možnými proudovými nárazy. Např. při zkratu napětí $+9\ \text{V}$ se musí napětí regulátoru velmi rychle zmenšit, i když bude napětí na výstupních kondenzátořech a tak i na vývodech U_{vst} , SENSE a U_{set} . Diodami D_2 a D_3 se obráceně půluje napětí z U_{vst} na U_{vyst} , takže obvody stabilizátoru nebudou zničeny. Výstupní napětí $\pm 5\ \text{V}$ je stabilní i při $U_{\text{vst}} = 6,5\ \text{V}$. Celé zapojení má odběr 180 μA .

Převodník napětí

Na obr. 240a je blokové schéma převodníku napětí ICL7660 fy Intersil, který přivádí kladné napětí 1,5 až 10 V na záporné napětí -1,5 až -10 V. K obvodu je nutné připojit dva kondenzátory, jejichž kapacita není kritická. Pro napájecí napětí větší než +6,5 V je nutná ještě dioda. Obvod je sestaven ze sériového regulátoru napětí, oscilátoru RC , převodníku úrovně napětí, čtyř výkonových spínačů MOS a logické jednotky, která kontroluje největší záporné napětí a zabezpečuje, že výstupní spínač s kanálem n nedostane předčasně předpětí. Oscilátor, pokud není zatížen, kmitá na 10 kHz při vstupním napájecím napětí 5 V. Tento kmitočet může být snížen vnějším kondenzátorem na vývodu OSC, nebo může být obvod řízen vnějším signálem o potřebném kmitočtu. Při napájecím napětí do +3,5 V je vývod LV spojen se zemí, jinak zůstává nezapojen.

Na obr. 240b je náhradní obvod převodníku napětí. Kondenzátor C_1 se nabije na napětí U^+ , když jsou sepnuty spínače S_1 a S_3 během první poloviny cyklu. Během druhé poloviny cyklu se sepnou spínače S_2 a S_4 a rozpojí se S_1 a S_3 , takže napětí na kondenzátoru bude zápornější než U^+ . Náboj z C_1 se přenese na C_2 a bude přesně U^+ za předpokladu ideálního spínače a nebude-li C_2 zatížen. Čtyři spínače na obr. 240b jsou realizovány výkonovými spínači MOS, S_1 je MOSFET s kanálem n a ostatní MOSFET s kanálem p.



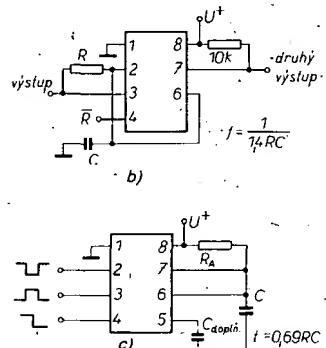
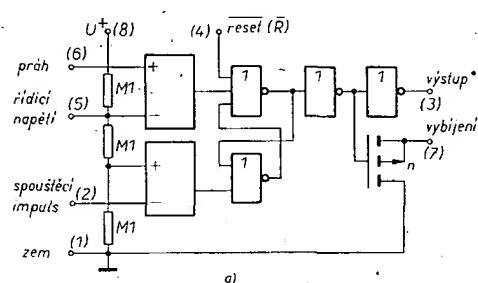
Obr. 241. a) zapojení detektoru přepětí ICL7665, b) praktické zapojení detektoru přepětí ICL7665

Detektor přepětí

Detectory přepětí slouží k indikaci napětí nebo podpětí v obvodech. Zapojení detektoru přepětí ICL7665 je na obr. 241a. Obvod je sestaven ze dvou komparátorů, jejichž vstupní napětí SET1 a SET2 se porovnávají s vnitřním referenčním napětím 1,3 V. Výstupy komparátorů budí MOSFET s kanálem n a s otevřeným kolektorem na obou výstupech VÝST a MOSFET s kanálem p a s otevřeným kolektorem na obou výstupech HYST. Obě sekce detektoru přepětí a podpětí jsou od sebe odděleny, avšak používají společný zdroj referenčního napětí 1,3 V. Ofsetové napětí obou komparátorů je obvykle rozdílné, takže U_{SET1} není rovno U_{SET2} . Vstupní impedance vstupů SET1 a SET2 je velmi velká, takže ve většině aplikací ji můžeme zanedbat. Čtyři výstupy s tranzistory MOSFET s otevřeným kolektorem mají v sepěném stavu malý vstupní odpor. Provozní proud obvodu je 300 nA pro zdroj referenčního napětí a oba komparátory. Praktické zapojení obvodu ICL7665 je na obr. 241b.

Časovací obvod

Časovací obvod ICM7555 (obr. 242) je verze CMOS známého obvodu NE555.



Obr. 242. a) blokové schéma ICM7555, b) astabilní provoz, c) monostabilní provoz

Napájecí proud obvodu ICM7555 je 2 až 3 mA, takže není nutné blokovat napájecí napětí ani vývod „řídící napětí“. Ve větší- ně aplikací postačí k obvodu připojit dva kondenzátory. Vzhledem k velké vstupní impedanci je možné nastavít pracovní režim rezistory s velkými odpory a kondenzátory s malými kapacitami. Výstupní napětí je téměř rovno napájecímu napětí, při napájecím napětí +5 V je možné vý- stup zatížit dvěma obvody TTL řady 74.

stup začít úvaha obvody 1 až 74.

ICM7555 je možné použít i jako astabilní multivibrátor. Rozkmit výstupního napětí je v tomto případě roven 50 % rozkmitu pracovního pravouhlého napětí. Stabilita kmitočtu je v rozsahu napájecích napětí lepší než 1 %. Kmitočet v zapojení

Návrh systému

Podmínky pro návrh systému s obvody CMOS

V této kapitole se budeme zabývat pokyny, které musíme dodržet při návrhu systému s obvody CMOS. Všechny podmínky jsou uvedeny postupně. V hlavních bodech jsou soustředěny nároky na parametry při stejnosměrném a střídavém provozu, problémy vznikající při propojování obvodů CMOS a při propojování CMOS s obvody jiných typů.

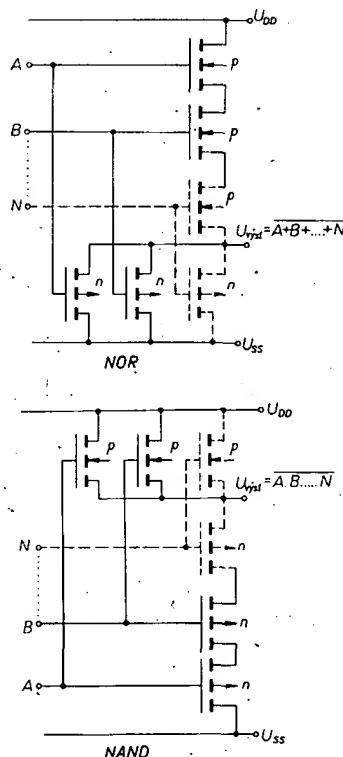
Elektrické parametry hradel CMOS

Kromě hlavních parametrů obvodů CMOS, jako je malý příkon, široký rozsah napájecích napětí apod., je nutné při návrhu systému s obvody CMOS uvažovat:

- změnu přenosové oblasti nebo změnu odstupu rušení stejnosměrným napětím hradla v souvislosti se zapojením hradla,
- změnu výstupní impedance v závislosti na počtu použitých vstupů hradel,
- změzení způsobené ochranným obvodem na výstupu,
- nepoužité vstupy,
- paralelní spojení hradel,
- nežádoucí spojení výstupů,
- kapacitní zátěž,
- vstupní charakteristiky,
- třístavové vlastnosti.

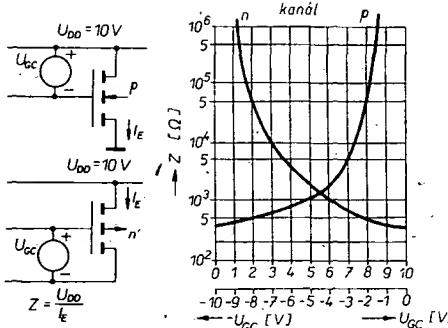
Změna přenosové oblasti hradu

U obvodů CMOS je základní zapojení hradla dánou požadovanou logickou funkcí. U hradla NOR jsou MOSFET s kanálem p spojeny paralelně s U_{SS} a, MOSFET s kanálem p do série s U_{DD} . Hradlo NAND je zrcadlovým obrazem hradla NOR (obr. 243).



Obr. 243. Zapojení hradel NAND a NOR

Protože MOSFET pracují jako napěťové řízené odpory, je možné definovat oblast přenosu a odstup rušení stejnosměrným napětím jako paralelně-sériovou impedanci MOSFET, která je závislá na vstupním napětí, počtu použitých vstupů a na zapojení hradla. Přenosová oblast hradla je definována jako $\Delta U_2 / \Delta U_1 = \text{maximum}$. Jak je zřejmé z obr. 244, odpor MOSFET se může měnit od $20 \text{ M}\Omega$ do 30Ω podle fyzikálních rozdílů MOSFET a velikosti připojených napětí. Jak vyplývá z obr. 245, přenosová oblast hradla NOR je kombinací



Obr. 244. Impedance kanálu n a p

cí impedancí MOSFET s kanálem n, které jsou spojeny paralelně, a impedancí MOSFET s kanálem p, zapojených do série. Pro hradlo NAND je přenosová oblast dáná poměrem impedancí MOSFET s kanálem n, zapojených do série, a MOSFET s kanálem p, zapojených paralelně. Pro hradlo NOR je odstup rušení ss napětím přímoúměrný středu přenosové oblasti a je definován přibližně empiricky vztahem:

- odstup rušení ss napětí při vstupní úrovni „0“ může být určen:

$$U_{N10} \sim U_{DD} \left(\frac{1}{1,5 + \frac{n_i}{n_m}} - 0,1 \right),$$

kde n_i je počet použitých vstupů hradla, n_m celkový počet vstupů hradla;

- odstup rušení ss napětím při vstupní úrovni „1“ bude

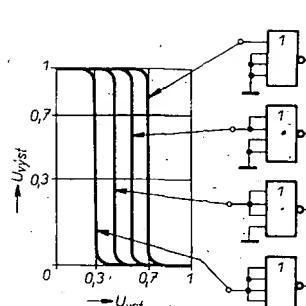
$$U_{N11} \sim U_{DD} \left(0,9 - \frac{1}{1,5 + \frac{n_i}{n_m}} \right).$$

Pro hradlo NAND mohou být odvozeny podobné vztahy.

Z rovnice je zřejmé, že odstup rušivých napětí při vstupní úrovni „0“ se zmenší s počtem zapojených vstupů u hradla NOR, kdežto u hradla NAND se zvětší. Odstup rušivého napětí při vstupní úrovni „1“ se bude zvětšovat u hradel NOR a zmenšovat u hradel NAND s počtem zapojených vstupů. Na obr. 246 je závislost přenosové oblasti $U_2 = f(U_1)$ na počtu paralelně spojených vstupů hradla NOR a NAND.

Výstupní impedance

Výstupní impedance hradel CMOS je závislá na zapojení hradla NOR nebo NAND, na počtu zapojených vstupů, na

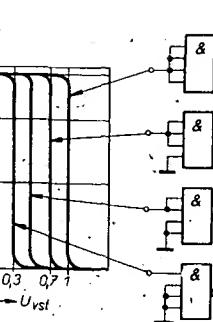


logické úrovni „1“ nebo „0“ a na velikostí napájecího napětí. Opět uvažujeme sérioparalelní kombinaci MOSFET. Křivky na obr. 247, 248, 249 a 250 zobrazují průběh výstupní impedance u dvouvstupových hradel NOR a NAND při výstupní úrovni „1“ a „0“. Zde lze snadno určit dvě pracovní oblasti:

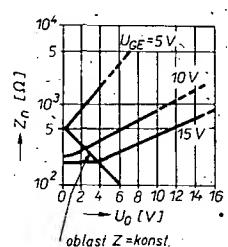
- oblast konstantní impedance Z , když jsou tranzistory v saturaci,
- oblast konstantního proudu, když MOSFET přepínají.

Tyto křivky musíme uvažovat, je-li k obvodu CMOS připojován IO jiné logické skupiny (např. TTL, PMOS, NMOS) nebo diskrétní prvky.

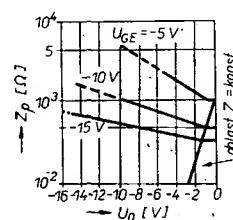
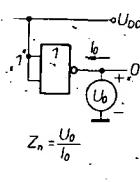
Úroveň	NOR		NAND		Budič	
	2 vst.	4 vst.	2 vst.	4 vst.	1 vst.	1 vst.
4001	4001	4002	4011	4012	4049	4050
H	380 Ω	400 Ω	550 Ω	85 Ω	330 Ω	250 Ω
L	220 Ω	60 Ω	300 Ω	200 Ω	40 Ω	30 Ω



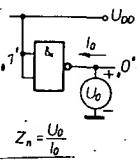
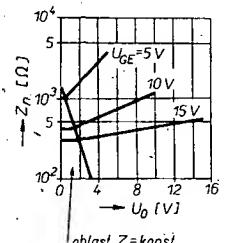
Obr. 246. Změna přenosové charakteristiky podle počtu zapojených vstupů hradel NOR a NAND



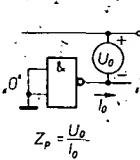
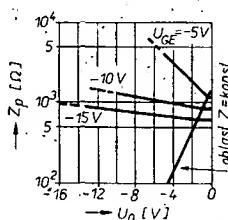
Obr. 247. Výstupní impedance při $U_o = „0“$ u 4001



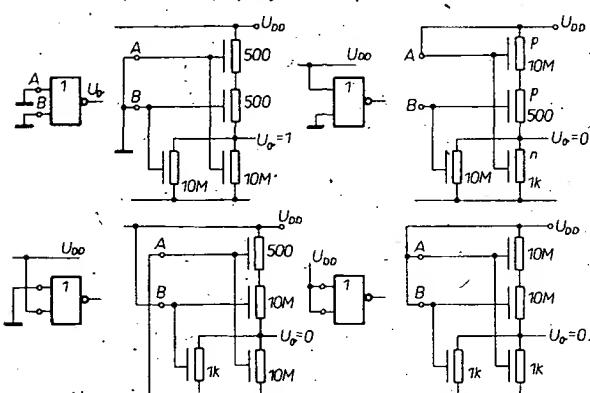
Obr. 248. Výstupní impedance při $U_o = „1“$ u 4001



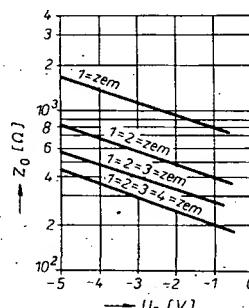
Obr. 249. Výstupní impedance pro $U_o = „0“$ u 4011



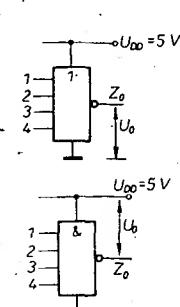
Obr. 250. Výstupní impedance pro $U_o = „1“$ u 4011



Obr. 245. Odpor při stavu sepnuto/vypnuto u dvoustavového hradla NOR

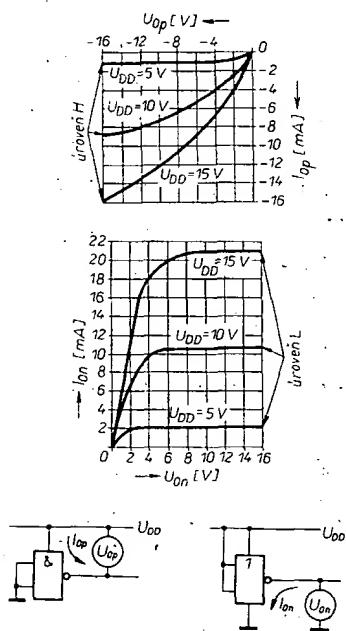


Obr. 251. Výstupní impedance pro paralelně spojené vstupy u 4002 a 4012



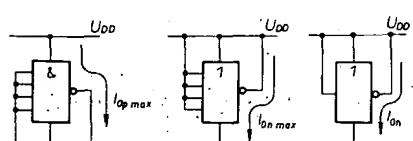
Omezení způsobená ochranným obvodem na výstupu

Standardní bipolární obvody nemají ochranný obvod na výstupu, takže výstupní proud není omezen a při přetížení se může obvod zničit. U obvodů CMOS, vzhledem k vlastnostem použitých MOSFET, je výstupní proud omezen na danou velikost, určenou maximálním proudem výstupních MOSFET. Omezení proudu závisí na délce zkratu, který ochranný obvod v obvodu CMOS vydrží a to zejména při malém napájecím napětí. Na obr. 252 jsou typické výstupní charakteristiky hradla NAND a NOR při úrovních „0“ a „1“. Výstupní proud je vždy omezen při zkratu výstupem na zem nebo na U_{DD} . Vznikají však problémy při dlouhodobém zkratu na výstupu, protože se zvětšuje ztrátový výkon a hustota proudu ve vnitřních vodičích, takže ty se mohou přerušit,



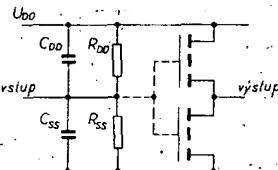
Obr. 252. Ovlivnění výstupních charakteristik ochranným obvodem

čímž se součástka zničí. V tabulce u obr. 253 jsou maximální proudy pro hradla NOR, NAND a budič, které mohou téci při činnosti ochranného obvodu na výstupu. Dlouhodobě nesmí být stejnosměrný proud tekoucí z výstupu větší než 10 mA pro hradla a 45 mA pro budiče.



Obr. 253. Maximální výstupní zkratové proudy

	Výstup zkratovaný na:	NOR		NAND		Budič
		2 vstupy	4 vstupy	2 vstupy	4 vstupy	
$U_{DD} = 5 V$	U_{DD} zem	4 mA 3 mA	8 mA 2 mA	2 mA 2 mA	2 mA 13 mA	25 mA 7 mA
$U_{DD} = 10 V$	U_{DD} zem	16 mA 14 mA	45 mA 9 mA	12 mA 10 mA	10 mA 50 mA	100 mA 20 mA
$U_{DD} = 15 V$	U_{DD} zem	30 mA 25 mA	90 mA 20 mA	20 mA 15 mA	25 mA 90 mA	170 mA 60 mA



Obr. 254. Náhradní zapojení vstupního obvodu

Nepoužité vstupy

Vstupní charakteristiky hradla CMOS nejsou definovány pouze vstupními charakteristikami MOSFET, ale i zapojením vstupního ochranného obvodu. Jak již bylo uvedeno, ochranný vstupní obvod může použít buď systém ochrany Zenerovými diodami nebo systém dvou diod a difúzního odporu. Zjednodušené zapojení vstupního obvodu je na obr. 254. Za daných okolností ekvivalentní kondenzátory a rezistory na přechodech p-n je možné uvažovat jako vstupní potenciál v případě, kdy nezapojené vstupy mají nedefinovanou úroveň, což může vyvolat falešnou úroveň na výstupu. Proto všechny nepoužité vstupy je nutné propojit buď na U_{DD} nebo zem, podle požadované logické funkce. Nepoužité vstupy hradla NAND spojíme s U_{DD} a u hradla NOR s U_{SS} nebo zemí.

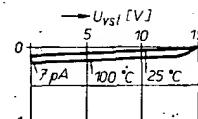
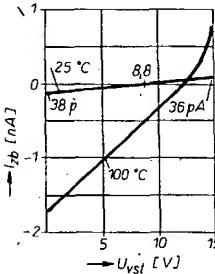
Totéž platí i o nepoužitých hradlech v pouzdrech, neboť jinak mohou vznikat poruchy, přenášené do systému po vodičích napájení. V některých případech je možné mezi nepoužity vstup a U_{DD} nebo U_{SS} zapojit rezistor 10 až 100 k Ω . Hradlo se po připojení napájecího napětí dostane ihned do požadovaného logického stavu.

Vstupní charakteristiky

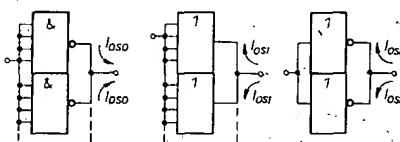
Někdy, když chceme využít velké vstupní impedance obvodů CMOS, např. v oscilátořích nebo obvodech RC pro zpoždění, je nutné se zajímat o vstupní charakteristiky. Na obr. 255 jsou vstupní charakteristiky obvodu CMOS s ochranným obvodem se Zenerovými diodami a ochranným obvodem se dvěma diodami při teplotě 25 a 100 °C. K maximální změně vstupního proudu v poměru 1:30 dochází při změně teploty z 20 na 100 °C. Vstupní impedance je v praxi 10 M Ω při 100 °C.

Paralelní spojení hradel

V některých případech je potřebné zvětšit proud zdroje nebo zmenšit kapacitu. Toho můžeme dosáhnout paralelním spojením hradel stejně logické funkce. Zlepšují se i spínací vlastnosti. Všechny vstupy a výstupy se zapojí podle obr. 256. Hradla NOR mohou být spojena jen s hradly NOR, hradla NAND jen s hradly NAND a invertory opět jen s invertory. Proud proudového zdroje se zvětší při paralelním řazení hradel NAND s počtem



Obr. 255. Typický zbytkový vstupní proud pro oba druhy ochranných obvodů

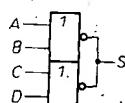


Obr. 256. Paralelní spojení hradel

propojených vstupů přímo úměrně. U hradel NOR je tomu naopak, takže se proud zdroje zmenší s počtem vstupů.

Nežádoucí propojení výstupů

Nežádoucímu propojení výstupů bychom se měli v každém případě vyvarovat a to proto, že propojíme-li výstupy dvou hradel podle obr. 257 a je-li $A = B = „0“$ a $C = D = „1“$, pak je výstupní úroveň definována poměrem napětí dodávaných MOSFET s kanálem n a p, které se střídavě zapínají, takže výstupní napětí v klidovém stavu může mít úroveň 0,5 U_{DD} . Tato úroveň však stačí k řízení následujícího logického obvodu.



Obr. 257. Nežádoucí zapojení hradel

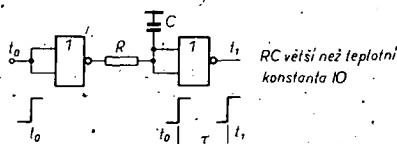
Kapacitní zátěž

Kapacitní zátěž na vstupu: Celková vstupní kapacita je tvořena kapacitou přívodu, kapacitou vstupního ochranné-

ho obvodu a kapacitou řídící elektroda-substrát MOSFET. Z toho, co již bylo uvedeno vyplývá, že celková vstupní kapacita se mění v závislosti na přivedeném vstupním napětí a je určena především zmenšováním kapacity řídící elektroda-substrát MOSFET. Propojením hradel se vstupní kapacita zvětšuje a zmenšuje se rychlosť spínání, zvětšuje se i ztrátový výkon – ten se může zvětšit i při připojení vnější kapacity, neboť se tím zvětšuje zpoždění podle obr. 258.

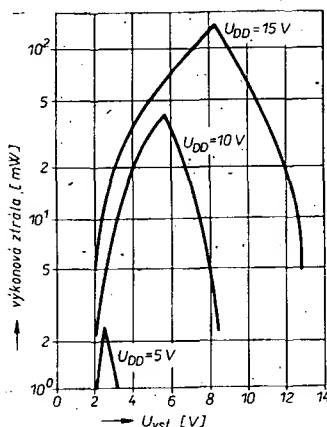
Špičkový výstupní proud je během spínání omezen výstupním proudem MOSFET s kanály n a p. Špičkový výstupní proud může být větší než 90 mA pro budič se čtyřvstupovými hradly NAND/NOR. Pro běžné hradlo je tento proud 30 mA a pro budič 100 mA. Při provozu s velkými proudy neroste jen teplota čipu, ale zkracuje se i doba života obvodu vlivem migrace kovu.

Počet třístavových obvodů, které lze připojit na jednu sběrnici, je prakticky nekonečný; pokud není požadována velká rychlosť. Při praktickém návrhu může být uvažovat, že každé třístavové připojení představuje proud zátěži asi 100 nA. Takže např. sto třístavových obvodů připojených na jednu sběrnici představuje proud zátěži aktivovaného výstupu pouze 10 μ A. Odstup mezi rušivých napětí není tímto proudem ovlivněn. Počet obvodů, které mohou být připojeny na jednu sběrnici je omezen požadovanou spínací rychlosťí a napájecím napětím. V tabulce je uvedeno celkové zpoždění na sběrnici, jako funkce počtu připojených výstupů pro napájecí napětí U_{pp} = 5 V; 10 V; 15 V.



Obr. 258. Vzrůst ztrátového výkonu při zvětšování vstupní kapacity

Je-li zpoždění větší než setrvačnost teplotní konstanty čipu IO, potom uvažujeme okamžitý ztrátový výkon, protože teplota čipu sleduje okamžitý příkon. Okamžitý ztrátový výkon obvodu CMOS je určen napětím U_{DD} a stejnosměrným proudem odebíraným ze zdroje. Na obr. 259 je závislost výkonové ztráty na vstupním napětí pro $U_{DD} = 5$ V; 10 V; 15 V pro dvouvstupové hradlo NOR při dlouhém náběhu vstupního impulsu. Uvedené křivky používáme tehdy, je-li doba náběhu vstupního impulsu od 0 do U_{DD} delší než 200 ms. Doba teplotní konstanty čipu je 50 ms.



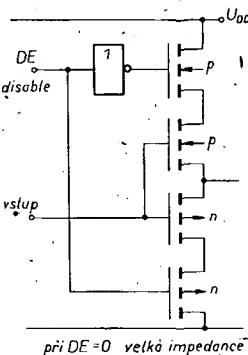
Obr. 259. Závislost výkonové ztráty na vstupním napětí

Za těchto podmínek je tepelný odpor přechod-vzduch asi $0,2\text{ }^{\circ}\text{C/mW}$ (pro plastické pouzdro), takže teplota čípu vznětová přiblíženě o $8\text{ }^{\circ}\text{C}$ při $U_{DD} = 10\text{ V}$ a o $30\text{ }^{\circ}\text{C}$ při $U_{DD} = 15\text{ V}$. Tepelný odpor přechod-vzduch pro keramické pouzdro je $0,15\text{ }^{\circ}\text{C/mW}$. Ztrátový výkon pouzdra z plastické hmoty je 625 mW a keramického pouzdra 825 mW pro teplotu okolo $25\text{ }^{\circ}\text{C}$.

Zatěžovací kapacita na výstupu: Celková výstupní kapacita je rovna součtu zatěžovací kapacity a výstupní kapacity MOSFET, která bývá asi 8 pF/výstup. Připojením vnější kapacity se úměrně prodlužuje čas přepnutí a tím se zvětšuje výkonová ztráta. Zvláštní pozornost je třeba věnovat připojování kapacit větších než 1 pF na výstup obvodu CMOS.

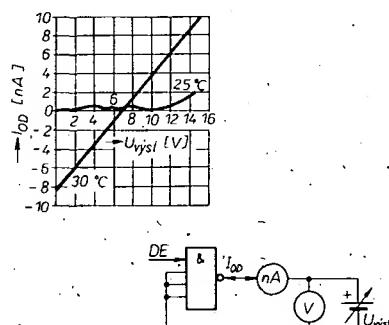
Třístavový výstup

„Tristavový řídicí vstup“, někdy označovaný jako „Disable Control Input“ (blokovací řídicí vstup), dovoluje přepnout vstup obvodu CMOS na velkou impedanci, je-li jeden ze vstupů na úrovni „1“ nebo „0“. Této vlastnosti je s výhodou využito při pripojování několika obvodů na jednoduchou sběrnici, obvody jsou aktivovány volbou (Chip Select-CS). Na obr. 260 je



Obr. 260. Typický obvod CMOS s třístavovým výstupem

zapojení typického stupně CMOS s vlastnostmi třístavového výstupu. Na výstupu jsou dva MOSFET s kanálem n a dva s kanálem p. Jeden páru MOSFET s kanály n a p je zapojen jako invertor a druhý jako spínač, aktivovaný úrovní na vstupu „dis-sable“. Při úrovni „1“ na tomto vstupu je výstupní impedance velmi malá, při úrovni „0“ je výstupní impedance velmi velká a je $10\text{ G}\Omega$ při 25°C a $1\text{ G}\Omega$ při 100°C . K realizaci třístavové funkce může být použit rovněž přenosový člen. Na obr. 261 jsou stejnospěrné výstupní charakteristiky při aktivovaném vstupu „dis-sable“.



Obr. 261. Výstupní charakteristiky při aktivovaném vstupu „disable“

Nastavení napětí

1970-1971

CMOS můžeme v systému s obvody CMOS použít nestabilizovaný napájecí zdroj. Přesto je nutné dodržet některé specifické požadavky. Minimální provozní napětí je dáný minimálními požadavky na rychlosť a minimálním žádaným odstupem rušivých napětí.

Maximální napětí $U_{DD} = 18$ V, při překročení této velikosti se může obvod CMOS zničit. Při provozu s mezními rychlostmi je výhodné použít stabilizátor napětí. Postačí však Zenerova dioda nebo jednoduchý a levný stabilizátor napětí.

Požadavky na proud a výkon

Při výpočtu ztrátového výkonu pro nej-nepříznivější podmínky vycházíme z proudu, který odebírá systém CMOS. Ztrátový výkon obvodu CMOS je součtem klidového ztrátového výkonu a dynamického ztrátového výkonu.

Klíčový ztrátový výkon: Je způsoben zbytkovým proudem všech parazitních přechodů p-n v obvodu CMOS a teče od U_{DD} k zemi. Tento proud je závislý na použitém napájecím napětí a teplotě okolí. Na každých 10°C se zvětší asi dvakrát.

Dynamický ztrátový výkon se zvětšuje s kmitočtem podle vztahu $P_z = fUC$, kde f je pracovní kmitočet, U použité napájecí napětí a C zatěžovací kapacita. Danou rovnici jsou určeny ztráty během spínání a při zatištění obvodu kapacitou. Ztrátový výkon je rozptýlen kanály n a p , když jsou vodivé. Ztrátový výkon roste i při dlouhém náběhu impulsu. Potřebné informace pro návrh napájecího zdroje můžeme získat z katalogu. Celkový ztrátový výkon je dán součtem klidového a dynamického ztrátového výkonu jednotlivých obvodů. Při tom je nutné uvážit pracovní kmitočet každé součástky. V tabulce jsou uvedeny příklady klidového a dynamického příkonu pro různé obvody CMOS.

U_{DD}	5 V		10 V		15 V		
Ztrátový výkon	stat. [nW]	dynam. [μ W/kHz]	stat. [nW]	dynam. [μ W/kHz]	stat. [nW]	dynam. [μ W/kHz]	C_z [pF]
Hradla (4001)	25	0,8	50	2,8	100	7	25
KO (4027)	50	1	200	5	400	12	15
Čítač (4522)	500	6	1000	20	2000	40	15
Komplexní funkce (4532)	25	4,3	50	19	350	45	15

Příklad: Vypočítáme příkon systému s 50 obvodů CMOS: 5 čítačů, 10 klopních obvodů, 15 komplexních funkcí a 20 hradel. Výpočet příkonu tohoto systému je shrnut do tabulky.

Při výpočtu uvažujeme:
průměrný pracovní kmitočet čtyř hlavních funkcí,
dynamický ztrátový výkon na funkci,
celkový kladový ztrátový výkon při 25°C ,
korekční teplotní činitel $K = 0,2$ ($t = 25$),
celkový ztrátový výkon při maximální teplotě okolí,
napájecí napětí, které je závislé na pracovním kmitočtu.

Hlavní funkce	Počet v systému	Pracovní kmitočet [kHz]	Dynamický příkon [$\mu\text{W}/\text{kHz}$]	Celkový dyn. příkon [μW]	Statický příkon 25°C [μW]	Teplotní součinitel K	Statický příkon při 80°C [μW]	Celkový příkon [μW]
Hradla	20	100	56	5 600	1	50	50	5 650
Klopné obvody	10	100	50	5 000	2	50	100	5 100
Čítače	5	1000	100	10 000	5	50	250	10 250
Kompl. funkce	15	100	285	28 500	0,8	50	37,5	28 537
$U_{DD} = 10 \text{ V}$								
celkem 49 537 = 50 mW								

Většina ztrátového výkonu (99 %) vzniká při pracovním režimu. Průtok zdroje bude 5 mA při $U_{DD} = 10 \text{ V}$.

Brum a jeho filtrace

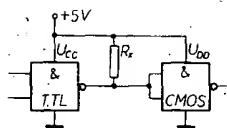
Brum superponovaný na napájecí napětí musí být menší než je celkové napájecí napětí, které potřebujeme pro danou rychlosť a odstup rušivých napětí, a nesmí být větší než je celkové napětí průrazu. Brum 10 až 20 % nemá vliv na funkci obvodu CMOS, takže požadavky na filtrování napájecího napětí jsou minimální. Pro potlačení šumu je však výhodné na každé desce s obvody CMOS do napájení zapojit kondenzátor 10 až 100 nF.

Propojení obvodů CMOS s jinými obvody a diskrétními prvky

Při návrhu systému se často vyskytne problém, jak propojit logické obvody různých technologií. V této části si všimneme propojení obvodů CMOS s obvody DTL, TTL, HNIL, ECL, MNOS, PMOS s obvody lineárními a s diskrétními prvky. Uvedené příklady zahrnují způsoby propojení obvodů CMOS s obvody jiných logik a obráceně. Je třeba upozornit, že odstup rušivých napětí nemá stanovené meze. V praxi bude odstup rušivých signálů největší při použití jednoho řezeného hradla CMOS bez vazby na hradla jiné logiky.

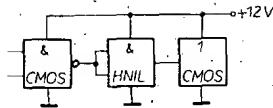
Propojení CMOS s TTL

Při spojování obvodů TTL s obvody CMOS při napájecím napětí 4,5 až 5,5 V je výstupní napětí obvodů TTL asi 2,4 V, což je méně než potřebné vstupní napětí obvodů CMOS (3,5 V). Proto je nutné použít vnější rezistor R_x (obr. 262) a obv-



TTL	74	74H	74L	74LS	74S
$R_{min} (\Omega)$	390	270	1k5	820	270
$R_{max} (\Omega)$	4k7	4k7	27k	12k	4k7

Obr. 262. Spojení obvodů TTL s obvody CMOS

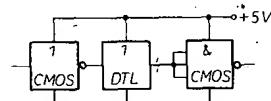


Obr. 264. Propojení CMOS-HNIL

0,5 V. Výstupní úrovňě obvodu HNIL je 0,8 V a 10 V, takže jej můžeme přímo propojit s obvodem CMOS (při zachování dobrého odstupu rušivých napětí).

Propojení CMOS s DTL

Pro propojení obvodů CMOS s obvody DTL je nutné použít budič 4049, který má výstupní proud 1,5 mA a napětí 0,4 V, potřebné na vstupu obvodu DTL (obr. 265). Logický zisk obvodu DTL je závislý

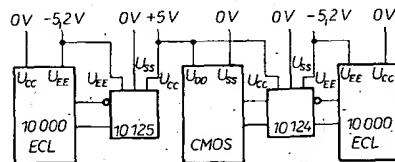


Obr. 265. Propojení CMOS-DTL

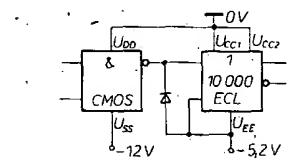
na proudu z obvodu CMOS a je pro 4049/4050 roven 3. Pro spojení obvodů DTL s obvody CMOS nejsou stanoveny žádné speciální podmínky, protože vnitřní odpor obvodu DTL a minimální vstupní proud obvodu CMOS zajišťují logickou úroveň rovnou napájecímu napětí.

Propojení CMOS s ECL sérií 10 000

Propojit obvody ECL sérije 10 000 a obvody CMOS není možné přímo, nýbrž musíme použít obvody 10 124 nebo 10 125, které jsou používány pro převod úrovni TTL na ECL nebo obráceně. Obvody CMOS jsou napájeny ze zdroje 5 V (obr. 266). Když je požadována větší rychlosť obvodů CMOS, pak uzemníme U_{DD} a U_{CC1} , U_{CC2} , U_{SS} připojíme na -12 V . V tomto případě je nutné mezi výstup CMOS a U_{EE} zapojit ochrannou diodou KA206 podle obr. 267. Napájecí napětí větší než 6 V není vhodné používat u budiců CMOS, neboť se zvětšuje ztrátový výkon.



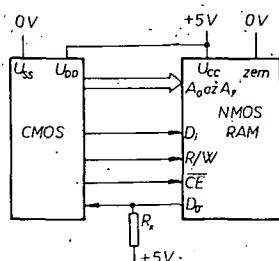
Obr. 266. Propojení CMOS a ECL



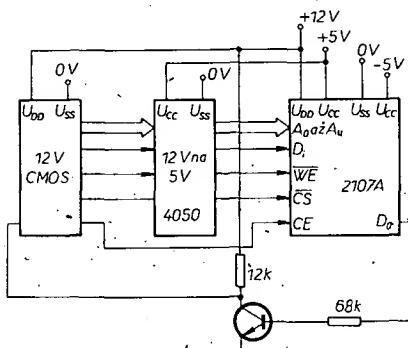
Obr. 267. Propojení CMOS ($U_{DD} = 12 \text{ V}$) a ECL

Propojení CMOS a NMOS

Celkem novou aplikací je propojení obvodů CMOS s paměti NMOS. V obvodu paměti 1 Kbit (např. 2102) jsou obvody CMOS použity pro adresování, čtení-zápis, volbu čípu a výměnu dat, a mohou být napájeny zdroje pro paměť (+5 V). Vstupy paměti jsou kompatibilní s obvody CMOS a pouze na výstup dat je nutno připojit zatěžovací rezistor R_s (obr. 268) pro zajištění výstupního napětí při úrovni „1“. Dynamická paměť RAM 4 Kbit (např. 2107A) má tři napájecí napětí (obr. 269).



Obr. 268. Propojení CMOS-NMOS u statické RAM

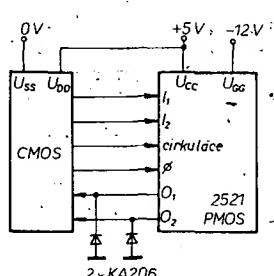


Obr. 269. Propojení CMOS-NMOS u dynamické RAM

Periferní obvody CMOS v tomto systému je vhodné napájet z +12 V, což zaručuje dostatečnou rychlosť a dobrý odstup rušivých napětí. Vstupní signál 5 V pro paměť je získán z budiče 4050, napájeného z +5 V. Napětí 12 V pro „uvolnění čípu“ (CE) je kompatibilní s napětím 12 V systému CMOS. Na výstup dat (DO) je připojen jeden tranzistor pro získání napětí o rozdílu 12 V a další paměť, která umožňuje zvětšit kapacitu slov.

Propojení CMOS a PMOS

Posuvné registry PMOS, vyrobené technologií Si řídící elektrody, jsou napá-

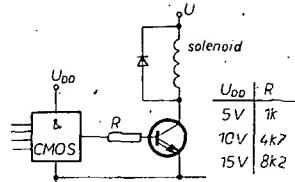


Obr. 270. Propojení CMOS-PMOS

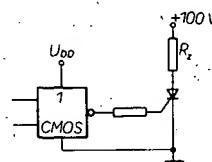
jeny z +5 V a -12 V a jsou kompatibilní s obvody CMOS, které jsou napájeny z +5 V a $U_{ss} = 0$. Jediným doplňkovým prvkem jsou omezovací diody zapojené mezi U_{ss} a výstup dat, protože „nezatižené“ výstupní napětí při úrovni „0“ je u obvodu PMOS o něco zápornější, než je třeba (obr. 270).

Propojení CMOS s průmyslovými a výkonovými řídícími stupni

Průmyslový řídící systém má větší rozdíl logických úrovní než obvody CMOS, neboť je požadován větší odstup rušivých napětí. Systém bývá obvykle napájen z většího napětí a tvoří vazbu na elektro-

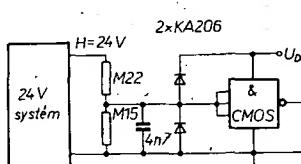


Obr. 274. Připojení CMOS na solenoid přes tranzistor v Darlingtonově zapojení



Obr. 275. Propojení CMOS s tyristorem

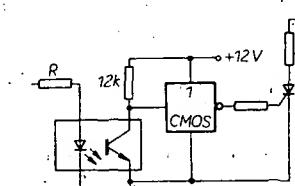
du CMOS. Řídící elektroda tyristoru může být napájena přímo z obvodu 4069 a tak řídí proud 2,4 A při závěrném napětí 600 V (obr. 275). Tyristory a triaky, které potřebují řídící proud řádu mA, mohou být buzeny z obvodu 4049, pokud je i tento proud malý, pak použijeme paralelní spojení několika těchto obvodů. Na obr. 276 je příklad řídícího obvodu CMOS, kde je řídící signál přenášen optoelektronickým vazebním členem.



Obr. 271. Propojení systému 24 V s obvodem CMOS

mechanické prvky. Na obr. 271 je příklad jednoduché vazby systému 24 V na obvody CMOS odporovým děličem. Pro napájení průmyslového systému je možno použít i podstatně větší napětí. Kapacitní filtr na vstupu CMOS zaručuje daný odstup rušivého napětí pro obvod CMOS. Dvě omezovací diody zabezpečují požadované vstupní napětí mezi U_{dd} a U_{ss} . Podobné řešení se Zenerovou diodou je na obr. 272.

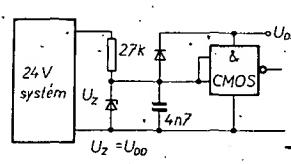
Na obr. 273 je obvod CMOS navázán na průmyslový obvod jedním tranzistorem. Tranzistor je buzen z výstupu CMOS.



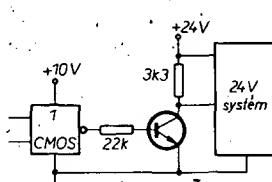
Obr. 276. Propojení CMOS s tyristorem přes optoelektronický vazební člen

Propojení obvodů CMOS s diodami LED

Diody LED nebo segmenty displeje LED mohou být buzeny přímo z obvodu 4049 (nebo 4050) proudem až 15 mA při $U_{dd} = 10$ V (obr. 277). displeje LED se spojí s anodou nebo s katom.



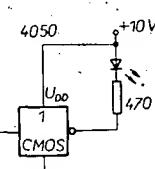
Obr. 272. Propojení systému 24 V s obvodem CMOS pomocí Zenerovy diody



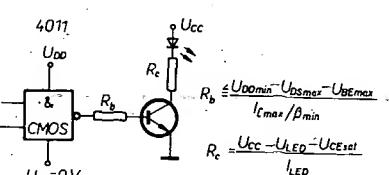
Obr. 273. Propojení obvodu CMOS na systém 24 V

Impuls s dlouhým náběhem, který je obvyklý v průmyslových řídících obvodech, můžeme vylepšit Schmittovým obvodem 4093. Při $U_{dd} = 5$ V je hystereze 0,6 V. Cívku s velkým příkonem (např. solenoid v periferní tiskárně, který potřebuje 1 A a 70 V) lze z obvodu CMOS budit přes tranzistor v Darlingtonově zapojení podle obr. 274. Typicky je $U_{BE} = 1,5$ V při $I_c = 1$ A pro tranzistor KD366 a jeho $B_{min} = 1000$, takže výstupní proud ze 4073 bude 1 mA. Odpor rezistoru R je závislý na U_{dd} a musí být zajištěn požadovaný výstupní proud: pro $U_{dd} = 5$ V je $R = 1$ k Ω , pro $U_{dd} = 10$ V je $R = 4,7$ k Ω a pro $U_{dd} = 15$ V je $R = 8,2$ k Ω .

Výkonové prvky jako tyristory a triaky mohou být buzeny přímo z výstupu obvo-



Obr. 277. Propojení CMOS s LED



Obr. 278. Buzení displeje se spojčnou anodou

dou se při malém napájecím napětí $U_{dd} = 5$ V budí přes oddělovací tranzistor. Na obr. 278 je displej se spojčnou anodou a vzorec pro výpočet odporu rezistoru R_b a R_c . Na obr. 279 je zapojení displeje LED se spojčnou katodou a vzorec pro výpočet odporu emitorového rezistoru R_E .

Rychlé logické obvody CMOS

První logické obvody CMOS se začaly sériově vyrábět před více než deseti lety (obvody série 4000 a série 74CXX). Zopakujme si, že oproti obvodům bipolárním mají obvody CMOS tyto přednosti: Velký rozsah napájecích napětí (3 až 15 V); velkou odolnost proti rušení (45 % U_{DD}), větší rozsah provozních teplot (-40 až +85 °C), malý ztrátový výkon (řádu μW). Obvody CMOS mají i nedostatky: menší pracovní rychlosť (zpoždění asi 100 ns na hradlo), menší výstupní proud (asi 0,4 mA). Zejména menší pracovní rychlosť je omezuječím činitelem aplikace obvodů CMOS. Proto firma NS, když začala vyvíjet mikroprocesor CMOS a paměť RAM 4 Kbit, použila technologii P²CMOS (P² je dvojitá vrstva Si). První hradla zhotovená touto technologií jsou označena MM74PCXX a vytvářala u zákazníků velký ohlas. Ten vedl k tomu, že byl urychleně dokončen vývoj ekonomicky přijatelného výrobního pochodu, umožňujícího vyrábět rychlé logické obvody MOŠ ve velkých sériích. Jedná se o pochod s křemíkovou řídicí elektrodou, u něhož je k izolaci použit oxid. Obvody vyráběné touto technologií jsou označeny 74HCXX a vyrábí je v současné době velké množství světových výrobců. V současné době je známo asi 138 typů obvodů HCMOS, z nichž asi 60 se již běžně dodává.

Porovnání HCMOS s obvody jiných druhů

Porovnání obvodů HCMOS a LSTTL

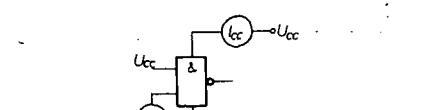
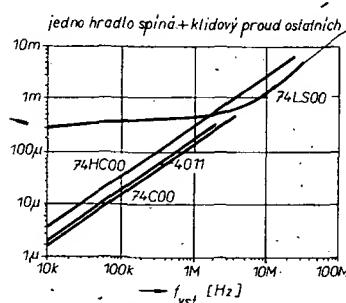
Na obr. 285 je závislost příkonu na pracovním kmitočtu pro hradla HCMOS a LSTTL. Na obr. 286 je tato závislost pro srovnatelné klopné obvody. Násobením odebíraného proudu napájecím napětím získáme ztrátový výkon. Z obrázku je zřejmé, že při kmitočtech nižších než 1 MHz odebírají obvody HCMOS podstat-

Přehled statických parametrů ($U_{SS} = 0 \text{ V}$, $\vartheta_a = 25 \text{ }^\circ\text{C}$)

Parametr	Podmínky				Velikost	
	U_I [V]	U_O [V]	I_O [mA]	U_{DD} [V]	min.	max.
Výstupní napětí naprázdné při úrovni L, U_{OL} [V]	0/5 0/10 0/15		>1 >1 >1	5 10 15		0,1 0,1 0,1
Výstupní napětí naprázdné při úrovni H, U_{OH} [V]	0/5 0/10 0/15		>1 >1 >1	5 10 15	4,9 9,9 14,5	
Výstupní proud při úrovni L, I_{OL} [mA]	0/5 0/10 0/15	0,5 0,5 1,5		5 10 15	0,5 0,8 3	
Výstupní proud při úrovni L, I_{OL} [mA]	0/5 0/10 0/15	0,5 0,5 1,5		5 10 15	2 5 13	
Výstupní proud při úrovni H, I_{OH} [mA]	0/5 0/10 0/15	4,5 9,5 13,5		5 10 15	-0,25 -0,5 -2	
Výstupní proud při úrovni H, I_{OH} [mA]	0/5 0/10 0/15	4,5 9,5 13,5		5 10 15	-0,8 -1,5 -5	
Vstupní napětí při úrovni L, U_{IL} [V]				5 10 15		1 2 3
Vstupní napětí při úrovni H, U_{IH} [V]				5 10 15	4 8 12	
Vstupní proud I_{IL}, I_{IH} [μA]	0/5 0/10 0/15			5 10 15		± 1 ± 1 ± 5
Výstupní proud I_{ML}, I_{MH} [μA] při velké impedanci	0/5 0/10 0/15			5 10 15		± 1 ± 1 ± 1
Odpor R_{ON} [Ω] spinače v sepnutém stavu u analogového spinače	0/5 0/10 0/15	0,6 0,6 0,6		5 10 15		1050 400 240
Klidový napájecí proud I_{DD} hradel [μA]	0/5 0/10 0/15			5 10 15		0,5 5 50
Klidový napájecí proud I_{DD} [μA] ostatních obvodů	0/5 0/10 0/15			5 10 15		50 100 500

Přehled dynamických parametrů ($U_{SS} = 0 \text{ V}$, $\vartheta_a = 25 \text{ }^\circ\text{C}$, $C_z = 50 \text{ pF}$)

Parametr	U_{DD} [V]	Velikost min.	Velikost max.	Poznámka
Náběh a sestup t_r, t_f [ns] výstupního impulsu	5 10 15		300 180 160	
Zpoždění t_{PHL}, t_{PLH} [ns] výstupního impulsu	5 10 15		460 200 150	
Zpoždění výstupu dat při H nebo L	5 10 15		470 170 120	
Zpoždění výstupu dat při H nebo L t_p (L-M) $t_{p(H-M)}$ [ns] do velké impedance	5 10 15		300 150 120	$R_z = 1 \text{ k}\Omega$
Zpoždění výstupu dat při H nebo L $t_{p(M-L)}$, $t_{p(M-H)}$ [ns] z velké impedance	5 10 15		300 150 120	$R_z = 1 \text{ k}\Omega$
Šířka t_w [ns] taktovacího impulsu	5 10 15	200 100 80		



Obr. 285. Spotřeba u hradel LSTTL a CMOS

Parametr	U_{DD} [V]	Velikost min. max.	Poznámka
Šířka t_w [ns] nulovacího impulsu	5 10 15	120 50 40	
Předstih dat $t_{S(LH)}$, $t_{S(LH)}$ [ns] na vstupu před taktém	5 10 15	200 80 60	
Maximální kmitočet f_{max} [MHz] taktu	5 10 15		3 6 8
Přesah t_{hold} [ns] vstupních dat před nastavovacím impulsem	5 10 15	45 20 10	
Doba žotavení t_{pz} [ns] po nulování	5 10 15		520 210 160

Parametry obvodů CMOS řady 74C

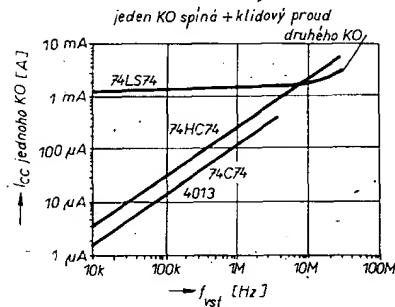
Napájecí napětí U_{DD}	-0,3 až +15 V	
Výstupní napětí při úrovni L, U_{OL} [V]	0,5 1,0 4,5 9,0	pro $U_{DD} = 5$ V 10 V 5 V 10 V
Výstupní napětí při úrovni H, U_{OH} [V]		
Výstupní proud při úrovni L, I_{OL} [mA]	0,36 0,01	5 V 10 V
Výstupní proud při úrovni H, I_{OH} [mA]	-0,1 -0,01	5 V 10 V
Zpoždění výstupního impulsu, t_{PHL} [ns]	50 30	5 V 10 V
t_{PLH} [ns]	45 30	5 V 10 V
Klidový ztrátový výkon, P_{zo} [μ W]	10 30	5 V 10 V

Tab. 10b. Parametry obvodů HCMOS

Mezní hodnoty

Napájecí napětí	-0,5 až +7 V.
Vstupní napětí	-0,5 až $U_{CC} + 0,5$ V.
Výstupní napětí	-0,5 až $U_{CC} + 0,5$ V.
Vstupní proud (každý vstup)	± 20 mA.
Výstupní proud – standardní budiče	± 25 mA,
Napájecí proud mezi U_{CC} a zemí standardní obvody budiče	± 35 mA.
Skladovací teplota	± 50 mA,
Provozní teplota série 54	± 70 mA.
Provozní teplota série 74	-65 až 150 °C.
Ztrátový výkon série 54	-55 až +125 °C,
série 74	-40 až +85 °C.
	400 mW (od 100 °C se zmenšuje o 8 nW/°C),
	400 mW (od 60 °C se zmenšuje o 8 mW/°C).

ně menší proud než obvody LSTTL (obvody LSTTL odebírají klidový proud, i když nespínají). Větší odběr proudu u obvodů HCMOS oproti obvodům CMOS je způsoben menší impedancí výstupního páru tranzistorů. Z obvodů HCMOS je možné odebírat stejný proud jako z obvodů LSTTL. Z obr. 285 lze zjistit proud, který odebírá hradlo při daném spinacím kmitočtu. U bipolárních obvodů (např. 74LS00) teče klidový proud i zbývajícími třemi hradly, takže celkový příkon obvodu je asi čtyřikrát větší než příkon pro jedno hradlo (i když ostatní tři hradla nejsou využita). Je-li u obvodu HCMOS využito jen jedno hradlo, provozní příkon se zmenší, takže celkový příkon celého obvodu lze přečíst z grafu. Křivky odběru proudu pro oba typy hradel se protínají při kmitočtu asi 3 MHz. Z křivek je zřejmé, že pro kmitočty nad 4 MHz je lépe použít hradla LSTTL. Budeme-li však uvažovat odběr proudu pro všechna čtyři hradla, bude průsečík křivek ležet v oblasti 10 MHz. Lze tvrdit, že se zvětšující se počtem logických funkcí by se průsečík křivek odběru proudu měl posouvat k nižším kmitočtům. Skutečnost je však zcela opačná (jak vyplývá z obr. 286, kde jsou



Obr. 286. Příkon jako funkce kmitočtu u klopních obvodů LSTTL a CMOS

porovnávaný klopné obvody LSTTL a HCMOS, přičemž není uvažován příkon nevyužitého obvodu LSTTL). Průsečík křivek odebíraného proudu je v oblasti kolem 9 MHz (u hradla 2 MHz). U složitých obvodů je nutno počítat s dalším činitelem: Např. v čítačovém řetězci pracuje první stupeň s nejvyšším kmitočtem a následující stupně vždy s nižšími kmitočty, takže následující stupně při použití HCMOS odebírají menší proud (poloviční při binárním dělení). U obvodu LSTTL odebírají všechny stupně stejný proud. Celkově lze tvrdit, že odběr proudu u obvodů HCMOS je podstatně menší než u obvodů LSTTL.

Porovnání systémů s obvody LSTTL a HCMOS

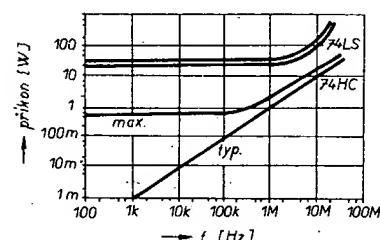
Z obr. 287 je na první pohled zřejmé, že příkon systému s obvody HCMOS je menší než s obvody LSTTL a to při kmitočtu 30 MHz asi desetkrát a při kmitočtu 100 kHz asi padesátkrát. Důvodem jsou samotné obvody CMOS, protože jejich stejnosměrný příkon je zanedbatelný a zvětšuje se jen při spínání. Na daném

NEZAPOMEŇTE,
že uzávěrka přihlášek do

KONKURSU AR '85

končí neodvolatelně 5. září 1985!

čípu ve stejném okamžiku nejsou sepnuty všechny tranzistory současně a ztrátový výkon je způsoben vždy jen sepnutými



Obr. 287. Příkon systému s obvody LSTTL a CMOS

MOSFET. V systému bývá činných obvykle 15 až 30 % MOSFET. Z uvedeného srovnání vyplývá, že z hlediska příkonu je lépe použít obvody HCMOS než LSTTL.

Ztrátový výkon obvodů HCMOS

Obvody HCMOS, stejně jako obvody CMOS, mají velmi malý odběr proudu, který je o několik rádů menší než u obvodů LSTTL. Pro určení ztrátového výkonu obvodů CMOS jsou rozhodující čtyři parametry: Svodový proud, spínací výkon při nabíjení zatěžovací kapacity, spínací výkon při nabíjení vnitřních kapacit a špičkový proud během přepínání. Pokud tyto parametry známe, můžeme snadno spočítat příkon při daném zatížení a daném spínacím kmitočtu.

Ztrátový výkon způsobený svodovým proudem je součinem tohoto proudu a napájecího napětí. Svodový proud bývá uveden v katalogu a např. obvod MSI je asi 50 nA při pokojové teplotě. Svodový proud je způsoben povrchovými jevy a zbytkovým proudem přechodu p-n a je závislý na teplotě okolí. Tento proud je tak malý, že jím způsobený ztrátový výkon můžeme zanedbat, neboť je velmi malý oproti celkovému ztrátovému výkonu.

Ztráty způsobené nabíjením zatěžovacího „kondenzátoru“ můžeme vypočítat z rovnice: $E = 0,5CU^2$. Během každého cyklu taktu se tento kondenzátor nabíjí a vybíjí. Při napájecím napětí U_{CC} je energie vyměněná kondenzátorom během cyklu taktu: $2,0,5C_U^2_{CC} = C_U^2_{CC}$. Ztrátový výkon tedy bude $P_z = C_U^2_{CC}$. V každém obvodu jsou i vnitřní kapacity, které se rovněž nabíjejí a způsobují ztrátový výkon $P_v = C_U^2_{CC}$.

Čtvrtou veličinou, která způsobuje ztrátový výkon, je proud během přepínání, který je závislý na kmitočtu taktu a strmosti náběžných a sestupných hran impulsu. V obvodech CMOS je proudový okruh tvořen cestou mezi U_{CC} a zemí (0 V) a je realizován sériovým zapojením tranzistoru s kanálem n a tranzistoru s kaná-

Provozní údaje

Parametr	Min.	Typ.	Max.	Podmínky
Napájecí napětí U_{CC} [V] (obvody HC) (obvody HCT)	2 4,5	5 5	6 5,5	
Vstupní napětí U_I [V]	0	—	U_{CC}	
Výstupní napětí U_O [V] Náběh a doběh, t_r, t_f [ns]	0 500	— 6	U_{CC}	
Vstupní napětí úrovně „1“, U_{IH} [V] série HC	3,15 3,85	—	—	$U_{CC} = 4,5$ V $U_{CC} = 5,5$ V
Vstupní napětí úrovně „0“, U_{IL} [V] série HC	— —	— —	0,9 1,1	$U_{CC} = 4,5$ V $U_{CC} = 5,5$ V
Vstupní napětí úrovně „1“, U_{IH} [V] série HCU	3,6 4,4	—	—	$U_{CC} = 4,5$ V $U_{CC} = 5,5$ V
Vstupní napětí úrovně „0“, U_{IL} [V] série HCU	— —	— —	0,9 1,1	$U_{CC} = 4,5$ V $U_{CC} = 5,5$ V
Vstupní napětí úrovně „1“, U_{IH} [V] série HCT	— —	2,0	—	$U_{CC} = 5$ V ± 10 %
Vstupní napětí úrovně „0“, U_{IL} [V] série HCT	— —	— —	0,8	$U_{CC} = 5$ V ± 10 %

Dynamické parametry integrovaných obvodů řady HCMOS

Série Teplota [°C]	PCF 74 25		PCF 74 -40 až +85		PCC54 -55 až +125		Podmínky
Parametr	min.	max.	min.	max.	min.	max.	
Klidový proud /cc [μ A] SSI, hradlo KO, střadač MSI	— — —	2 4 8	— 40 80	20 40 80	— — —	40 80 160	$U_I = U_{CC}$ nebo 0 $U_{CC} = 6$ V
Vstupní zbytkový proud $\pm I_{IN}$ [A]	— —	0,1	— —	1	— —	1	$U_{CC} = U_I$ nebo 0 $U_{CC} = 6$ V
Výstupní zbytkový proud $\pm I_{OZ}$ [μ A] 3stav.	— —	0,5	— —	5	— —	10	$U_I = U_{CC}$ nebo 0 $U_{CC} = 6$ V
Obousměrný spínací zbytkový proud $\pm I_{IS}$ [μ A] přes kanál	— —	0,1	— —	1	— —	10	$U_I = U_{CC}$ nebo 0 U_{CC} přes kanál. $U_{CC} = 5$ V ± 10 %
Výstupní napětí úrovně „1“, U_{OH} [V] obvodů HC/HCT standard. výst.	— 3,8	— —	$U_{CC} - 0,1$ 3,7	— 3,5	— —	— —	$U_{CC} = 5$ V ± 10 % $I_O = 20$ μ A $U_{CC} = 4,5$ V $I_O = 4$ mA
Výst. napětí U_{OH} [V] budiče sběrnice	3,8	—	3,7	— 3,5	— —	— —	$U_{CC} = 4,5$ V $I_O = 6$ mA
Výstupní napětí úrovně „0“, U_{OL} [V] obvodů HC/HCT standard. výstup.	— —	0,1 0,32	— 0,4	— —	0,1 0,4	— —	$U_{CC} = 5$ V ± 10 % $I_O = 20$ μ A $U_{CC} = 4,5$ V $I_O = 4$ mA $U_{CC} = 4,5$ V $I_O = 3,4$ mA
Výst. napětí U_{OL} [V] budiče sběrnice	— —	0,32	— 0,4	— —	0,4	— —	$U_{CC} = 4,5$ V $I_O = 6$ mA $U_{CC} = 4,5$ V $I_O = 5,1$ mA
Výstupní napětí U_{OH} [V] úrovně „1“ obvodů HCU	— 3,8	— —	$U_{CC} - 0,5$ 3,7	— 3,5	— —	— —	$U_{CC} = 5$ V ± 10 % $I_O = 20$ μ A $U_{CC} = 4,5$ V $I_O = 4$ mA
Výstupní napětí úrovně „0“, U_{OL} [V] obvodů HCU	— —	0,5	— 0,5	— —	0,5	— —	$U_{CC} = 4,5$ V $I_O = 20$ μ A

lem p. Při daném statickém logickém stavu je sepnut buď tranzistor s kanálem n nebo tranzistor s kanálem p; nikdy však oba současně, takže není nikdy uzavřen proudový okruh přímo mezi U_{CC} a zemí, pokud obvod v daném okamžiku není ve stavu přepínání. Když obvod přepíná, jsou krátkodobě vodivé oba tranzistory a proud teče přímo mezi U_{CC} a zemí. Při tom vzniká ztrátový výkon, který bývá obvykle zahrnut do ztrátového výkonu způsobeného vnitřními kapacitami a oba tyto výkony jsou při dostatečně strmých hranách impulsu závislé na kmitočtu. Takže „kapacita ztrátového výkonu“ C_{PD} je větší než kapacita vnitřní, neboť je součtem kapacit vnitřní a ekivalentní kapacity, která je úměrná protékajícímu proudu při spínání. Kapacita C_{PD} bývá uvedena v katalogu u každého obvodu, není do ní však zahrnuta kapacita záteže. Celkový ztrátový výkon je součet jednotlivých ztrátových výkonů a je: $P = (C_{PD} + C_z)U_{CC}^2 + I_{SVOD}U_{CC}$. Při malé strmosti hran impulsu vstupního signálu však nelze ztrátový výkon při přepínání vyjádřit kapacitou C_{PD} . Ztrátový výkon je dán i činnou záteží (odpory). Pouzdro používané pro obvody HCMOS je navrženo pro maximální ztrátu 500 mW. Tím je omezen i výstupní proud při daném napájecím napětí. Je-li např. šest invertorů MM74HC04 provozováno při $U_{CC} = 6$ V a úbytek napětí bude 2 V, pak maximální proud odebírány ze všech šesti výstupů bude 500 mW: $(6-2) V = 125$ mA. V katalogu je však uveden maximální proud 50 mA a 75 mA pro budič sběrnic mezi U_{CC} a zemí. Proto nesmí být výstupní proud žádného výstupu větší než 25 mA a 37 mA pro budič sběrnic. Maximální výstupní a vstupní proud je omezen kromě jiného i dovoleným proudovým zátižením vnitřních propojovacích vodičů (z čipu na venkovní vývod). Při teplotě okolí přes 65 °C je nutno ztrátový výkon 500 mW zmenšit o 12 mW na 1 °C.

Dynamické parametry

Největší pracovní rychlosť obvodů HCMOS je navržena tak, aby odpovídala rychlosti obvodů LSTTL (při podstatně menším provozním příkonu). V tab. 11 jsou uvedeny dynamické parametry typických představitelů jednotlivých logických rodin. Zpoždění obvodů HCMOS je závislé na záteži na jejich výstupech. Z toho vyplývá, že přípustný logický zisk (Fan Out) je při konstatní záteži závislý na požadované pracovní rychlosti. Se zvětšujícím se logickým ziskem a zátežovací kapacitou se zvětšuje i zpoždění. Důležitým činitelem při dynamickém provozu obvodů HCMOS je celková kapacita zapojení a její vliv na zpoždění.

Podobně jako obvody LSTTL mají obvody CMOS výstupní obvod dvojího provedení, standardní a pro budiče sběrnic. Obvody určené pro budiče sběrnic mají výkonnéjší výstupní stupně, které mohou nabíjet větší kapacity v kratším čase (obr. 288 a obr. 289).

Zpoždění v závislosti na zátežovací kapacitě

Doba průchozího zpoždění je závislá na zátežovací kapacitě, neboť ta se nabíjí a vybíjí přes výstupní impedanční obvod. Pokud není na výstup připojena velká zátežovací kapacita, lze měnit průchozí zpoždění s přesností 1 ns při dodržení dálé uvedených podmínek: Vliv záteže výstupu na průchozí zpoždění je uváděn

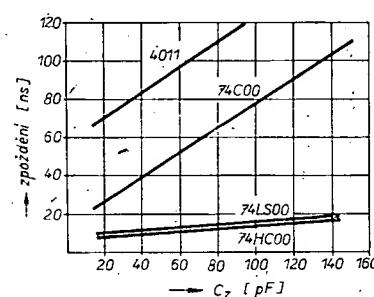
Tab. 11. Porovnání zpoždění různých logických obvodů

Typ	Parametr	Zátež	74HC	74LS	74C/4000
XX00	Zpoždění [ns]	$C = 15 \text{ pF}$	10	10	40/100
XX74	Zpoždění mezi D a taktém [ns]	$C = 15 \text{ pF}$	14	15	100
	Předstih D-takt [ns]	$C = 15 \text{ pF}$	0	3	0
	takt-Q [ns]	$C = 15 \text{ nF}$	20	21	160
	Max. kmitočet [MHz]	$C = 15 \text{ pF}$	40	33	3,5
XX15L	Zpoždění [ns]	$C = 15 \text{ pF}$	28	27	220
	adresa-výstup Y	$C = 15 \text{ pF}$	20	27	220
XX161	Zpoždění [ns]	$C = 15 \text{ pF}$	18	18	230
	takt-Q	$C = 15 \text{ pF}$	35	32	3
XX244	Zpoždění [ns]	$C = 50 \text{ pF}$	12	12	35
	vstup-výstup	$C = 50 \text{ pF}$	14	15	35
	enable-výstup				

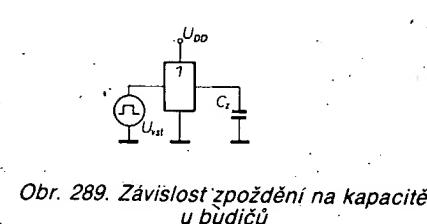
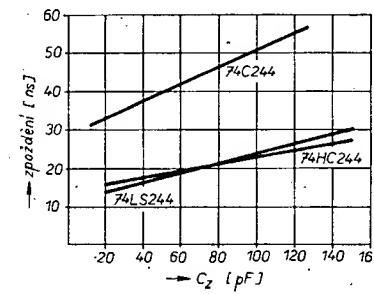
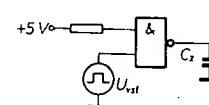
Tab. 12. Porovnání statických parametrů různých logických obvodů

Rodina	U_{IL} [V] ($U_{CC} = 5$ V)	U_{IH} [V]	I_{OL} [mA] $U_{CC} = 5$ V	I_{OH} [mA]	Rozsah nap. napětí [V]
54C/74HC	1,0	3,5	4	-4	2 až 6
54C/74C	1,5	3,5	0,36	-0,36	3 až 15
4000	1,5	3,5	0,36	-0,36	3 až 15
54LS/74LS	0,8	2,0	4	-0,4	4,75 až 5,25

v katalogových obvodů HCMOS (dynamické parametry pro zátežovací kapacitu 15 a 50 pF pro standardní obvody a 50 a 150 pF pro budiče sběrnic).



Obr. 288. Závislost zpoždění na zátežovací kapacitě u hradel



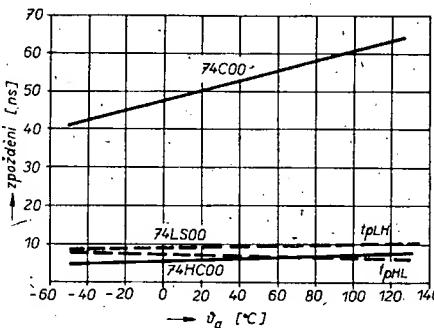
Obr. 289. Závislost zpoždění na kapacitě u budičů

Zpoždění v závislosti na teplotě

Zpoždění ovlivňují také změny teploty. U obvodů CMOS je tento jev vyvolán změnou zesilovacího činitele tranzistorů s kanály n a p, který vyvolává změnu protékajícího proudu. Zpoždění je závislé na zesílení, neboť doba zpoždění je závislá na konečné době nabíjení parazitních vnitřních kapacit. Na obr. 290 jsou tyto poměry vyneseny pro obvody vyrobené technologií křemíkové řídicí elektrody pro LSTTL. Zpoždění u obvodů CMOS se zvětšuje o 0,3 % na 1 °C a jeho počáteční velikost je větší u obvodů CMOS, než u obvodů HCMOS.

Statické parametry

Obvody HCMOS mají stejný výstupní výkon jako obvody LSTTL. Všechny obvody HCMOS mají velkou odolnost proti rušení, malý klidový příkon a výstupní proud 4 mA u standardních obvodů a 6 mA pro budiče sběrnic. U logických obvodů HCMOS je úroveň „0“ (U_{IL}) maximálně 20 % U_{CC} a úroveň „1“ (U_{IH}) mezi 70 až 100 % U_{CC} . Tyto vstupní úrovně platí pro celý rozsah napájecích napětí 2 až 6 V. V tab. 12 jsou uvedeny logické úrovně



Obr. 290. Závislost zpoždění na teplotě

pro hradla zhotovená různými technologiemi. Je zřejmé, že budíci proud je pro obě logické úrovně u obvodů HCMOS stejný, u obvodů LSTTL je rozdílný. Výstupního proudu standardních obvodů (4 mA) a budíci sběrnic (6 mA) lze využít v celém rozsahu teplot -40 až $+85$ °C. Pokud obvody pracují v celém rozsahu teplot -55 až $+125$ °C, je třeba výstupní proudu změnit na 3,4 mA u standardních obvodů a na 5,1 mA u budíci sběrnic. Výstupní proudy a logický zisk pro obvody HCMOS jsou v tab. 13.

Tab. 13. Výstupní proud a logický zisk

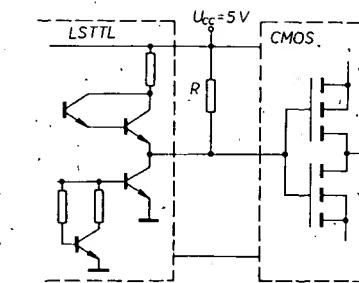
Rodina	Funkce	Výstupní proud [mA]	LSTTL, logický zisk
54HC	standardní	$\pm 3,4$	8
54C	budíci	$\pm 5,1$	12
74HC	standardní	± 4	10
74C	budíci	± 6	15

Spojení obvodů LSTTL a HCMOS

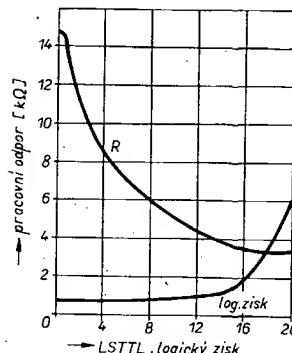
Propojení při stejném napájecím napětí

I když je napájecí napětí obvodů HCMOS 2 až 6 V, je možné systém napájet ze zdroje 5 V, který je používán pro obvody TTL. V úvahu je nutno vzít dva případy propojení, je-li výstup obvodu LSTTL spojen se vstupem obvodu HCMOS, nebo je-li z výstupu HCMOS buzen vstup obvodu LSTTL.

Při stejném napájecím napětí je propojení jednoduché. V prvním případě je jen malý rozdíl mezi úrovněmi signálů na výstupu LSTTL a na vstupu HCMOS. Úrovně „0“ jsou shodné, kdežto výstupní úrovně „1“ je u LSTTL minimálně 2,7 V a minimální úrovně „1“ na výstupu HCMOS je 3,5 V (při $U_{CC} = 5$ V). Na obr. 291 jsou uvedeny úrovně po nežádoucí a typické



Obr. 292. Sponění LSTTL a CMOS



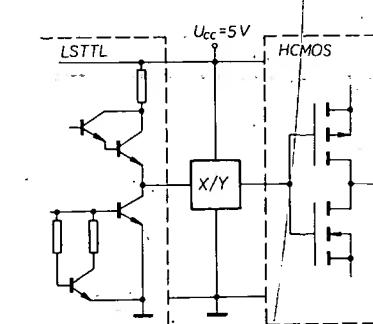
Obr. 293. Závislost pracovního odporu na logickém zisku

vána napětím 2 V a úroveň „0“ napětím 0,8 V. Pak není třeba vnější rezistor připojovat. Zapojení převodníku je na obr. 294 a v tab. 14 jsou uvedeny obvody vhodné k tomuto účelu. Použijeme-li pro buzení obvodů HCMOS obvody LSTTL s otevřeným kolektorem, není nutné použít interface, neboť úroveň na pracovním rezistoru odpovídá přibližně napájecímu napětí. Pro volbu odporu rezistoru platí diagram na obr. 293 stejně jako u obvodů s uzavřeným kolektorem.

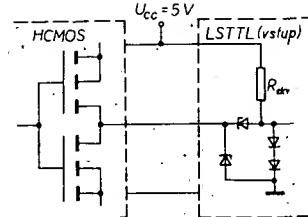
Tab. 14. Obvody interface

54/74HCT00	54/74HCT244
54/74HCT04	54/74HCT245
54/74HCT138	54/74HCT373
54/74HCT139	54/74HCT374
54/74HCT240	54/74HCT640
54/74HCT241	54/74HCT643

Budí-li se z výstupu HCMOS vstup LSTTL, nevznikají problémy (obr. 295), protože úrovně „0“ a „1“ na výstupu HCMOS jsou kompatibilní s úrovněmi na výstupu LSTTL. Zde je třeba však dát pozor na dodržení logického zisku (tab. 13). Je-li na výstup HCMOS připojeno několik vstupů LSTTL, pak je možné výstupy HCMOS spojit paralelně.



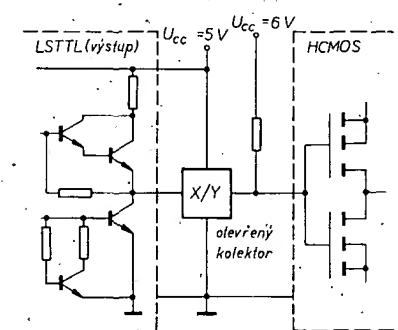
Obr. 294. Propojení LSTTL a HCMOS přes převodník úrovně



Obr. 295. Propojení HCMOS a LSTTL

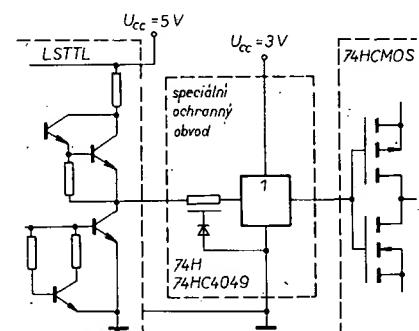
Propojení při různém napájecím napětí

V mnóha případech se stává, že obvody LSTTL jsou napájeny ze zdroje 2 až 6 V (6 V pro zvětšení spínací rychlosti). Při takovém zapojení je nutno použít převodník úrovně. Řešením je použít obvod interface s otevřeným kolektorem podle obr. 296. Nedoporučuje se připojit výstup obvodu LSTTL s uzavřeným kolektorem na vstup obvodu HCMOS, který je napájen menším napětím, protože ochranná dioda na vstupu HCMOS je vnitřně spojena s U_{CC} a pracuje v propustném směru.



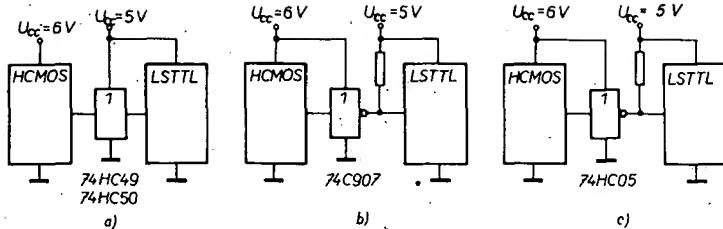
Obr. 296. Propojení LSTTL a HCMOS při různých napájecích napětích

Existují však speciální obvody, které žádnou ochrannou diodou nemají, takže jsou vhodné pro převod velké úrovně na malou. Na obr. 297 je propojení obvodu LSTTL s $U_{CC} = 5$ V s obvodem HCMOS s $U_{CC} = 2$ V pomocí převodníku úrovně. Při $U_{CC} = 3$ V obvod HCMOS nepotřebuje převodník úrovně.



Obr. 297. Propojení LSTTL a HCMOS pomocí převodníku úrovně

V druhém případě, kdy z výstupu HCMOS jsou buzeny vstupy LSTTL, je zapotřebí použít převodník úrovně jen tehdy, je-li $U_{CC} = 6$ V u obvodu HCMOS. Při $U_{CC} = 3$ V nepotřebujeme převodník úrovně, protože výstupní napětí 3 V je dostatečné pro úrovně „1“ na výstupu LSTTL. Jediným omezením je logický zisk obvodu HCMOS, který při $U_{CC} = 3$ V



Obr. 298. Propojení obvodů HCMOS s obvody LSTTL

menší než při $U_{cc} = 5$ V. Na obr. 298 jsou uvedeny různé možnosti propojení obvodů HCMOS s $U_{cc} = 6$ V s obvody LSTTL s $U_{cc} = 5$ V.

Spojení obvodů CMOS zhotovených různými technologiemi

Spojení obvodů HCMOS a CMOS

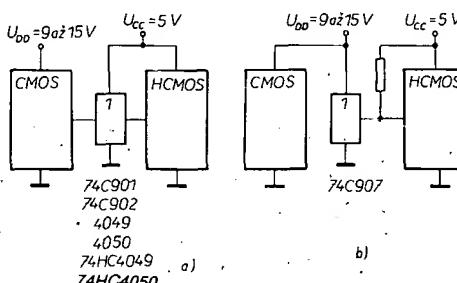
Propojení obvodů HCMOS a CMOS je podstatně jednodušší než propojení HCMOS-LSTTL. Pokud jsou obvody HCMOS a CMOS napájeny z jednoho zdroje, nepotřebujeme žádný převodník úrovní. Obvody HCMOS a CMOS jsou plně kompatibilní pokud jde o vstupní a výstupní úrovně. Protože všechny obvody CMOS potřebují malý vstupní proud, není zde třeba brát v úvahu logický zisk. Obvody CMOS s kovovou řídící elektrodou mohou pracovat v širokém rozsahu napájecích napětí, čehož se s výhodou užívá. Zapojení pak mohou pracovat při různých napájecích napětích a proto je i nutné použít převodník úrovně, stejně jako u obvodu LSTTL. Obvykle se převádějí úrovně CMOS (9 až 15 V) na úrovně HCMOS (5 V). Na obr. 299 jsou uvedeny dvě možnosti propojení. Vzhledem k velkému vstupnímu odporu obvodu CMOS je možné použít dělič napětí podle obr. 300, který však zvětšuje ztrátový výkon.

Obr. 299. Propojení obvodů CMOS a HCMOS

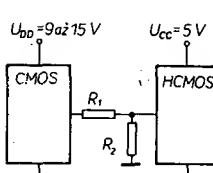
stejného zdroje. Vzhledem ke kompatibilitě obvodů NMOS a TTL musíme při použití obvodů HCMOS splnit již uvedené podmínky. Obvody NMOS mají výstupní úroveň o 1 V menší než je U_{cc} a proto je možné v mnoha případech vypustit převodník úrovně. Druhou možností je zapojit doplňkový rezistor mezi výstup NMOS a U_{cc} podle obr. 301. Při nahlédnutí do údajů o obvodu VLSI-NMOS lze zjistit, budeme-li převodník úrovně potřebovat nebo ne. Propojení obvodu VLSI-NMOS s obvodem HCMOS by nemělo být žádným problémem ani z hlediska logického zisku, neboť obvody HCMOS mají malý vstupní proud.

Správné ošetření obvodů HCMOS

Stejně jako všechny obvody MOS musí být obvody HCMOS chráněny před účinky elektrostatického náboje, který vzniká při



manipulaci a montáži. Proto jsou na čipu vytvořeny ochranné obvody. Vstupní o-



Obr. 300. Propojení děličem napětí

Propojení obvodů HCMOS s obvody NMOS a HMOS

Skutečnost, že spínací rychlosť obvodů HCMOS je stejná jako obvodů LSTTL, umožňuje nahradit většinu bipolárních podpůrných obvodů pro mikroprocesory NMOS a HMOS obvody HCMOS. Pro mikroprocesory pak nemusíme stanovovat zvláštní podmínky pro vstupní a výstupní úrovně, neboť obvody NMOS jsou kompatibilní s obvody TTL. Většinou jsou obvody NMOS a HCMOS napájeny ze

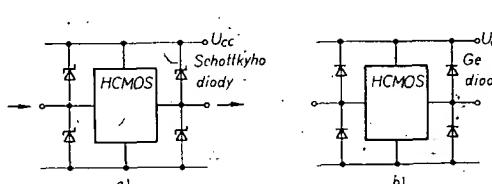
chranný obvod spolu s parazitními kolektory diodami na výstupu zabrání vzniku napětí mezi dvěma vývody IO, takže je zmenšena pravděpodobnost zničení obvodu. Aby obvod HCMOS pracoval spolehlivě, nesmí být překročeny mezní parametry a musí být splněny tři následující podmínky:

- U_{cc} nesmí být nikdy větší než je maximálně povolené napětí;
- diody na výstupu nesmí být provozovány v propustném směru. Výstupní napětí výstupních tranzistorů s kanály n a p nesmí být větší než U_{cc} a potenciál „země“ nesmí být menší než $-0,7$ V. U obvodu s otevřeným kolektorem u tranzistoru s kanálem n nesmíme výstupní vývod připojit na $-0,7$ V nebo na napětí větší, než je daná maximální velikost;

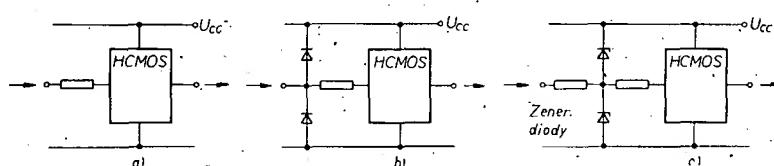
- vstupní ochranné diody nesmí být při běžném provozu přepolovány do propustného směru. Jedna dioda je mezi vstupem a U_{cc} a druhá mezi vstupem a zemí. Výstupní napětí nesmí být větší než $U_{cc} + 0,7$ V a zemní potenciál nesmí být menší než $-0,7$ V. U obvodů, které mají jen diodu proti zemi, platí pouze druhá podmínka.

V některých případech nemusí být tyto podmínky splněny, např. u obvodů HCMOS mohou být ochranné diody po krátkou dobu provozovány v propustném směru. Proto se v tomto případě doporučuje použít vnější ochranný obvod s několika součástkami. Většina vnějších ochranných obvodů omezuje vstupní napětí omezením proudu, který teče přes vstupní diodu. Různé typy ochranných obvodů jsou na obr. 302. V některých případech postačí použít jen jednu diodu na vstupu nebo výstupu.

Druhá metoda, která zabrání odblokování a je velmi účinná, je na obr. 303. Obvod musí být navržen tak, aby nebyl překročen maximální vstupní proud (5 mA pro kovovou řídící elektrodu a 10 mA pro řídící elektrodu Si) a nesmí se zvětšit zpoždění. Pokud není spínací doba kritická, měl by být proud protékající obvodem co nejmenší. Začne-li se však doba sepnutí uplatňovat, je lépe použít obvod na obr. 303b a na obr. 303c. Nový vstupní obvod u IO HCMOS je sestaven ze tří součástek podle obr. 304: Si rezistoru, diody spojené s U_{cc} a rezistoru – diody, spojené se zemí. Křemíkový rezistor na vstupu prodlužuje strmé hrany impulsu a odebírá část jejich energie. Oběma diodami na vstupu jsou omezena špičková napětí, která se dostanou na řídící elektrodu tranzistoru. Abychom zabránili zničení vstupního obvodu, musí mít tyto diody větší proud než u obvodů s kovovou



Obr. 303. Jiná metoda ochrany obvodů HCMOS



Obr. 302. Vnější ochranné obvody pro HCMOS

řídící elektrodou, K ochraně obvodu přispívají i parazitní diody mezi výstupem a substrátem a mezi výstupem a U_{CC} , které omezují statické náboje.

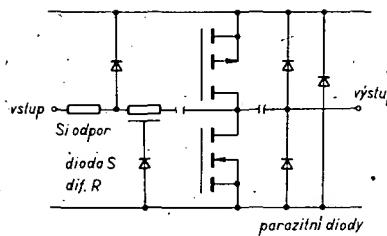
Podmínky pro správný návrh systému s obvody HCMOS

Návrh systému s obvody HCMOS není kritický a je v podstatě shodný s návrhem, používaným u obvodů LSTTL. Přesto je nutno dodržet následující podmínky, aby systém pracoval spolehlivě a bylo využito přednosti obvodů HCMOS:

- Jak již bylo uvedeno, nesmí být vstupní napětí větší než U_{CC} a menší než potenciál země, tzn. že napájecí napětí nesmí být odpojeno při aktivní úrovni na vstupu. V prostředí s velkou úrovni rušení musíme na vstup připojit doplňkový ochranný obvod. Nesmíme zapomenout, že sériový rezistor na vstupu zvětšuje zpoždění.
- Vzhledem k většímu výstupnímu výkonu (než u obvodů CMOS s kovovou řídící elektrodou) musíme dbát daleko více na to, aby nebyl přetížen výstupní stupeň. Na výstup nesmí být připojeno žádné napětí, které by bylo větší než U_{CC} a menší než potenciál země. Při připojení činné zátěže musí být ztrátový výkon navržen s ohledem na předpokládanou teplotu okolí a nesmí být překročen. Jak již bylo uvedeno, nesmí být trvalý výstupní proud větší než 25 mA (37 mA pro budiče sběrnice). Výstupní stupně nemají ochranu proti zkratu, takže velké výstupní proudy mohou být příčinou zničení obvodu. Nesmí být překročen maximální proud napájecího přívodu (50 mA, 75 mA pro budič sběrnice).
- Vedení napájecího vodiče a jeho blokování kondenzátory je kritičtější než u obvodů s kovovou řídící elektrodou, protože spínací impulsy mají podstatně větší proudovou amplitudu a doba sepnutí je kratší – proto jsou kritičtější jak odpor, tak indukčnost napájecího vedení. Ačkoli špičkový proud tekoucí napájecím vodičem není tak velký jako u obvodů TTL, je potřebné při vedení napájecího vedení postupovat stejně jako u obvodů TTL.

Přenosová vedení připojená na HCMOS

Pokud je obvod HCMOS použit jako budič nebo přijímač signálu po vedení, musí být zajištěna potřebná úroveň „1“. Toho lze dosáhnout, když výstupní obvod HCMOS bude mít větší napájecí napětí, než jaké mají obvody TTL. Tím se zároveň dosáhne větší spínací rychlosti. I když jsou dynamické parametry definovány při 2,5 V, přesto je větší část čela impulsu zahrnuta v době zpoždění. Pro obvod budiče je tato doba definována pro zatěžovací kapacitu 50 a 150 pF. Správným návrhem může konstruktér ovlivnit výkon celého systému: Tak při dlouhém vedení může být výkon systému zmenšen, i když je jako přijímač použit obvod CMOS, který má velkou odolnost proti rušení (i když výstup budiče vedení může mít úroveň rovnou U_{CC} a potenciálu země). U obvodů HCMOS jsou $U_{IL} = U_{CC} - 1,5$ V. V mnoha aplikacích lze u obvodů HCMOS vypustit



Obr. 304. Vstupní a výstupní ochranný obvod v HCMOS

Schmittův klopný obvod, obvykle používaný v systému s obvody LSTTL.

Odrazy na vstupu a výstupu

Vstupní a výstupní ochranný obvod nejen ochraňuje obvod před elektrostatickým nábojem, ale i omezují špičky napětí, které vznikají na dlouhém spojovacím vedení (obr. 304).

Zmenšení příkonu

Aby příkon systému mohl být zmenšen, je třeba minimalizovat napájecí a spínací proud. Spínací proud je přímo úměrný kapacitě, kterou je zatížen vodič signálu, a přenášenému kmitočtu. Tento proud lze minimalizovat zkrácením vodičů na minimum a zmenšením parazitních kapacit mezi vodiči signálu. Stejně jako u všech obvodů, je zapotřebí při přenosu nejvyšších kmitočtů obvody HCMOS rozmiřit co nejlépe, abychom předešli nezádoucím vazbám, které mohou způsobit nestabilitu systému.

Další příčinou většího odběru proudu je u obvodů HCMOS spínací proud, který teče při spínání MOSFET s kanály n a p. Doba změny úrovní by měla být co nejkratší. Krátkých hran impulsů lze dosáhnout obvodem pro úpravu strmosti hran, např. Schmittovým klopným obvodem. Dlouhé náběžné hrany se vyskytují např. u nf oscilátoru, u něhož se nabíjí a vybíjí obvod RC.

Kromě krátkých spínacích dob jsou potřebné i „čisté“ signály, abychom zmenšili velký spínací proud. Funkce obvodu bude dodržena, pokud budou dodrženy minimální logické úrovně. O výrobě obvodů HCMOS se v 8. pětiletce uvažuje i v ČSSR a NDR.

Základní měřicí metody obvodů CMOS

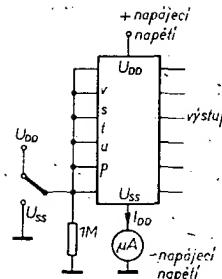
Při pochybnosti o kvalitě integrovaného obvodu CMOS lze dále uvedenými postupy zjistit jeho statické a dynamické parametry.

Ze statických parametrů lze objektivně změřit popsaným postupem klidový napájecí proud, výstupní napětí naprázdno, spínací proud výstupu a rozsah vstupního napětí.

Z dynamických parametrů pak zpoždění vstupního signálu, průběžnou dobu čela a týlu výstupního impulsu, nutný předstih nebo přesah dat oproti řídícímu vstupnímu signálu. Při všech manipulacích s obvody CMOS musí být obsluha spojena přes rezistor 100 k Ω se zemí!!!

Měření klidového napájecího proudu I_{DD}

Blokové schéma pro toto měření je na obr. 305.



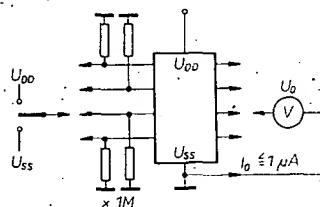
Obr. 305. Měření napájecího klidového proudu

Postup měření: Mezi vývod U_{SS} a záporné napájecí napětí se zapojuje citlivý mikroampérmetr. Všechny vstupy se propojí a připojí na uzemněný záporný pól napájecího zdroje. Na vstup U_{DD} se přivede napájecí napětí v rozsahu 3 až 15 V a přečte se protékající proud I_{DD} . Při druhém měření postupujeme stejným způsobem, na vstup se však připojí kladné napájecí napětí U_{DD} . Rezistor připojený ke vstupům je pouze ochranný (při přepínání mechanickým přepínačem).

Při měření je nutné dodržet zásadu, že žádny vstup nesmí zůstat nezapojen. Při neošetřeném vstupu se obvod může vydít vnějším polem a mohlo by se stát, že obvodem poteče velké nedefinované proudy, které by ho mohly zničit.

Měření výstupního napětí naprázdno

Blokové schéma pro toto měření je na obr. 306.

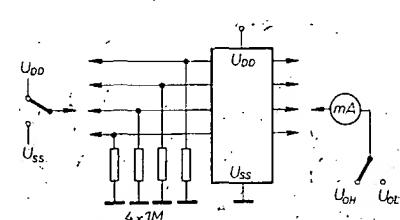


Obr. 306. Měření výstupního napětí naprázdno

Postup měření: Na obvod se přivede napájecí napětí U_{DD} . Podle pravdivostní tabulky se na vstupy přivedou vhodné úrovně tak, aby na výstupech se nastavila požadovaná úroveň měřené veličiny, např. U_{OL} . Tato napětí se změří a měla by odpovídat údajům, uvedeným v katalogovém listu daného obvodu. Při měření U_{OH} se postupuje obdobně. Rezistory připojené na vstupy chrání obvod při přepínání na jinou logickou úroveň (při použití mechanických přepínačů).

Měření výstupního proudu

Blokové schéma pro toto měření je na obr. 307.



Obr. 307. Měření výstupního proudu

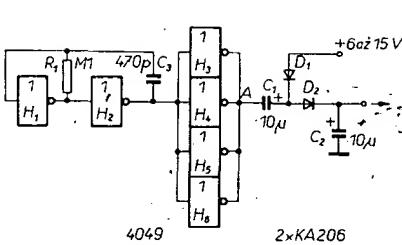
přes R_2 . Po překročení prahového napětí bude na výstupu H_1 úroveň „1“ a stavu obou hradel se vzájemně změní. Dělič je sestaven ze dvou klopových obvodů, z nichž každý dělí dvěma. Výstup z oscilátoru je přiveden na klopový obvod přes hradlo H_3 . Na druhý vstup hradla H_3 je přiveden výstupní signál z KO_2 , takže H_3 obrací fázi oscilačního signálu. Bez H_3 by proběhl další periody taktu až do doby změny úrovně na výstupu klopového obvodu. V zapojení je však taktovací signál invertován a je aktivován dříve než po polovině periody kladnou hranou impulsu, takže dělič činitel bude nikoli 4, ale 3. Pomocí dvou sčítacích rezistorů dostaneme sinusový výstupní signál. Je-li na vstupu a výstupu děliče úroveň „1“, bude výstupní napětí rovno napětí napájecímu. Při dvou úrovních „0“ je výstupní napětí „0“ a při úrovních „1“/„0“ nebo „0“/„1“ bude výstupní napětí rovno 1/4 nebo 3/4 napětí napájecího. Je jasné, že popsanými jednoduchými prostředky nelze získat čistý sinusový signál, nýbrž signál „scho-dovitý“, který sleduje sinusovou křivku.

Programovatelný dělič kmitočtu

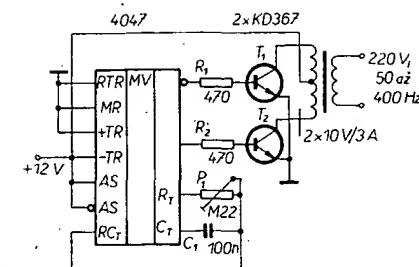
Kmitočtové syntezátory bývají např. sestaveny z programovatelných děličů. Děliče se přednastavují obvykle číslicovým přepínačem, kódovaným v kódu BCD. Při vhodné volbě děličního poměru lze kmitočet syntezátoru určit přímo z polohy spínače. Chceme-li syntezátor použít v superheterodyně, pak je nutné ke vstupnímu kmitočtu přičist kmitočet mezikmitočtové - to lze udělat snadno zařazením sčítacího mezi přepínač a řídící vstupy děliče. Příklad zapojení sčítacího děliče je na obr. 321. IO₁ slouží pro hexadecimální součet mf kmitočtu s kmitočtem nastaveným na přepínači, kdežto IO₂ potlačuje nežádoucí skok z „15“ na nulu při čtení „6“. Každý dělič s reverzibilním čítacem vyžaduje základní korekci, která spolu se signálem mf kmitočtu určuje celkový offset IO₁. Je-li oscilační kmitočet nad kmitočtem přijímaným, musí být základní korekce „kladnější“ než je základní offset. V opačném případě je doplněk k číslu 16 zvolen. Offset se nastaví spojením vstupů 6, 4, 2, 15 s napájecím napětím a to tak, aby na daných vstupech byly požadované úrovně. Výstup přenosu je spojen se vstupem přenosu následujícího obvodu v další dekádě. U první dekády je vstup přenosu CR uzemněn.

Zdvoujovač napětí s IO 4049

Obvodem na obr. 322 lze získat dvojnásobné výstupní napětí. Obvody H_1 – H_6 spolu s R_1 a C_3 tvoří oscilátor, který kmitá na kmitočtu asi 10 kHz. Zbývající obvody, H_3 až H_6 , které jsou zapojeny paralelně,

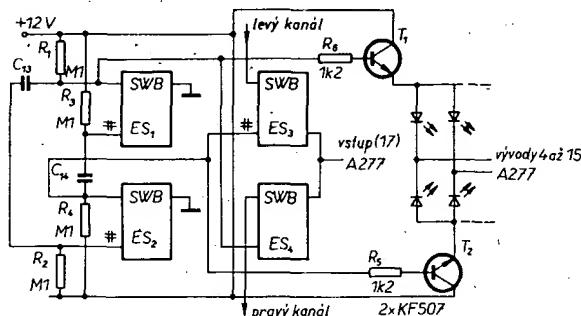


Obr. 322. Zdvoujovač napětí



Obr. 323. Dělič 12 V/220 V

Elektronický přepínač dvou signálů

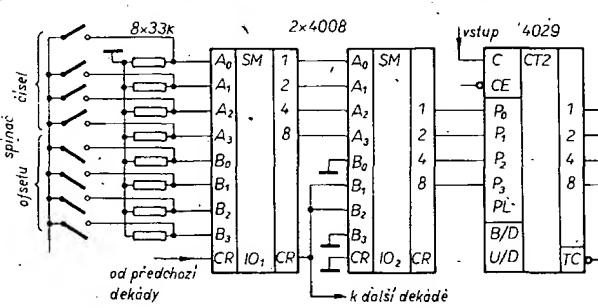


Elektronický přepínač dvou signálů

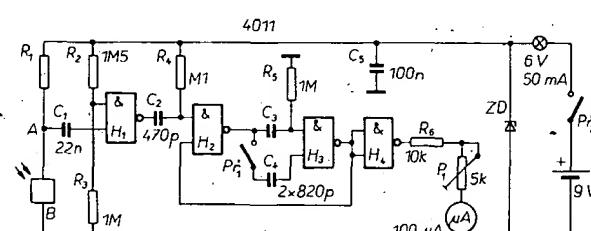
Zapojení přepínače je na obr. 324. Analogové spínače ES_1 , ES_2 spolu s R_1 až R_4 a C_{13} , C_{14} jsou zapojeny jako astabilní multivibrátor, který řídí spínače ES_3 , ES_4 a tranzistory T_1 , T_2 . Tranzistory jsou řízena stupnicí LED a spínači ES_3 , ES_4 je střídavě připojován jeden nebo druhý signál. Přepínání (multiplexování) probíhá velmi rychle, takže není okem postehnutelné přerušení.

Otačkoměr

Na vstupu otačkoměru je zapojen světločitlivý prvek B, např. fotodioda, fototranzistor, pro pomalé rychlosti otáčení může být použit i fotorezistor. Odpor rezistoru R_1 je určen vlastnostmi světločitlivého prvku a je nastaven experimentálně. Úbytek napětí na tomto rezistoru musí být asi polovinou napájecího napětí (obr. 325). Dopadá-li na B světlo, zvětší se proud přes R_1 , D_1 a napětí v bodě A se zmenší. Změna napětí v bodě A překlápe klopový obvod s H_3 , H_2 . V klidové poloze je na obou vstupech H_3 úroveň „0“ (přes R_5) a na výstupu je „1“. Na obou vstupech H_2 jsou „1“, takže na výstupu H_2 je „0“. Je-li přes C_2 přiveden na vstup H_2 záporný impuls, změní se výstup H_2 na „1“ a tím se změní i stav na výstupu H_3 a současně i na druhém vstupu H_2 . Dozni-li spouštěcí impuls na prvním vstupu H_2 , zůstává H_2



Obr. 321. Programovatelný dělič kmitočtu



Obr. 325. Otačkoměr

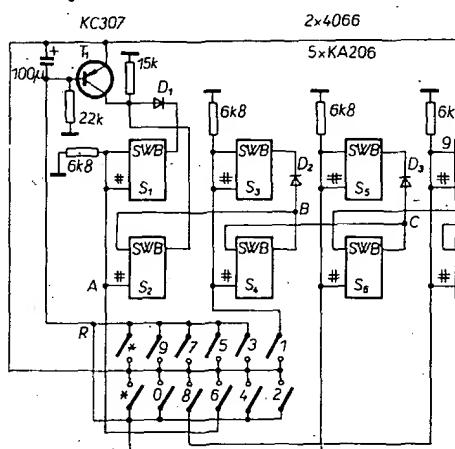
v uvedeném stavu, dokud se nevybije C_3 . Monostabilní multivibrátor tvaruje každý impuls z D_1 na danou délku, impuls je pak veden přes hradlo H_4 a kombinaci R_6 , P_1 na ručkové měřidlo. Přepínačem P_1 můžeme změnit rozsah měřidla na polovinu. Při jeho sepnutí je rozsah 0 až 330 Hz (0 až 19 800 ot/min), není-li P_1 sepnut, je kmitočet 0 až 660 Hz (0 až 39 600 ot/min).

Kódovaný zámek

Zámek na obr. 326 umožňuje 16 000 kombinací kódů, který můžeme měnit propojováním řídicích vstupů analogových členů v IO 4066. Je-li do bodu A přiveden kladný impuls, sepnou S_1 a S_2 . Tento stav zůstává zachován i po změně impulsu, neboť S_1 pracuje jako „samopřídržný“ kontakt. Stejný děj probíhá i po přivedení kladného impulsu do bodu B (S_3 , S_4), bodu C (S_5 , S_6) a bodu D (S_7 , S_8). Budou-li všechny spínače sepnuty, povede T_2 a přítahne relé, kterým lze ovládat elektrický zámek. Bude-li sled spínání změněn, např. je-li jako první připojen bod B, S_1 je uzavřen jen po dobu trvání impulsu, neboť jeho vývod je uzemněn přes rezistor 6,8 k Ω . Je-li přiveden kladný impuls do bodu R, uzavře se T_1 a přeruší přídržné napětí pro S_1 , takže nesepnou ani S_8 a T_2 a relé zůstane v klidu. D_4 uzavírá proud, který teče při jednotlivé aktivaci z vývodu D přes vývody 9 a 8 a rovněž S_8 a tak přes T_2 můžeme vypnout relé.

Hlídač klíčku zapalování

Obvod na obr. 327 vysílá varovný signál, zapomeněme-li při opuštění automobilu klíček v zapalování. Pracuje nezávisle na tom, je-li zapalování zapnuté nebo vypnuto. Kontaktem S_1 klíčku je přerušován světelný paprsek mezi žárovkou a fototranzistorem. Pokud na T_2 nedopadá světlo, je T_2 uzavřen. Když pak otevřeme dveře, uzavře se S_2 a také T_3 , takže na obou vstupech H_1 bude „1“ a uvede se v činnost oscilátory s H_3 , H_4 , z reproduktoru se ozve tón, který upozorní řidiče na zasunutý klíček. Při zapnutém zapalování je sepnut T_1 , a při otevření dveří bude na obou vstupech H_1 také „1“, takže se ozve varovný tón a řidič musí „něco udělat“, bud zavřít dveře nebo vypnout zapalování.



Obr. 326. Kódovaný zámek

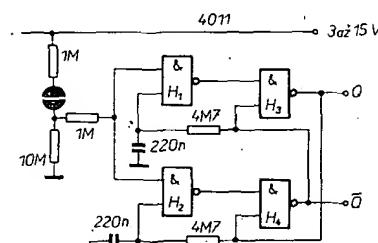
Zabezpečovací zařízení

Obvodem z obr. 328 lze např. zabezpečit stan proti vykrazení apod. Má-li být varovný signál výrazný, je nutné propojit dva oscilátory, aby se signál periodicky přerušoval. První oscilátor s H_2 , R_2 , C_2 kmitá na kmitočtu asi 500 Hz a druhý s H_3 , R_3 , C_3 na kmitočtu 2 Hz. Na výstupu H_4 je periodicky přerušován signál 500 Hz, který je přiveden po zesílení v T_1 na reproduktor. Poplach vznikne i krátkodobým rozpojením spínače S_1 , neboť rozpojí-li se S_1 , C_1 se rychle nabije, na vstupu hradla H_1 bude „0“, takže na výstupu H_1 bude „1“ a rozkmitají se oscilátory. Poplach lze zrušit spojením S_1 ; C_1 se vybije během 1 až 2 minut přes R_1 a na výstupu H_1 bude pak opět „0“, čímž se odpojí oscilátory.

Klopny obvod řízený senzorem

Obvod na obr. 329 je výhodný pro řízení analogových spínačů 4016 a 4066. Výhoda spočívá v tom, že spínače je možné ovládat senzorovým „tlačítkem“. Hradla H_3 , H_4 jsou zapojena jako klopny obvod R-S, který je překlápen zápornými impulsy na vývodech 13 a 9.

Po přiložení prstu na tlačítko se na vývodech 1 a 6 objeví úroveň „1“. V tomto případě klopny obvod „klopí“ ($Q = 1$, $Q = 0$), a na výstupu H_2 bude záporný impuls, který klopny obvod vrátí do výchozí polohy. Nové úrovně Q a \bar{Q} se objeví se zpožděním 1 s ($RC = 220$ nF, 4,7 M Ω).



Obr. 329. Klopny obvod řízený senzorem

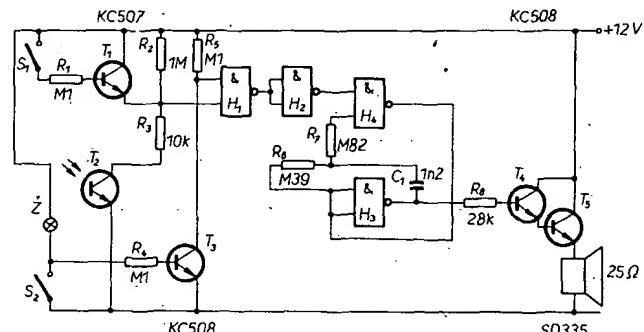
Klopny obvod je opět aktivován při následující změně. Pokud bychom prst na senzoru drželi déle než 1 s, pak celý obvod pracuje jako astabilní multivibrátor s kmitočtem 0,5 Hz. Signály Q a \bar{Q} řídí analogové spínače 4016 a 4066. Napájecí napětí je 3 až 15 V.

Použití obvodů CMOS ve výpočetní technice

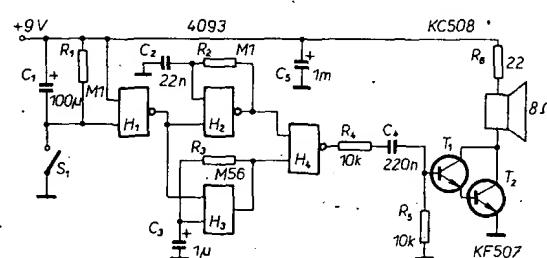
U aplikací, u nichž je požadován malý příkon, velký odstup, rušení apod., je výhodnější použít obvody CMOS než obvody jiné. V počítačích se obvody CMOS pro jejich malou rychlosť většinou nepoužívají, jsou však výhodné v periferních zařízeních, kde jejich malá rychlosť není na závadu. Velkého odstupu rušení u obvodů CMOS lze s výhodou využít v zařízeních, v nichž se spínají solenoidy, budí krokové motory nebo v obvodech servosystémů. Často se obvody CMOS používají v obvodech fázové regulace rychlosti v pohonných jednotkách páskových pamětí. Dále se zaměříme na periferní obvody a pomocné obvody, v nichž jsou využity dostupné obvody CMOS.

Mikroprocesorový „stetoskop“

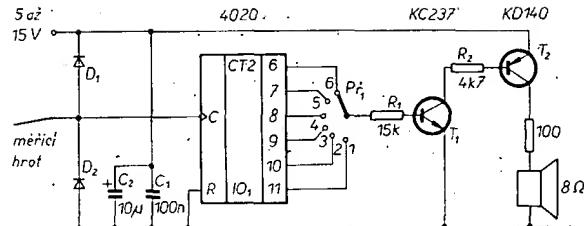
Různé logické průběhy na sběrnících dat, adres a řídicích sběrnících mikroprocesorového systému lze sledovat na osciloskopu nebo digitálním analyzátoru. Mnohem jednodušším zařízením, které indikuje stav sběrnic zvukem, je však „stetoskop“ podle obr. 330. Připojíme-li jej do měřicího bodu, pak na výstupu (po vydělení děličem s nastavitelným děličem poměrem a po zesílení v T_1 , T_2) se z reproduktoru ozve tón. Tak např. připojíme-li „stetoskop“ do bodu, v němž je taktovací signál 1 MHz a dáme-li přepínač P_1 do polohy 1, uslyšíme tón 440 Hz. Takt je v tomto případě uvažován jako periodicky signál. Abychom dostali na třech sběrnících periodický signál, musí mikropočítač pracovat v programové smyčce. Toho lze dosáhnout podprogramem v programu



Obr. 327. Hlídač klíčku zapalování



Obr. 328. Zabezpečovací obvod



Obr. 330. Mikroprocesorový stetoskop

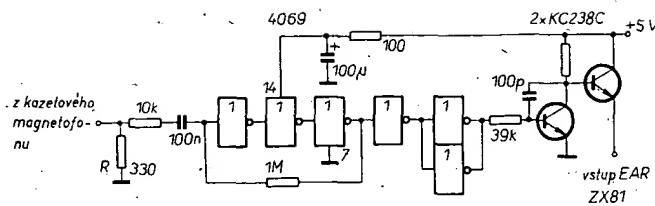
monitorování nebo speciálním programem. Oba programy mohou být zapsány na libovolné adrese paměti. Protože pro provedení příkazu potřebujeme několik period taktu, je výhodnější použít menší dělící poměr. Obvod je napájen ze zkoušeného zapojení.

Zlepšení signálu při zavádění dat

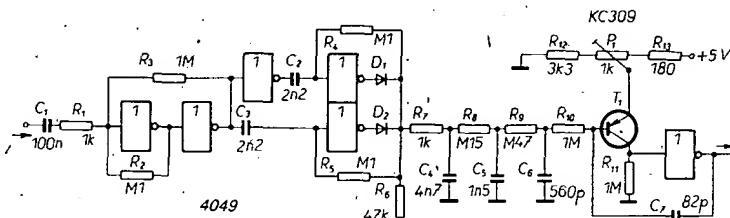
Při použití kazety magnetofonu jako paměti mohou nastat problémy při přehrávání programu zaznamenaného na této kazetě na jiném magnetofonu. Problém může být např. ve špatném nastavení hlavy, která pak dodává menší výstupní napětí. V takovém případě lze zesílit a upravit výstupní napětí obvodem na obr. 331. Signál sinusového průběhu je tvarován na pravoúhlý obvodem 4069. Pravoúhlý signál je zesílen tranzistory a přiveden na vstup mikropočítače (např. EAR u ZX 81). Kondenzátor 100 pF zabraňuje zákmítům. Při připojení pífes na konektor musíme zvětšit odpor rezistoru na 47 k Ω .

Synchroní modulátor FSK

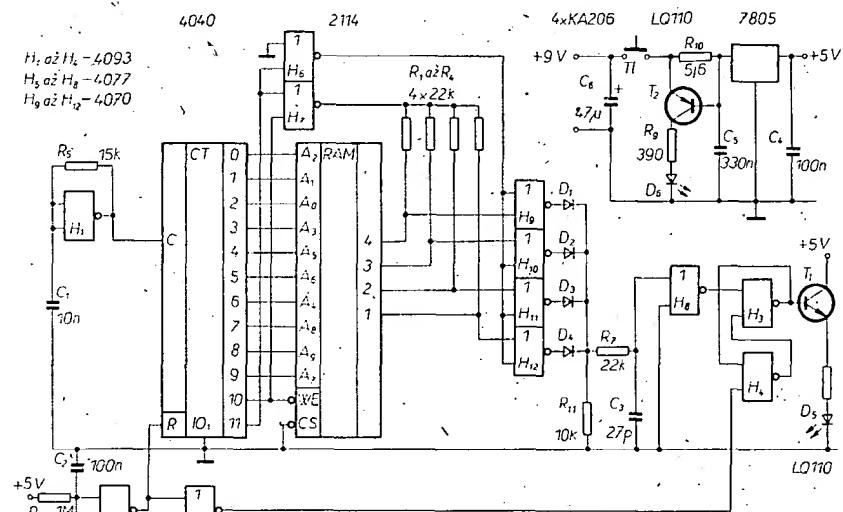
Modulátor FSK (klíčování posuvem kmitočtu) slouží jako interface mezi mikropočítačem a kazetovým magnetofonem, používaným jako paměť. Nedostatkem mnoha modulátorů FSK je, že se kmitočet přepíná (mezi 1200 a 2400 Hz) v libovolném čase. Mnohem lepší je, je-li kmitočet přepínán při průchodu sinusového signálu nulou. Tím se vyloučí fázové skokové změny signálu FSK. Takové přepínání lze však realizovat jen tehdy, je-li mezi daty a signálem 1200 nebo 2400 Hz nastaven přesný časový vztah. V zapojení na obr. 332 je signál FSK získán pomocí „digitálního“ sinusového generátoru. Při každém kladném průchodu sinusového signálu nulou dodá generátor synchronizační impuls (synch), který musí být shodný s daty na vstupu D KO₂, aby mohl být tento obvod nastaven nebo nulován. V závislosti na výstupním stavu klopného obvodu KO₂, bude na výstupu taktovací signál 38,4 kHz nebo 19,2 kHz, který se přivádí do sinusového generátoru. Výstupní kmitočet sinusového generátoru je šestnáctinou taktu, z něhož je odvozen kmitočet pro FSK. Pro oscilátor je v tomto zapojení použit IO 555. Pokud zapojení



Obr. 331. Obvod pro tvarování signálu dat



Obr. 333. Demodulátor FSK



Obr. 334. Tester pro BAM 2114

není použito ve spojení se sinusovým digitálním generátorem, pak je vstup synch spojen s výstupem Q KO.

Demodulátor FSK

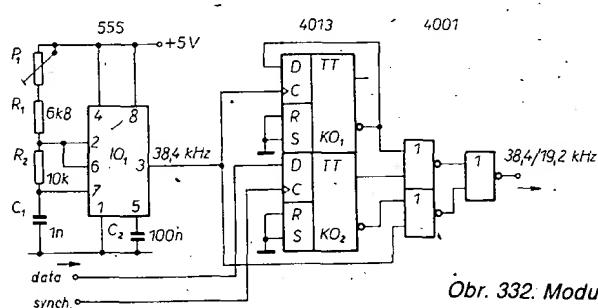
Demodulátor FSK prevádzka sinusový signál z kazety na pravoúhlý pre mikropočítač. Zapojenie jednoho z možných demodulátorov FSK je na obr. 333.

První dva invertory jsou zapojeny jako Schmittův klopný obvod, který vstupní signál FSK zesiluje na potřebnou úroveň. Symetrický pravoúhlý výstupní signál tohoto klopného obvodu je přiveden na dvojity derivacní obvod s dalšími dvěma invertory. Každý derivacní obvod má na

výstupu (na diodách) jehlový impuls, objeví-li se na jeho vstupu kladná hrana vstupního impulsu. Před jedním derivacním obvodem je zapojen invertor, takže na R_6 bude jehlový impuls jak při každé kladné, tak i záporné hraničního impulsu. Strmost a amplituda tohoto impulsu se zlepšují komparátorem (tranzistor + invertor), kterým je signál navíc zesílen na úrovni TTL.

Tester pro RAM 2114

Po stlačení tlačítka T1 na obr. 334 bude na výstupu H₁ nejdříve úroveň „1“. Tím jsou IO₁ a klopný obvod H₃, H₄ (přes H₅) vynulovány a na výstupech IO₁ bude úroveň „0“. Po asi 100 ms se kondenzátor C₂ nabije přes R₆, takže je dosaženo prahového napětí pro sepnutí Schmitttova klopného obvodu H₂ a 12bitový binární čítač IO₁ se vynuluje. Během prvních 1024 impulsů takto taktovacího generátoru (takt asi 10 kHz) bude na výstupech Q₁₀ a Q₁₁ ještě „0“ (i na výstupu WE). Vzhledem k „0“ na výstupech H₆ a H₇ bude na jejich výstupech „1“, takže i na výstupech I/O₁ až I/O₄ bude



Óbr. 332. Modulátor FSK

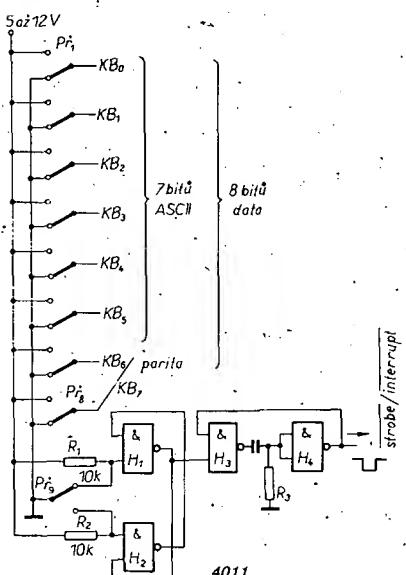
„1“. Při každém 1024. taktu bude vyslán paměti 4bitový soubor. Po 1024 taktovacích impulsech bude na Q_{10} „1“ a přes vstup WE se paměť přepne na „čtení“. Na Q_{11} zůstává dále „0“, takže dříve přijmuté „1“ mohou být následující 1024 taktovacími impulsy vyslány. Obvody H_9 až H_{12} jsou zapojeny jako komparátor, na jehož výstupu je stále „1“, pokud na jednom vstupu je „1“. Diody D_1 až D_4 spolu s R_{11} tvoří hradlo OR, všechny diody jsou uzavřené. Na vstupu invertoru H_8 je „0“ a na výstupu bude „1“. Rovněž na výstupu invertoru H_5 bude „1“, takže na výstupu Q klopného obvodu R-S (H_3 , H_4) bude „0“ a „0“ bude i na bázi T_1 , LED D_5 nebude svítit. Každá „0“ na výstupech RAM překlopí H_3 , H_4 , pak začne vést T_1 a rozsvítí se D_5 . Na chybový povel klopného obvodu nereaguje. Nový testovací cyklus začne až po vynulování impulsem z H_5 po stlačení T_1 .

Vraťme se ještě k průběhu testu. Před pokládajeme, že první test, zápis a čtení „1“ proběhl uspokojivě a D_5 se nerozsvítí. Po dalších 1024 impulsech taktu je na Q_{11} „1“ a na Q_{10} „0“. Paměť je v provozu „zápis“ a přes H_7 přivedená „0“ bude přečtena. Když i na Q_{10} bude „1“, přejde paměť do režimu „čtení“ a bude vyslána „0“, nebude-li na vstupu komparátoru H_9 až H_{12} žádná jednotlivá „1“. Obvod R_7 , C_3 potlačuje impuls, které mohou vzniknout v důsledku různého zpoždění hradel při přepínání úrovně na výstupech/výstupech RAM.

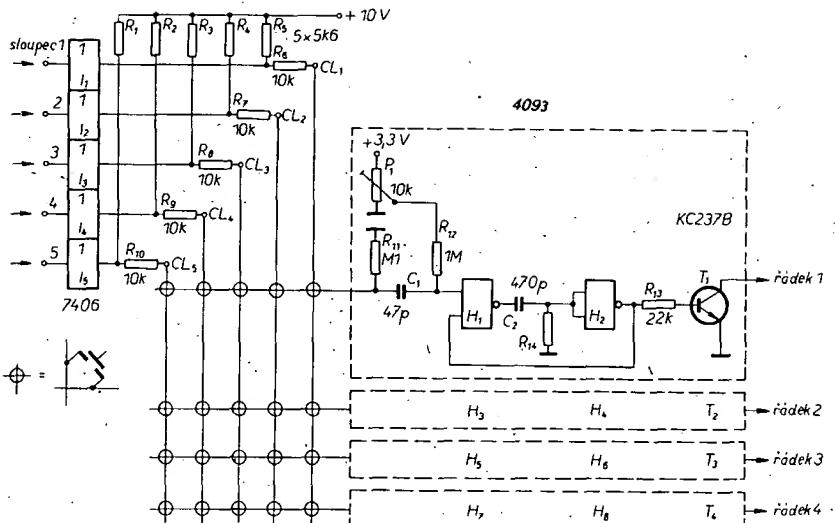
Při zkoušku odběru proudu stačí stlačit tlačítko T_1 na 2 až 3 s, aby mohl proběhnout jeden testovací cyklus (pokud bude RAM v pořádku). Bude-li odběr proudu větší než 100 mA, otevře se přes R_{10} , T_2 a rozsvítí se D_6 . Běžný odběr proudu je 50 až 70 mA. Proud dodávaný zdrojem je omezen na 150 mA.

Binární klávesnice

Mnoho zájemců o počítače naráží na problém konstrukce vhodné klávesnice. Levná klávesnice je na obr. 335. Přepínače P_1 až P_8 můžeme vytvořit libovolnou 8bitovou informaci nebo informaci v kódě ASCII. Např. písmenu A odpovídá číslo 41 a v binárním kódu 01000001. Chceme-li převést písmeno A do kódu ASCII, pak mu-



Obr. 335. Binární klávesnice



Obr. 336. Klávesnice s kapacitními tlačítky

Aplikace obvodů CMOS v telekomunikacích

Syntezátory kmitočtu

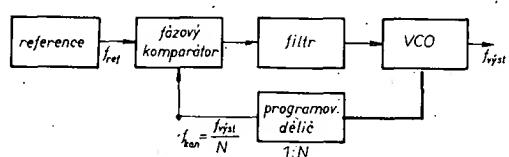
Novými prvky k získávání různých signálů jsou digitální syntezátory s fázovou smyčkou (PLL). V současné době existuje již mnoho obvodů TTL a ECL, s nimiž je možné generovat kmitočty až 1 GHz. Při použití obvodů TTL a ECL potřebujeme však značný příkon; pokud je to možné, je výhodnější na některé pozice použít obvody CMOS. Syntéza kmitočtu je generování kmitočtů s daným odstupem v daném kmitočtovém pásmu ze zdroje jediného kmitočtu. Vlastnosti použitých obvodů jsou definovány šírkou požadovaného pásmá. I s obvody CMOS lze však dosáhnout širšího pásmá než 5 MHz.

Různé typy syntezátorů kmitočtu

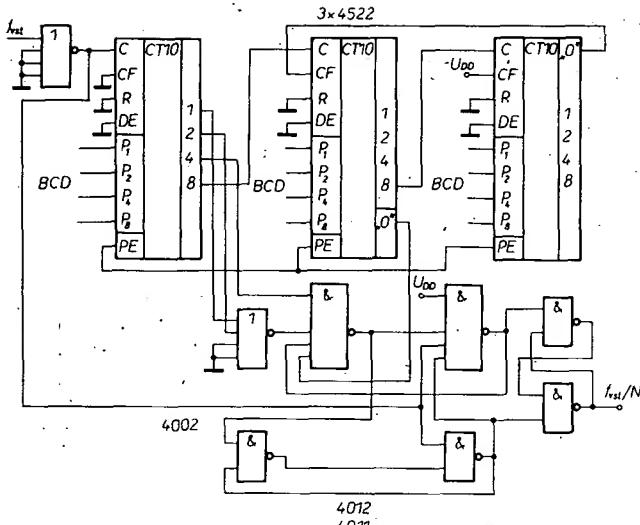
Na obr. 337 je zjednodušené zapojení syntezátoru kmitočtu se smyčkou PLL, u něhož je referenční kmitočet rovný kmitočtovému odstupu kanálů. Běžné programovatelné děliče CMOS mají zaručený pracovní kmitočet 3 MHz, při $U_{DD} = 10$ V. Při použití expandéru kmitočtu se pracovní kmitočet zvýší asi o 40 % (obr. 338). Princip funkce tohoto obvodu spočívá na detekci „dvou“ stavů nejméně platného čísla. Dobu nulování čítačů lze prodloužit druhým cyklem taktu a tím zvětšit jejich rychlosť. Omezení platí pouze pro dělení 2, 1 a 0.

Pokud kmitočet VCO (napěťově řízený oscilátor) není v rozsahu programovatelných čítačů, je nutné použít předělič (obr. 339), který však má tyto nevýhody:

1. Je nutné snížit referenční kmitočet, ten pak již není roven odstupu kanálů, ale



Obr. 337. Syntezátor kmitočtu se smyčkou PLL



Obr. 338. Expandér kmitočtu

$f_{výst} : NP = f_{ref} \text{ a } f_{kan}/P$ a uplatní se více na výstupu filtru.

2. Se zvětšením celkového dělícího poměru $N_T = NP$ se zmenšuje rozsah zachycení a zisk smyčky PLL.

U obvyklých syntezátorů kmitočtu bývá použito smíšené osazení obvody ECL nebo TTL s obvody CMOS. Pro předdělíc lze s výhodou použít dělící s proměnným dělícím poměrem. Na obr. 340 je referenční kmitočet roven odstupu kanálů. Obvody CMOS lze navázat programováním úrovní čítáče. V daném případě celkový dělící poměr je: $N_T = (P+1)A + (M-A)P$, kde P a $P+1$ jsou dělící poměry předdělící. Syntezátor začíná od nejvyššího čítání (doba A) k nejnižšímu (doba $(N-A)$) a doba je závislá na celkovém dělícím poměru N_T .

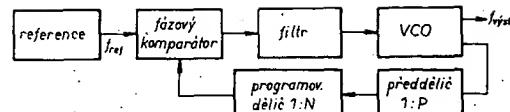
Na obr. 341 je další typ syntezátoru kmitočtů s jednou smyčkou PLL a směšovačem. Výstupní kmitočet syntezátoru je převáděn na nižší. Nejvyšší pracovní kmitočet syntezátoru je určen požadovanou šířkou pásmá. V praxi musíme dát pozor na to, aby se k šířce pásmá „nepřičetly“ zrcadlové kmitočty. Uvedené řešení má výhody:

1. Referenční kmitočet může být roven odstupu kanálů.
2. Celkový dělící poměr je menší, takže se zvětšuje oblast zachycení a zisk smyčky PLL.
3. Zpracovávané kmitočty jsou nižší, takže lze použít obvody CMOS.

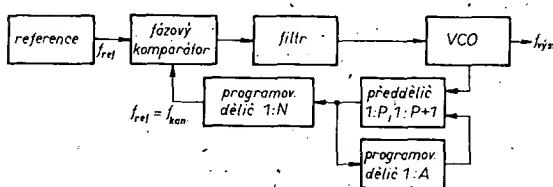
Jedinou nevýhodou daného zapojení je vznik nežádoucích kmitočtů, které je nutno odfiltrovat, což lze běžně udělat zesilovačem, zapojeným mezi směšovač a VCO v bodě A. Dále lze VCO a směšovač oddělit předdělícem 1:2, zapojeným za tento zesilovač. Posuvenem kmitočtu o jednu okávavu se zlepšuje odstup rušivých signálů, avšak je potřebné při volbě referenčního kmitočtu vzít do úvahy odstup kanálů. Vzhledem k použitým výrobkům se pak ovšem zvětšuje příkon:

Na obr. 342 je zapojení syntezátoru se dvěma smyčkami PLL a směšovačem, které je využíváno pro zmenšení odstupu kanálů, nebo pro generování kmitočtů ve velmi širokém pásmu.

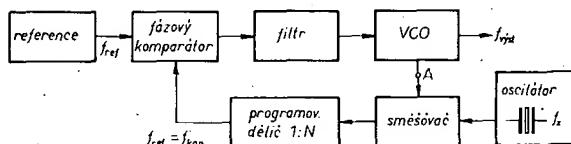
Velký krok, např. 1 MHz, je získán ve smyčce 1, v níž můžeme použít pevný předdělíc, anž bychom museli snižovat referenční kmitočet. Smyčka 2 je použita pro malý krok, např. 25, 12,5, 10 kHz. Dělící poměr obou smyček je malý, takže dostaneme větší rozsah zachycení a větší



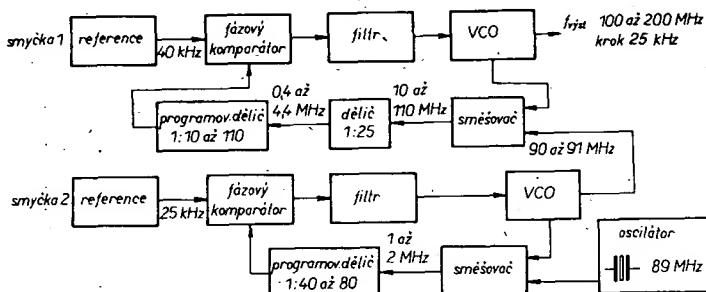
Obr. 339. Syntezátor s předděličem



Obr. 340. Syntezátor s programovatelným předděličem



Obr. 341. Syntezátor se směšovačem



Obr. 342. Syntezátor se dvěma smyčkami PLL

zisk v každé smyčce PLL. Nevýhodou tohoto zapojení je jednak generování nežádoucích kmitočtů a jednak nutnost použít druhý VCO pro směšovač, který musí mít lepší spektrální čistotu kmitočtů, než oscilátor krystalový.

Na obr. 342 je blokové zapojení syntezátoru pro pásmo 100 až 200 MHz s odstupem kanálů 25 kHz. Kmitočet z druhého VCO je použit pro převod výstupního kmitočtu do pásmá 10 až 110 MHz; je použit předdělíc ECL. Ostatní obvody jsou obvody CMOS a pro VCO jsou použity tranzistory s malým šumem. Druhý referenční kmitočet musí mít velkou spektrální čistotu.

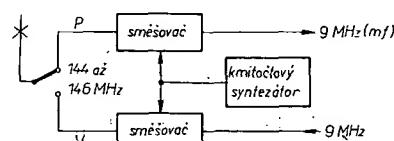
Žákladní vztahy pro smyčku PLL

Při návrhu syntezátoru PLL musíme nejprve určit řád smyčky PLL, který je dán stabilitou smyčky na vstupech fázového komparátoru. U syntezátoru se dvěma smyčkami PLL je tento řád již pevně stanoven, a to tak, že fázová chyba musí být nulová i při rychlých změnách na vstupech nebo při okamžitém rozdílu kmitočtu signálu vstupního a referenčního, které jsou přivedeny na vstup fázového komparátoru. Jednou navržený syntezátor (smyčka PLL, komparátor, VCO a programovatelný dělící), který je určen danou přenosovou funkcí, v případě potřeby dovoluje jen návrh filtru ve smyčce. Celý systém je tedy charakterizován dvěma veličinami: činitelem tlumení ξ a daným kmitočtem oscilací smyčky ω_n . Tyto dvě veličiny jsou závislé na parametrech obvodu nebo na jeho zisku. Veličina ξ de-

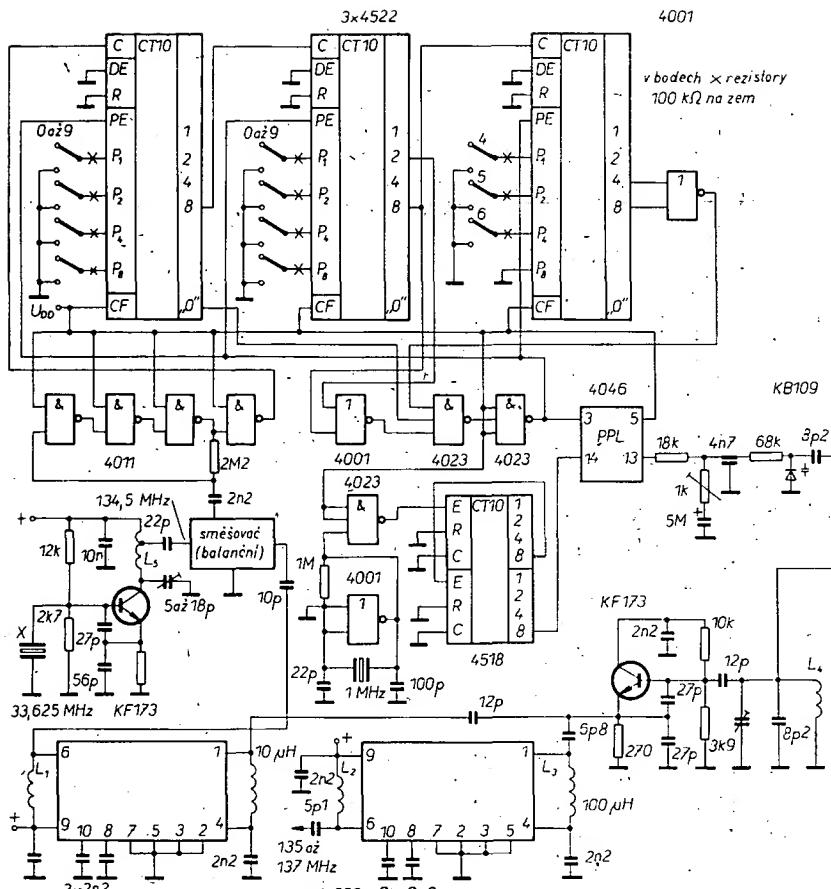
finuje překmity a ω_n časovou konstantu smyčky PLL. Celý systém můžeme navrhnout, když si zvolíme tyto dvě veličiny a ostatní vypočítáme. Šířka pásmá smyčky nebo kmitočet vypadnou ze synchronizace ω_{sob} je úměrný ω_n a ξ . Každá změna kmitočtu na výstupu vyvolá změnu kmitočtu na vstupu VCO, pokud smyčka je v synchronizaci. Hlavní funkcí smyčky PLL je přenos vlastností referenčního oscilátoru na vlastní oscilátor. Přenos je přímoúměrný zisku a šířce pásmá smyčky. Oscilátor VCO je možné kmitočtově modulovat kmitočty, které nejsou mimo oblast synchronizace.

Syntezátor kmitočtu pro pásmo 144 až 146 MHz

Na obr. 343 je blokové schéma amatérského transceiveru pro pásmo 144 až 146 MHz, který používá syntezátor kmitočtu s výstupním kmitočtem 135 až



Obr. 343. Blokové schéma amatérského transceiveru

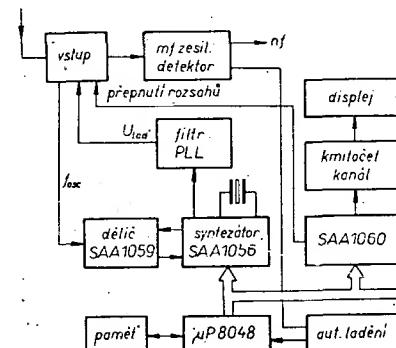


Obr. 344. Syntezátor pro amatérský transceiver

137 MHz, odstupem kanálů 10 kHz a má potlačení sousedních kanálů 80 dB. V syntezátoru jsou použity tři čítače 4522, fázový komparátor 4046, balanční směšovač, dělič 4518, pro VCO a krystalový oscilátor tranzistory 2N918 (KF125) a pro budíčce dva obvody MC1550G. Fázovým komparátem je zajištěno, že mimo daný rozsah nevzniknou žádné další kmitočty a rozsah zachycení je určen kmitočtovým rozsahem VCO, tj. rozsah zachycení je roven rozsahu synchronizace smyčky. Zapojení syntezátoru je na obr. 344. Syntezátor je programován koubovými přepínači, jejichž výstup je v kódu BCD. Např. chceme-li nastavit kmitočet 74,750 MHz, je první čítač přednastaven na 4, druhý na 7 a třetí na 5. Při tomto přednastavení generuje syntezátor kmitočet 135,750 MHz a dělič poměr čítače je $135750 - 134500 / 10 = 125$. Pro překrytí celého pásmá se dělič poměr mění od 50 do 250. I když čítače jsou přednastaveny pro čítání do 475, čítání musí být ukončeno při 350, což je zajištěno čítačem s 4522. Syntezátor má příkon asi 100 mW při $U_{DD} = 7$ V, 264 mW při $U_{DD} = 10$ V a 630 mW při $U_{DD} = 14$ V.

Syntezátory pro spotřební elektroniku

V současné době je k dispozici již několik typů syntezátorů pro rozhlasové a televizní přijímače, které pro předdělič používají obvody ECL nebo obvody na GaAs a pro syntezátory obvody CMOS, I^2L apod. Vzhledem ke složitosti syntezátorů se využívají obvodů s co nejmenším příkonem.



Obr. 345. Blokové schéma systému RTS

V ČSSR bude s největší pravděpodobností u rozhlasových přijímačů používán systém RTS (Radio Tuning System) a u televizních systémů VTS (Video Tuning System). Blokové zapojení systému RTS je na obr. 345. V RTS je pro kmitočtovou syntézu použit IO SAA1056 a pro předdělič SAA1059 nebo IO SAA1057 (předdělič, syntezátor a zdroj ladícího napětí). Syntezátor je řízen mikropočítačem řady 80... a pro indikaci jsou použity buď displeje LED řízené z obvodu SAA1060 nebo displej LCD řízený obvodem SAA1062. Jednotlivé přednastavené stanice jsou zapsány v nevolatilní paměti RAM nebo v paměti CMOS-RAM s pomocným zdrojem a zápisem nebo čtení paměti je řízeno mikropočítačem, např. 8048.

Kmitočty vysílačů jsou určeny dohodou a musí mít dlouhodobou stabilitu. Toho je pak využito u syntezátorů kmitočtu pro rozhlasové přijímače. Předpokládem pro použití syntezátoru je to, že místní oscilátor v přijímači musí být

laděny varikapy. Na vstup předděliče SAA1059 je přiveden f_{osc} , který je vydělen 32/33 a přiveden na vstup IO SAA1056. V programovatelném vstupním děličem je nastaven dělič poměr podle přijímaného vlnového rozsahu; dělič poměr se nastavuje mikropočítačem.

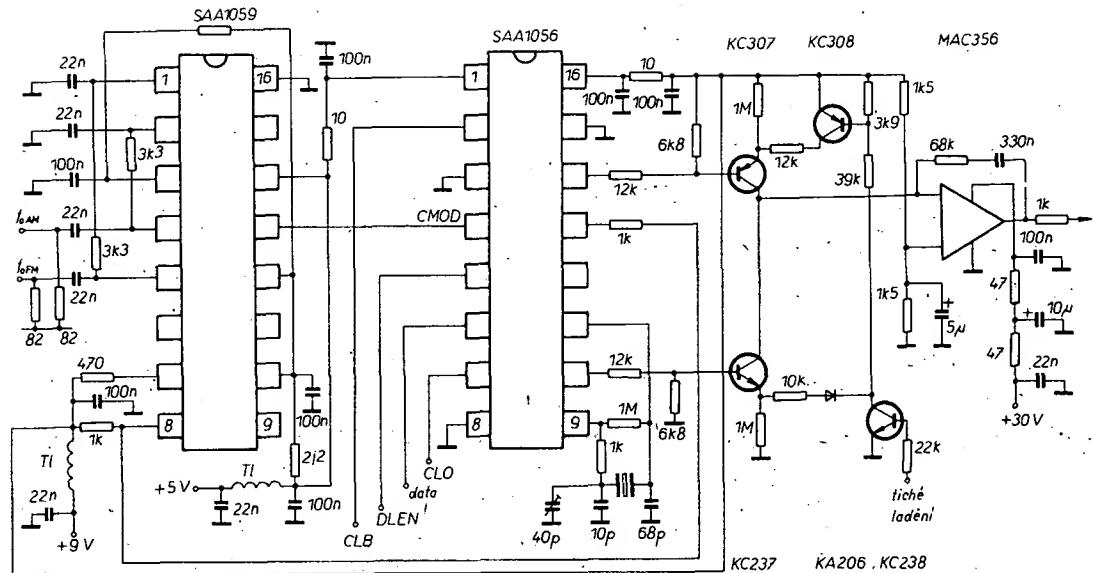
Vydělený vstupní kmitočet je ve fázovém komparátoru porovnán s kmitočtem referenčním, odvozeným z krystalového oscilátoru v syntezátoru. Kmitočet krystalového oscilátoru se dělí 1:2¹³ děličem řízeným dvěma bity slova. Při krystalu 4 MHz bude referenční kmitočet mít krok 25 kHz, 10 kHz, 5 kHz nebo 500 Hz. Při porovnání kmitočtu a fáze vznikají v detektoru řidící impulsy, které se vedou na výstup PU (doladit dolů) nebo FDN (doladit nahoru) a pak do filtru PLL. Po integraci ve filtru dostaneme na výstupu ladící napětí, které napájí varikapy v jednotce VKV. Při nalaďení vysílače se změní dosavadní dělič poměr programovatelného děliče v SAA1056, detektor zaznamená stálou odchylku a generuje ladící impulsy až do vyrovnání smyčky PLL. Skutečné zapojení systému RTS je na obr. 346. IO SAA1056 je řízen z μP přes vodiče DATA (vstup pro nastavení děličho poměru), DLEN (signál pro uvolnění dat) a CLB (takt pro přenos dat).

V televizních přijímačích používaný systém VTS je použit pro ladění, indikaci a je ovládán μP . Pro ladění je využito syntezátoru zapojeného ve smyčce PLL. Řízení mikropočítačem přes sběrnici sériových dat, dovoluje rozšířit systém z jednoduché verze na verzi s největším komfortem. Vlastnosti přijímače jsou pak určeny softwarem.

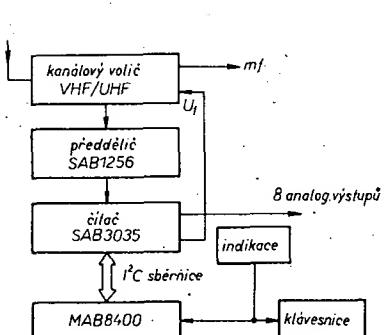
Jednotlivé povely mohou být přenášeny dálkovým ovládáním. Čas, číslo a kanál programu je možné zobrazit na obrazovce nebo zvětšením displeje LED nebo LCD. Pro paměť programu je použita buď paměť CMOS-RAM nebo nevolatilní paměť RAM-NMOS. Dosud jsou v systému VTS používány obvody SAB3024 a SAB1018, novější obvod CITAC (Computer interface for Tuning and Analogue Control) SAB3035 s předděličem SAB1256. Obvod SAB3035 je řízen přes sběrnici z mikroprocesoru řady MAB8400 signály SDA (sériová data), SCL (sériový takt). Kmitočet se nastavuje s krokem 50 kHz a výstupní ladící napětí je 0 až 30 V. Dále jsou v obvodu čtyři výkonové výstupy pro spínání pásem, osm převodníků ČA, čtyři 4bitové brány vstup/výstup pro všeobecné použití, obvod pro řízení rychlosti ladění podle zisku smyčky PLL. Oscilátor referenčního kmitočtu 4 MHz, obvod pro ladění s ADK nebo bez něho, stavový registr pro kontrolu systému a přijímač sběrnice I²C (dvouvodičová sběrnice). S předděličem je možné zpracovat kmitočty až do 1,6 GHz. Kombinací digitální a analogové části do jednoho obvodu SAB3035 se podařilo zmenšit počet periferických obvodů v přijímači. Přesnosti nalaďení 50 kHz lze dosáhnout bez ADK. Ze SAB3035 jsou odvozeny SAB3036 (bez analogových výstupů) a SAB3037 (pouze čtyři analogové výstupy). Blokové zapojení systému VTS s maximálním komfortem je na obr. 347.

Obvod pro kmitočtový závěs

V přijímačích se pro nastavení přesného kmitočtu oscilátoru používá automatické dolaďení kmitočtu napětím odvozeným z výstupu detektoru FM, obvodu PLL, kmitočtové syntézy a obvodu FLL (kmitočtový závěs). Obvod ADK pracuje jen při přítomnosti vstupního signálu. V obvodu PLL lze vlivem časových konstant může do-



Obr. 346. Syntezátor pro systém RTS

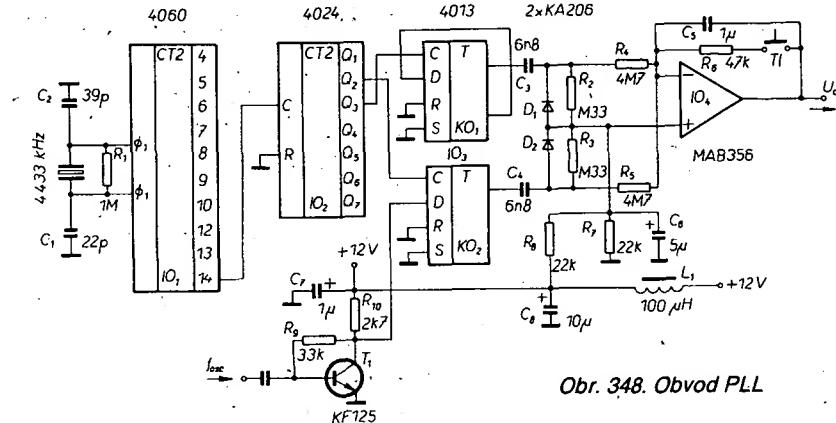


Obr. 347. Blokové schéma systému VTS

cházej k nestabilitám a nežádoucím zpětným vazbám, které mohou způsobit rožkmitání systému PLL. Při kmitočtové syntéze je možné nastavit jen kmitočty určené krokem syntezátoru. Všechny tyto nevýhody vedou konstruktéry k levnému řešení s kmitočtovým závěsem – FLL.

Hlavním dílem FLL je klopný obvod D pracující jako tzv. harmonický směšovač, který má dva vstupy: vstup D a vstup taktu. Na vstupu C obou IO je přiveden signál taktu o kmitočtu f a na D druhého IO signál f_{osc} . Na výstupu KO dostaneme rovněž pravoúhlý signál s kmitočtem f_q . Pro výstupní kmitočet platí rovnice $f_q = f_{osc} - kf$, kde $f_q \leq 0,5f$ a k je kladné celé číslo. Když např. $f_{osc} = 2005$ kHz a $f \leq 20$ kHz, pak za předpokladu, že $f_q = 0,5f$ a při $k = 100$ bude $f_q = 5$ kHz. Bude-li perioda $1/f_{osc}$ celým násobkem $1/f$, pak výstupní kmitočet KO bude nulový.

Na obr. 348 je zapojení obvodu FLL, u něhož je krok 70 Hz. IO₁ je oscilátor a dělič 2^4 . Pro krystalový oscilátor je použit běžný krystal 4,43 MHz používaný v barevných televizních přijímačích. Je však možné použít i jiné krystaly v rozsahu 1 až 6 MHz. Výstupní signál IO₂ má kmitočet 270 Hz, ten bude druhý dělič kmitočtu 1:4 (IO₂), takže na jeho výstupu bude kmitočet 70 Hz. Tento signál je přiváděn na vstup taktu KO₂ pracujícího jako harmonický směšovač. Protože kmitočet f je přibližně 70 Hz, je také kmitočtové pásmo odstupňováno po 70 Hz. Na výstupu Q₃ IO₂ je signál s kmitočtem 35 Hz, který se dělí KO₁ na kmitočet srovnávací f_r , rovný asi 17 Hz. Oba tvarovače jsou osazeny

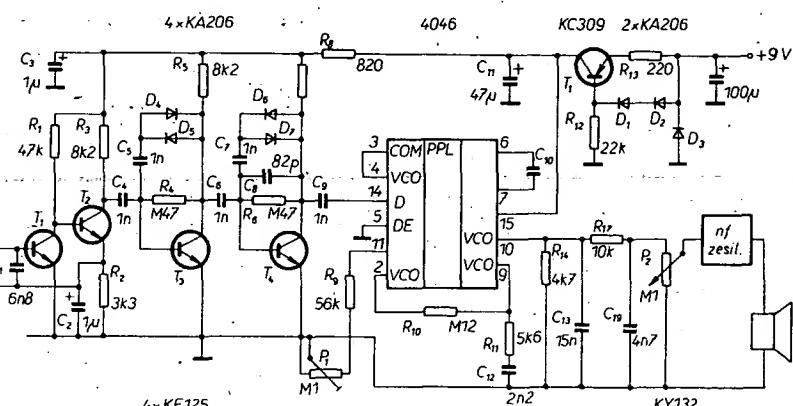


Obr. 348. Obvod PLL

diodou a rezistorem (D₁, R₁ nebo D₂, R₂). Přes děliče R₇, R₈ jsou „studené“ vývody tvarovačů připojeny na poloviční napájecí napětí, takže není třeba záporného napájecího napětí. Vstupní signály z tvarovače jsou sečteny na rezistorech R₄ a R₅. Operační zesilovač IO₄ je zapojen jako invertující integrátor, na jehož výstupu bude regulační napětí U_c. Tlačítkem T₁ můžeme přerušit integraci a tím i regulaci – to je nutné při změně vstupního kmitočtu. Maximální vstupní kmitočet $f_{osc} = 10$ MHz.

Přijímač pro tlumočnické zařízení

Na obr. 349 je zapojení přijímače pro tlumočnické zařízení, napájeného signálem ze smyčky zavěšené kolem sálu. Cívka L₁ má indukčnost 6 mH a tvoří rámovou anténu. L₁ spolu s C₁ je naladěn na kmitočet asi 24 kHz. Obvod je utlumen tranzistorem T₁, takže šířka pásmá bude 12 kHz. Velké signály jsou omezovány T₃ a T₄. Signál z antény musí být značně zesílen, neboť napětí na indukované do L₁ je řádu μ V a obvod PLL potřebuje na

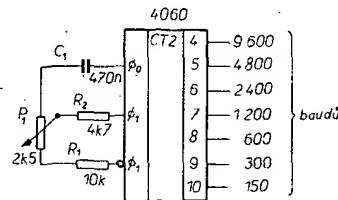


Obr. 349. Přijímač tlumočnického zařízení

vstupu mezivrcholové napětí 0,5 V. V důsledku širokopásmového zesílení vzniká i širokopásmový šum, který je částečně potlačován kondenzátorem C_8 . Jako demodulátor je použit obvod PLL 4046. Případné rozladění VCO lze upravit trimrem P_1 . Pro stabilizaci napájecího napětí obvodu 4046 a předzesílovače je využita Zenerova dioda ve 4046. Výstupní výkon použitého nf zesílovače je 0,5 W. K napájení jsou použity akumulátory NiCd.

Jednoduchý generátor impulsů s přepínaným kmitočtem

Na obr. 350 je zapojení jednoduchého generátoru „Baudů“ (Baud je jednotka používaná v dálnopisné technice), který je používán pro sériový fez v terminálech, tiskárnách, interface pro kazetové mag-



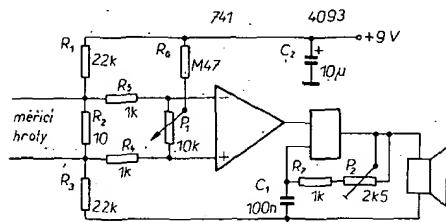
Obr. 350. Generátor „baudů“

netofony apod. Generátor používá obvod 4060, jehož kmitočet oscilací je nastaven obvodem P_1 , R_1 , R_2 , C_1 . Výstup oscilátoru je vnitřně propojen s vnitřním děličem kmitočtu 1:2¹⁴. Při připojení vstupu R (nulování) na zem se po zapnutí napájecího napětí na výstupech objeví vydělený kmitočet oscilátoru. Na výstupu Q_4 = 9600 B, na Q_5 = 4800 B, na Q_6 = 2400 B, na Q_7 = 1200 B, na Q_8 = 600 B, na Q_9 = 300 B a na Q_{10} = 150 B. Pro tento sled musí být na vývodu 9 IO 4060 kmitočet 38,4 kHz. Potřebujeme-li 16x vyšší sled Baudů, např. pro asynchronní provoz u IO 6850, 8251, Z-80-SI, pak je nutné C_1 zmenšit na 27 nF a kmitočet oscilátoru zvýšit na 614,4 kHz.

Aplikace CMOS v měřicí technice

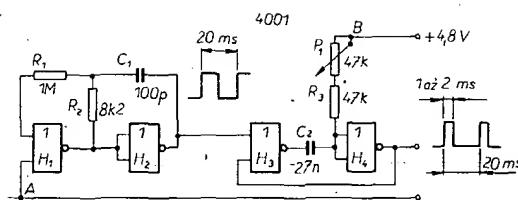
Zkoušeč spojů

Na obr. 351 je zapojení zkoušeče spojů, u něhož je využito velkého zesílení operačního zesílovače IO₁, takže zkušební napětí může být 200 mV a proud 0,2 mA. OZ 741 je zapojen jako rozdílový zesílovač. Proud tekoucí „proměnným“ odporom (R_2 a odpor mezi měřicími hroty) v děliči napětí R_1 , R_2 , R_3 způsobí změnu napětí na vstupu OZ. Rozdíl napětí mezi



Obr. 351. Zkoušeč spojů

Obr. 352. Testovací generátor



invertujícím a neinvertujícím vstupem je zesílen OZ. Je-li na invertujícím vstupu větší napětí než na vstupu neinvertujícím, pak na výstupu OZ bude úroveň „0“. Při zkratu R_2 lze potenciometrem P_1 nastavit na neinvertujícím vstupu kladnější napětí, než jaké je na vstupu invertujícím. Na výstupu OZ tak dostaneme kladné napětí, které spustí oscilátor s 4093. Na výstupu připojený piezokeramický reproduktor se rozezvoucí při zkratu na výstupu OZ.

Tester pro modeláře

Při zkoušení servosystémů v modelech lze použít s výhodou tester na obr. 352. Hradla H_1 , H_2 jsou zapojena jako astabilní multivibrátor (AMV), kmitající na kmitočtu 50 Hz; šířka výstupního impulsu je 10 ms a perioda 20 ms. Hradla H_3 , H_4 zapojená jako monostabilní multivibrátor zkušku impulsu z AMV na 1 až 2 ms (šířku lze měnit potenciometrem P_1). Výstupní impuls je kladný. V servech, kde potřebujeme záporný impuls, použijeme místo obvodu 4001 obvod 4011. Při tom je nutné, aby vývod 6 hradla H_1 byl spojen s kladným napájecím napětím a bod označený B se záporným polem zdroje. Šířku výstupního impulsu můžeme měnit i změnou C_2 . Poměr mezi P_1 a P_3 určuje rozsah změny šířky výstupního impulsu.

Měřič cívek a kondenzátorů

Na obr. 353 je zapojení jednoduchého měřiče LC. Indukčnost může být měřena, je-li přepínač P_1 v poloze a, protože neznámou cívkou teče periodicky přerušovaný proud; měřidlo indikuje indukované napětí. Přes přepínač P_1 (určuje měřicí rozsah) je do báze T_1 přivedeno napětí jednoho ze šesti oscilátorů (H_1 až H_6). Proud báze T_1 se periodicky mění, takže

maximální kolektorový proud zůstane konstantní. Pro indukované napětí platí: $U = -L \Delta I / \Delta t$, kde L je indukčnost cívky, ΔI je změna proudu a Δt je časový interval, v němž se proud mění. Činitel $\Delta I / \Delta t$ je konstantní, mění se pouze indukované napětí, když se mění indukčnost cívky. Pro střední hodnotu indukovaného napětí platí: $U_m = L \bar{I} / \Delta t$, kde \bar{I}_c je střední kolektorový proud a Δt kmitočet řídícího napětí. Střední hodnota indukovaného napětí je tedy mimo indukčnosti. Z lineární závislosti mezi U_m a L vyplývá, že i stupnice měřidla bude lineární.

Přepneme-li přepínač P_2 do polohy b, můžeme měřit kapacitu. Střední nabijecí proud kondenzátoru bude: $I_m = C_x U_c / \Delta t$, kde U_c je napětí, na které se nabije kondenzátor. Z rovnice vyplývá, že i stupnice pro měření kapacity bude lineární. Měřicí rozsahy jsou v tabulce.

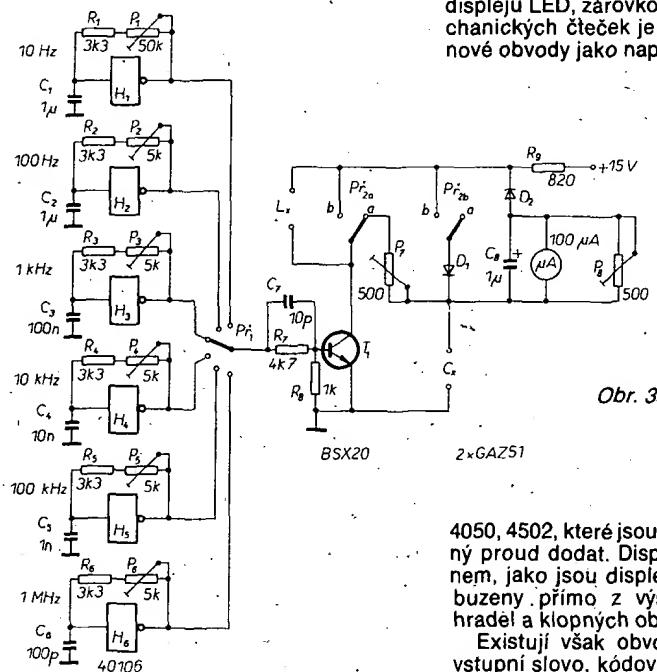
f [Hz]	1M	100k	10k	1k	100	10
L [H]	10μ	100μ	$1m$	$10m$	$100m$	1
C [F]	$100p$	$1n$	$10n$	$100n$	1μ	10μ

Při nastavování přístroje nejdříve nastavíme odporovým trimrem P_1 až P_6 kmitočet oscilátoru na požadovanou velikost. Pak připojíme známý kondenzátor na svorky C_x a trimrem P_7 nastavíme na měřidle odpovídající výchylku ručky. Odporovým trimrem P_8 nastavujeme výchylku ručky při cívce připojené na svorky L_x . Napájecí napětí je 15 V. Při 9 V je přesnost měření menší.

Systémy s displeji

Dekodéry a budiče displejů

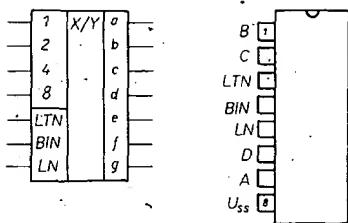
Pro buzení displeje lze použít mnoho obvodů. Vzhledem k velkému příkonu displejů LED, žárovkových displejů a mechanických čteček je nutné použít výkonové obvody jako např. 4009, 4010, 4049,



Obr. 353. Měřič L a C

4050, 4502, které jsou schopny požadovaný proud dodat. Displeje s malým příkonem, jako jsou displeje LCD, mohou být buzeny přímo z výstupů standardních hradel a klopních obvodů CMOS.

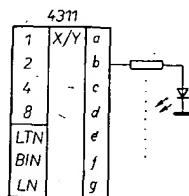
Existují však obvody, které převádějí vstupní slovo, kódované v kódu BCD, na



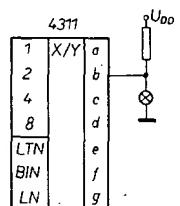
Obr. 354. Zapojení obvodu MHB4311

výstupní slovo vhodné pro buzení sedmisegmentových displejů. Mezi ně patří i obvody 4311 a 4511.

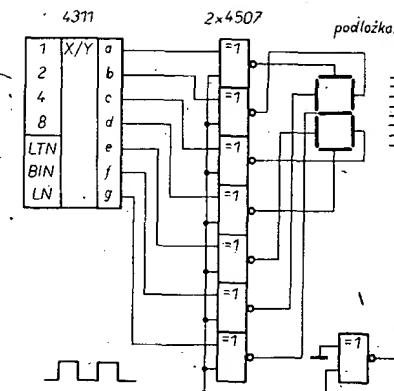
Obvod 4311 je hexadecimální dekodér s předřazeným střadačem, na jehož výstupu jsou budíče pro buzení segmentů LED, jehož zapojení je na obr. 354. V. 4311 je střadač s adresovatelnými vstupy A_0 až A_3



Obr. 355. MHB4311 budí displej se spo-
lečnou katodou



Obr. 356. MHB4311 budí žárovkový
displej



Obr. 357. Buzení displeje LCD

v kódě BCD a zápis do něj je proveden přes vstup LN. Sedmisegmentový dekodér je řízen přes vstup BIN a budič segmentů před vstup LTN. V budič segmentů jsou použity spínací tranzistory n-p-n, které mohou spínat proudy až 20 mA. Výstupní budiče jsou řízeny přes vstupy adres, je-li na vstupu LN úroveň „0“. Při úrovni „1“ se zapisují data do střadače, při čemž se nemění stav výstupu S. Vstupy BIN a LTN slouží k testování displeje. Je-li BIN „0“, nesmí displej svítit, je-li na LTN „0“, zobrazí se na displeji číslo 8. Obvod je schopen budit displej se společnou katodou podle obr. 355, nebo displej se žárovkami podle obr. 356. Ostatní displeje (LED se společnou anodou, digitrony apod.) je nutno budit přes tranzistory. Obvod 4511 má shodnou funkci se 4311, jeho dekodér však dekóduje jen stavy 0 až 9.

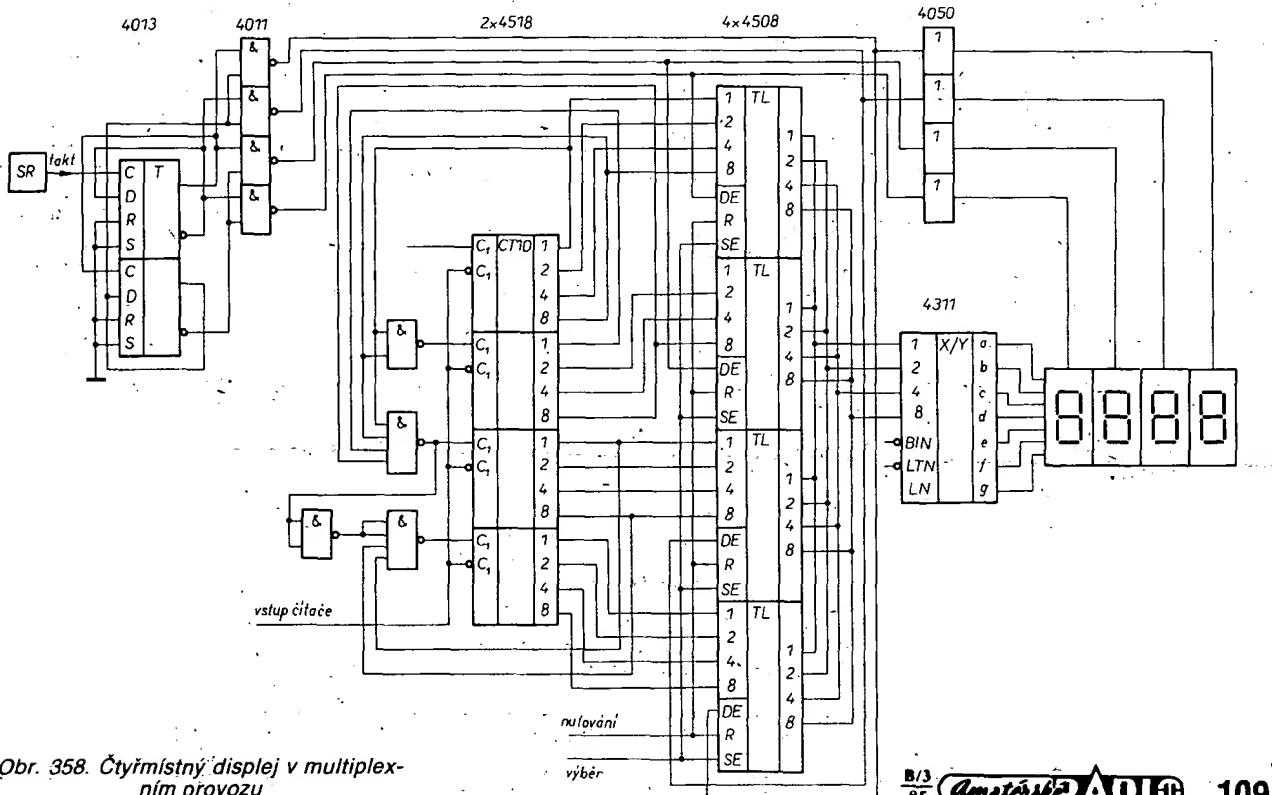
Displeje LCD lze na 4311 připojit podle obr. 357, nebo je nutné použít speciální obvod 4543, který již má v sobě generátor střídavého signálu, potřebný pro displeje LCD. Vstupní střadač není u 4543 uvolňován přes LN, nýbrž přes LD (LD = LN). Vstupem BN se řídí rozsvícení displeje. Vstupem PH u 4543 je možné obrátit celou

vstupní/výstupní pravdivostní tabulkou (je-li PH „1“). Při buzení displeje LCD je nutné na PH, stejně jako na společnou elektrodu displeje LCD, přivést pravoúhlé napětí. Signál aktivující každý segment musí být o 180° pootočen oproti signálu na společné elektrodě. Pokud není segment aktivován, jsou oba signály ve fázi a je mezi nimi nulové napětí. Protože výstupní proud v 4543 má maximální výstupní proud 10 mA, je možné na jeho výstupy připojit i jeden sedmisegmentový displej LED. Při PH = „0“ je možné budit displej se společnou katodou a při PH = „1“ se společnou anodou.

Multiplexovaný displej

V systémech s multiplexovaným displejem jsou jednotlivé segmenty čísel připojeny na jeden společný dekodér/budič. Má-li displej n čísel, pak je každé číslo aktivováno pouze během doby T/n a zůstává neaktivní během doby $\frac{n-1}{n}T$, kde

T je určeno dobou potřebnou pro rozsvícení všech čísel n (T je perioda cyklu displeje). Data jsou tedy zobrazena daným dílčím displejem jen v době, kdy je ten aktivován. Perioda T cyklu displeje musí být volena tak, aby oko snímalo svícení jako plynulé a ne jako poblikávání. Proto jsou používána různá zapojení multiplexovaných displejů, která jsou ekonomičejší oproti řešení s jednotlivými displeji, která používají samostatné dekodéry a budiče. Jsou vyráběny i multiplexované displeje LED a displeje s digitrony, které jsou velmi často využívány. Na obr. 358 je zapojení čtyřmístného displeje s digitrony v multiplexním provozu. Obsah čítačů 4518 je převeden do střadačů 4508 při každém impulsu na vstupu „výběr“ SE. Výstupy střadačů Q_0 až Q_3 jsou připojeny na sběrnici dat, z které je řízen dekodér/budič displeje. Lze použít i společnou sběrnici dat, protože 4508 má třístavový výstup; při DE = „1“ (blokování) jsou výstupy 4508 izolovány od 4311



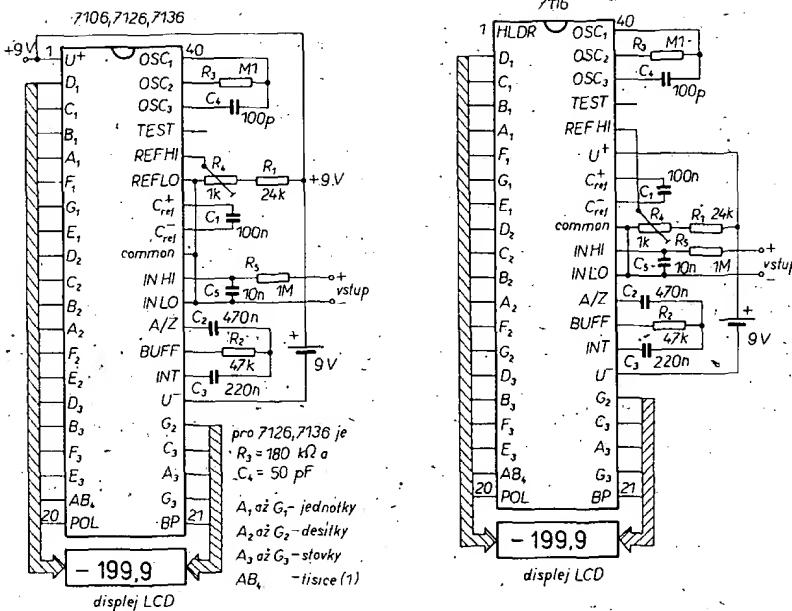
Obr. 358. Čtyřmístný displej v multiplex-
ním provozu

přes odpojený přenosový člen a výstupní impedance 4508 je velmi velká, takže nezatěžují sběrnici dat.

Zapojení na obr. 358 pracuje takto: Dílčí displej se rozsvítí po uvolnění výstupu jednoho ze střadačů 4508. Během této doby jsou ostatní 4508 zablokovány. Při každém uvolnění výstupů 4508 jsou výstupní data vzkrokována a přes sběrnici připojena na dekodér/budík. Při následujícím cyklu se uvolní další výstupy druhého 4508 a současně se zablokuje výstup ostatních 4508. Po proběhnutí celého cyklu se operace opakuje. Rychlosť vzkrokování je dána kmitočtem vnějšího oscilátoru (SR).

Obvody pro DVM

Mezi „kompletní“ obvody pro měřicí techniku lze zařadit 3, 4 a 4,5místné převodníky A/D pro číslicové voltmetry (DVM) s výstupy na displej. Dále jsou popisovány obvody fy Intersil, které jsou nejznámější a o jejich výrobě se uvádějí v zemích RVHP (ČSSR, NDR, BLR, SSSR).



Převodníky A/D pro číslicové voltmetry

Mezi tyto převodníky patří obvody ICL7106, ICL7107, ICL7116, ICL7117, ICL7126 a ICL7136 pro tří a půlmístné voltmetry a ICL7135 pro čtyři a půlmístný DVM. Obvody ICL7106 má vyrábět ČSSR a SSSR, ICL7107 ČSSR, ICL7117, ICL7126 NDR. Obvody jsou sestaveny ze dvou částí: analogové a číslicové.

Analogová část ICL7106 a ICL7107

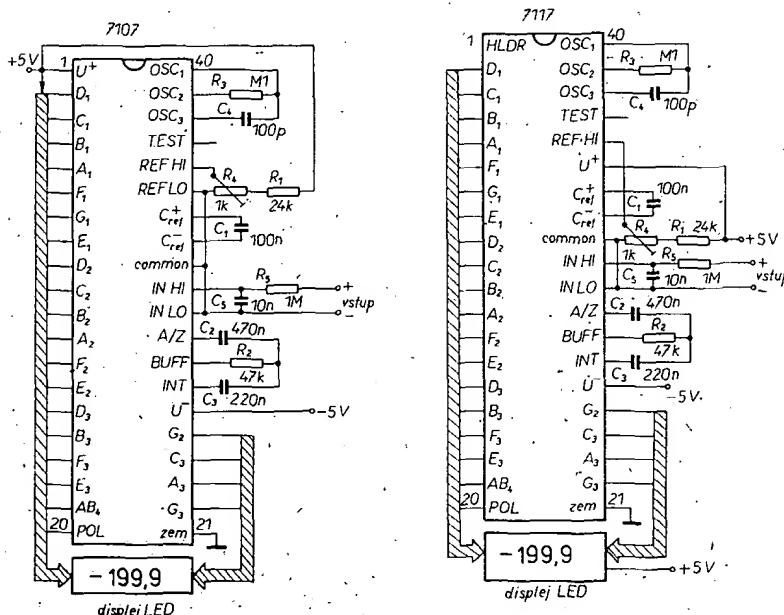
Každý měřicí cyklus probíhá ve třech etapách:

1. Automatické nastavení nuly,
2. integrace,
3. ukončení integrace.

1. *Automatické nastavení nuly*: Během automatického nulování probíhají tři pochody: Nejdříve se od vstupních svorek odpojí vstupy H a L, které se spojí s vnitřní analogovou zemí. Ve druhé fázi se referenční kondenzátor nabije na referenční napětí a ve třetí fázi se zpětnovazební smyčka zapojí do obvodu nabíjení kondenzátoru automatického nulování, kterým je kompenzováno ofsetové napětí oddělovacího zesilovače, integrátoru a komparátoru. Pokud je komparátor zapojen do smyčky, je přesnost nastavení nuly (AN) omezena pouze šumy systému. U daných IO je ofsetové napětí menší než $10 \mu V$.

2. *Integrovaní signálu*: Během integrace signálu je rozpojena smyčka AN, je zrušen vnitřní zkrat a vývody H a L jsou připojeny na vstup signálu. Během dané doby převodník A/D integruje rozdílové napětí mezi vstupy IN HI a IN LO. Toto napětí může být v mezích 1 V až napájecí napětí obou polárit, je-li vstupní signál méně než napájecí napětí převodníku, pak vstup IN LO můžeme spojit s analogovou zemí. Na konci integrace je určena polarita integrovaného signálu.

3. *Ukončení integrace*: Závěrem se integrace ukončí nebo dojde k referenční integraci. Vstup L je vnitřně spojen s analogovou zemí a vstup H je připojen na referenční kondenzátor, který byl před tím nabit. Obvodem na čípu je zajištěno, že kondenzátor je připojen ve správné polá-



Obr. 359. Zapojení obvodů pro DVM.

ritě i při zmenšení napětí integrátoru k nule. Čas potřebný ke zmenšení napětí integrátoru na nulu je úměrný vstupnímu signálu a pro správnou činnost to musí být $1000U_{\text{vst}}/U_{\text{ref}}$.

Diferenční vstup: Na vstup analogové části mohou být přiváděna rozdílová napětí, která odpovídají maximálnímu rozdílovému napětí vstupního zesilovače; tedy napětí, která jsou o $0,5 \text{ V}$ menší než kladné napětí napájecí, a napětí o 1 V kladnější než je záporné napájecí napětí. Potlačení součtového signálu je 86 dB . Ačkoliv je integrátor schopen zpracovat signály v rozsahu vstupních napětí, musíme zajistit, aby se jeho výstup nedostal do saturace. V nejhorších případech smí být kladné součtové napětí stejně jako záporné rozdílové vstupní napětí. V kritických případech lze rozkmit signálu integrátoru zmenšit o méně než o doporučené 2 V celého rozsahu, anž by tím podstatně utrpěla přesnost měření. Na výstupu integrátoru může mít signál maximální rozkmit až $0,3 \text{ V}$ (od kladné k záporné velikosti), anž by se zhoršila linearity.

Diferenční vstupní napětí: Někdy může být referenční napětí odvozeno z napájecí

ho napětí převodníku. Parazitní napětí, které vzniká v parazitních kondenzátoch, je zdrojem hlavní chyby součtového signálu. Je-li na parazitní kondenzátor přiveden velké součtové napětí, pak se referenční kondenzátor dobije při deintegraci kladného signálu nebo se vybije při deintegraci záporného signálu. Rozdíl deintegrávaných signálů kladná a záporná velikost je referenční pro kladný a záporný vstupní signál a udává případnou chybu. Volbou referenčního kondenzátoru s velkou kapacitou vzhledem ke kapacitě rozptylového kondenzátoru lze zmenšit tuto chybu na méně než $1/2 \text{ LSB}$.

Analogová zem: Společný vývod (Common) je používán k nastavení součtového napětí při napájení obvodu ICL7106 z baterie, nebo v obvodech, kde vstupní napětí „plave“ vzhledem k napájecímu napětí. Na společném vývodu je napětí o $2,8 \text{ V}$ menší než je kladné napájecí napětí a má být asi 6 V , s ohledem na napětí na konci doby života baterie. Analogová zem má stejné vlastnosti jako napětí referenční. Při stabilizaci napájecího napětí Zenerovou diodou (min. 7 V) má napětí na společném vývodu teplotní činitel menší než

0,09 %/°C (oproti běžnému teplotnímu součiniteli 0,001 %), a malou výstupní impedanci (15 Ω). U ICL7107, může být vnitřní ohřev způsobený budiči displeje LED příčinou horšich parametrů zdroje referenčního napětí, může se zvětšovat z 25 μV na 80 μV (mezivrcholová velikost). S počtem rozsvícených segmentů se mění linearita, protože ztrátový výkon je největší při rozsvícení čísla 1888 (23 segmentů) a nejmenší při 1111 (8 segmentů). U obvodu s kladným teplotním činitelem zdroje referenčního napětí se může zdroj přetížit. Proto je lepší použít vnější zdroj referenčního napětí. Analogová zem je během automatického nulování a deintegrace na nejnižším potenciálu. Pokud potenciál vstupu INLO je rozdílný od potenciálu analogové země, je při průtěnosti diferenčního napětí velmi dobře potlačen součtový signál převodníku. V některých případech je společný vstup připojen na pevné napětí. Pak musíme zabránit vzniku součtového napětí převodníku.

Testování: Vývod Test má dvě funkce. V ICL7106 se digitální část napájí přes rezistor 500 Ω, stejně napětí může být použito k vybuzení vnějšího budiče segmentů a desetinné čísky v displeji LCD. Je-li na vývodu Test úroveň „1“, jsou sepnuty všechny segmenty a na displeji se objeví –1888. Na vývodu Test je k dispozici proud asi 10 mA. Během testování je na vývodu Test stejnosměrné napětí, které může během několika minut displej LCD zničit.

Digitální část

V ICL7106 je digitální zem získána pomocí Zenerovy diody (6 V) a emitorového sledováče FET s kanálem p. V tomto zdroji je akumulován poměrně velký kapacitní proud, kterým je spínáno napětí pro společnou elektrodu displeje LCD (BP). Kmitočet na BP je odvozen z taktu dělením 800. Pro tří měření za sekundu je kmitočet 60 Hz, impulzy mají pravoúhlý průběh a amplitudu 5 V. Signálem tohoto kmitočtu s toutéž amplitudou jsou buzeny segmenty, které nesvítí, je-li signál ve fázi se signálem na BP, a svítí, je-li v protifázi. V každém případě je na segmentech nezádoucí stejnosměrné napětí:

Obvod ICL7107 má digitální část shodnou s ICL7106 až na to, že je vypuštěn vývod pro buzení podložky BP a proud pro segmenty je zvětšen z 2 mA na 8 mA (pro buzení displeje se společnou anodou). U obou obvodů je indikace polarity sepnutá při záporném analogovém vstupním napětí. Při prohození vstupu IN LO a IN HO může být prohozena i indikace.

Casování systému

Pro časování ICL7106, ICL7107 může být použit vnější krystalový oscilátor, připojený na vývod 40, krystal zapojený mezi vývody 39 a 40 a oscilátor RC zapojený mezi vývody 38, 39, 40. Kmitočet signálu oscilátoru se dělí čtyřím a přivádí jako takt k dekadickým děličkám. Dále je dělen a vytvarován do třífázového cyklu pro převodník, jednak jako integrační signál (čítání 0 až 1000), jednak jako referenční signál pro deintegraci (čítání 0 až 2000) a jednak pro automatické nulování (čítání 1000 až 3000), pro signály menší než je celý rozsah čítání se při automatickém nulování využívá nepoužitá části referenční. Tak je celý měřicí cyklus nezávislý na vstupním napětí. Pro tří čtení za sekundu bude kmitočet oscilátoru 48 kHz. Pro maximální potlačení signálů o kmitočtu 50 Hz musí být kmitočet integračního

cyklu násobkem 50 Hz. Proto je vhodné vybrat kmitočet oscilátoru buď 200 nebo 100, 66 a 2/3, 50 nebo 40 kHz, při kmitočtu 40 kHz je realizováno 2,5 čtení za sekundu.

Volba obvodových součástek

Integrační odpory: Oba budiči zesilovače a integrátor mají koncové stupně ve třídě A s kladovým proudem 100 μA a jsou napájeny budičem proudem 20 μA s velkou lineáritou. Vzhledem k požadované lineáritě je nutné integrační odpory volit co největší, ale ne zas tak velký, aby se uplatnily vlastnosti desky s plošnými spoji. Optimální odpory je 470 kΩ pro rozsah 2 V a 47 kΩ pro rozsah 200 mV.

Integrační kondenzátor: Integrační kondenzátor je nutné vybrat s ohledem na maximální rozkmit vstupního napětí, při kterém ještě nebude saturován integrátor (toto napětí je asi o 0,3 V menší než jsou obě napájecí napětí). U ICL7106, ICL7107 (je-li analogová zem použita jako referenční zdroj) je rozkmit na výstupu integrátoru ± 2 V. Při napájecím napětí ± 5 V a analogové zemi spojené se zemí zdroje bude jmenovitý rozkmit $\pm 3,5$ V až ± 4 V. Pro tří čtení za sekundu (takt 48 kHz) je jmenovitá kapacita $C_{int} = 0,22 \mu F$, ale postačí 0,1 μF. Má-li oscilátor jiný kmitočet, je kapacita kondenzátoru nepřímo úměrná rozkmitu signálu na výstupu. Kondenzátor by měl mít co nejmenší dielektrické ztráty (např. polypropylénový).

Kondenzátor automatického nulování: Kapacita tohoto kondenzátoru má vliv na šum obvodu. Pro rozsah 200 mV je doporučena kapacita 0,47 μF a pro rozsah 2 V je 47 nF.

Součástky pro oscilátor: Pro celý rozsah kmitočtů je doporučen rezistor s odporem 100 kΩ. Kondenzátor lze spočítat ze vztahu $C = 45/Rf$. Pro kmitočet 48 kHz bude $C = 100 \text{ pF}$.

Referenční napětí: Analogové vstupní napětí pro celý rozsah výstupních napětí (2000 čítání) je $U_{vst} = 2U_{ref}$, a tedy pro vstupní napětí 0 až 200 mV bude $U_{ref} = 100 \text{ mV}$, pro rozsah vstupních napětí 0 až 2 V je $U_{ref} = 1 \text{ V}$. V aplikacích, u nichž je převodník A/D připojen na snímač, je zapotřebí určit referenční napětí pro maximální napětí snímače. Tak např. dává-li snímač maximální výstupní napětí 628 mV, pak $U_{ref} = 314 \text{ mV}$. V daném případě je odpor integračního rezistoru 120 kΩ a kapacita integračního kondenzátoru 220 nF. Při napájecím napětí $+5$ V může být vstupní napětí ICL7107 rovno ± 4 V. Velkou výhodou je v tom, že nula na displeji nemusí odpovídat vstupnímu nulovému napětí. Vstupní napětí lze pak zjistit, zapojit-li se mezi INHI a analogovou zem (common) a kompenzační offsetové napětí mezi „common“ a INLO.

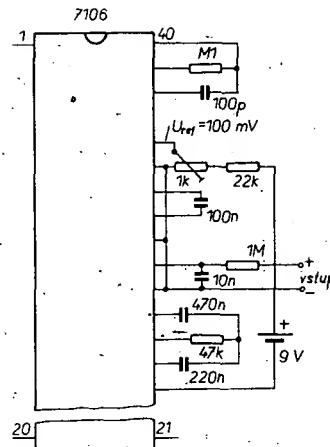
Napájení: Obvod je navržen pro napájecí napětí ± 5 V. Pokud není k dispozici záporné napětí, můžeme ho získat připojením obvodu s 4049, dvěma diodami a dvěma kondenzátory na výstup taktu – vývod 38.

Aplikace obvodů ICL7106 a ICL7107

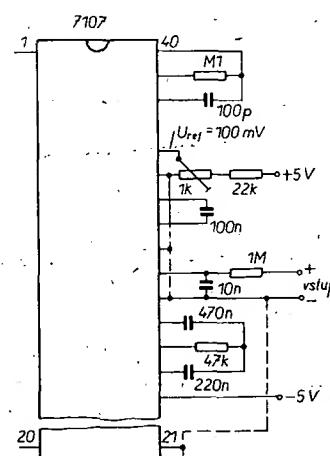
Na obr. 359 jsou základní zapojení obvodů ICL7106, ICL7107, ICL7116, ICL7117, ICL7126 a ICL7136.

V zapojení na obr. 360 pro ICL7106 je využito vnitřního zdroje referenčního napětí. Uvedené součástky platí pro vstupní napětí do 200 mV a 3 čtení/s a pro neuzemněné napájecí napětí 9 V.

Podobné zapojení pro ICL7107 je na obr. 361. Součástky platí pro vstupní napětí do 200 mV a 3 čtení/s. Vstup INLO



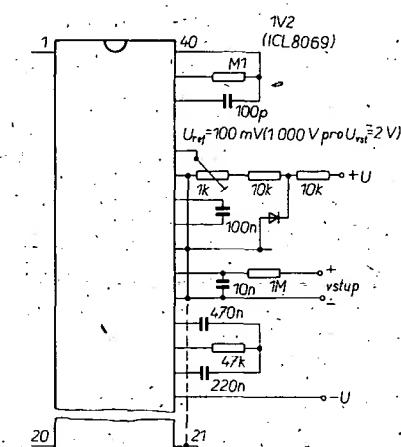
Obr. 360. ICL7106 s vnitřním zdrojem referenčního napětí



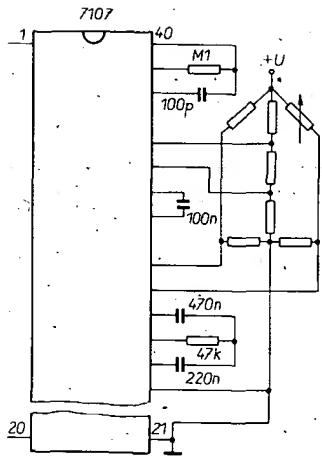
Obr. 361. ICL7107 s vnitřním zdrojem referenčního napětí

může být spojen buď s analogovou zemí (common) při neuzemněném vstupním napětí, nebo se zemí při uzemněném jednom pólu vstupního napětí.

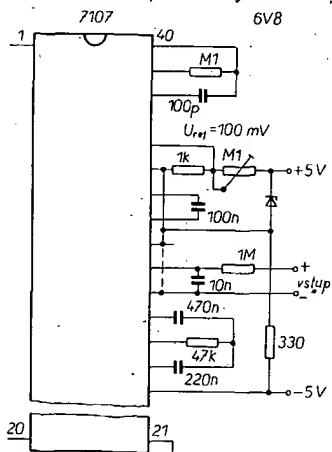
Na obr. 362 je zapojení ICL7107 s vnějším zdrojem referenčního napětí. Je-li vstup INLO spojen s vývodem common, je potřebné korigovat součtové napětí. Pokud vstup common není spojen se zemí,



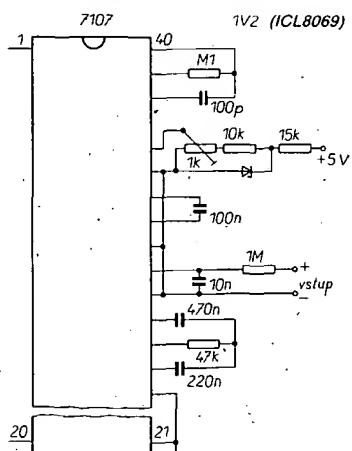
Obr. 362. ICL7107 s vnějším zdrojem referenčního napětí



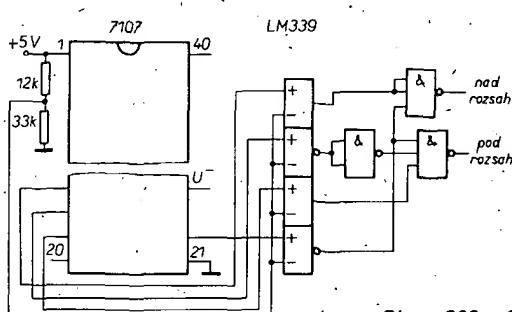
Obr. 363. Měření poměrových veličin



Obr. 364. Zapojení se Zenerovou diodou jako zdrojem U_{ref}



Obr. 365. Zapojení ICL7107 ze zdroje +5 V



Obr. 368. Obyvod pro získání signálu „nad rozsah“ a „pod rozsah“ u ICL7107

může vstupní napětí „plavat“ vůči napájecímu napětí, a vstup common funguje jako předstabilizátor pro referenci. Uzemníme-li „common“, je možné uzemnit jeden ze vstupů. Na obr. 362 jsou uvedeny součástky pro rozsah vstupních napětí do 2 V.

Na obr. 363 je na vstup připojen můstek k měření poměrových veličin. Odpor rezistoru určuje požadovanou citlivost.

Na obr. 364 je zapojení s vnějším zdrojem referenčního napětí se Zenerovou diodou. Je-li Zenerovo napětí diody $-6,8$ V a dioda má malý teplotní součinitel, může být na ní připojeno napájecí napětí 10 V. I v tomto případě můžeme INLO spojit se vstupem common nebo zemí.

Na obr. 365 je ICL7107 napájen ze zdroje +5 V, kdy je nutné použít vnější

zdroj referenčního napětí, protože napětí mezi U^+ a U^- není dostatečné pro funkci vnitřního zdroje referenčního napětí.

Na obr. 366 je obvod ICL7106 použit pro digitální teploměr. Křemíkový tranzistor, zapojený jako dioda, má teplotní součinitel $2 \text{ mV}/^\circ\text{C}$. Teploměr lze kalibrovat počínaje tranzistoru do ledové tríště, prvním potenciometrem se nastaví na displeji 000.0. Poté umístíme tranzistor do vařící vody a druhým potenciometrem nastavíme na displeji 100.0.

Na obr. 367 je zapojení ICL7106 pro získání signálu „nad rozsah“ a „pod rozsah“ a na obr. 368 je totéž zapojení pro ICL7107. Komparátor LM339 je použit jako převodník logických úrovní pro displej.

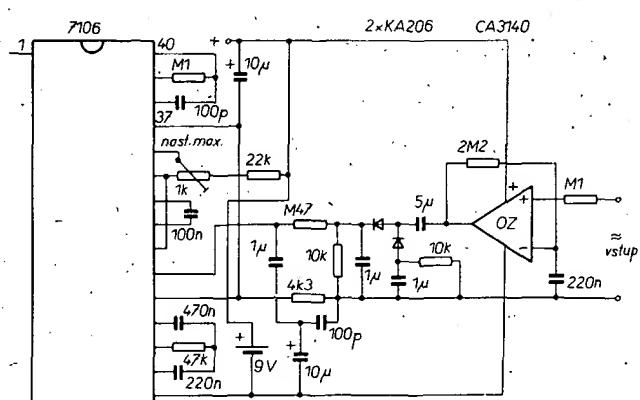
Na obr. 369 je zapojení převodníku střídavého napětí na stejnosměrné. Signál na vývodu test (37) je použit jako součtová referenční úroveň pro zajištění kompatibilitu s operačním zesilovačem. Pro buzení displejů s velkým odběrem (až 40 mA) je nutné mezi výstup pro displej a displej zapojit IO 7407 podle obr. 370 (pro každý segment jeden invertor).

Obvody ICL7116 a ICL7117

Obvody ICL7116 a ICL7117 se liší od obvodů ICL7106, ICL7107 tím, že místo vývodu U^+ je na tomto vývodu HLDR (řízení snímání), vývod U^- je místo REF-LO, který je vypuštěn a jeho funkcí zastává vývod common (analogová zem). Signál na vstupu HLDR je možné měřenou veličinu uchovat na displeji. Referenční vstup je nepřímo spojen s „common“. Při „1“ HLDR nepřeberá střadač další informace. Obvod realizuje plynulý převod A/D a výsledek není zaznamenán ve střadači, je-li „0“ na HLDR. Vstup HLDR může zůstat nezapojen a nebo může být spojen s výstupem test u ICL7116 nebo se zemí u ICL7117, když chceme, aby výsledek byl trvale indikován displejem. Vstup HLDR je kompatibilní s obvody CMOS a odporem mezi ním a výstupem test nebo zemí je 70 k Ω . Základní zapojení ICL7116 a ICL7117 je na obr. 359.

Obvody ICL7126 a ICL7136

Obvody ICL7126 a ICL7136 se od obvodu ICL7106 liší podstatně menším příkonem, takže doba života a použité baterie bude delší. Příkon byl zmenšen zmenšením kladového proudu budicích zesilovačů a integrátoru na 6 μA . Odpor integrárního rezistoru je nutné zvětšit na 1,8 M Ω pro rozsah 2 V a na 180 k Ω pro rozsah 200 mV. Rozkmit integrátoru je ± 2 V.



Obr. 369. Zapojení usměrňovače střídavého napětí

Integrační kondenzátor je 47 nF pro 3 čtení/s a 150 nF pro 1 čtení/s. Abychom vykompenzovali zpoždění komparátoru, lze do sítě s integračním kondenzátorem zapojit rezistor 750 kΩ. Při $U_{ref} = 341$ mV bude odpor integračního rezistoru 330 kΩ. Obvod ICL7136 je zdokonalenou verzí ICL7126, u něhož je eliminován přesah rozsahu a hysterese.

Obvod ICL7135, 4,5místný převodník A/D

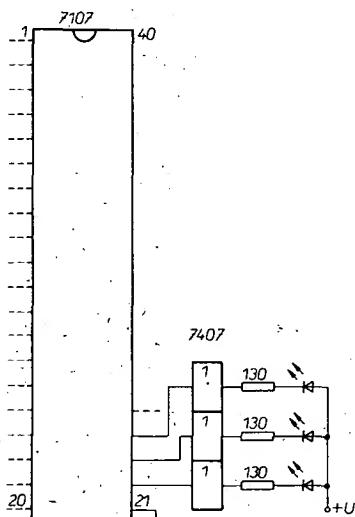
ICL7135 je přesný převodník A/D s multiplexovanými výstupy BCD a budiči čísel, který k převodu požívá metodu dvojí integrace a má přesnost ± 1 LSB při 20 000 čitáních. Rozsah vstupního napětí je 2,0000 V, obvod má automatické nulování, automatickou indikaci polarity, umožňuje poměrová měření, má téměř ideální diferenční linearitu a skutečný diferenční

vstup. Přesnost automatického nulování je lepší než 10 nV, drift nuly menší než 1 μ V, vstupní proud 10 pA a chyba menší než jedno čítání. Flexibilita multiplexových výstupů BCD je rozšířena přidáním vývodů STROBE, OVERRANGE, UNDER RANGE, RUN/HOLD, BUSY, které umožňují tento obvod použít jako interface pro mikroprocesor nebo UART. Stejně jako u dříve popsánoch převodníků A/D je obvod rozdělen na dvě části: analogovou a digitální (základní zapojení ICL7135 je na obr. 371).

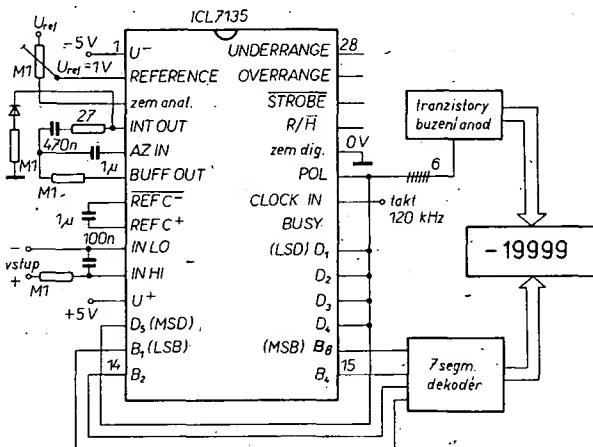
Generátor impulsů

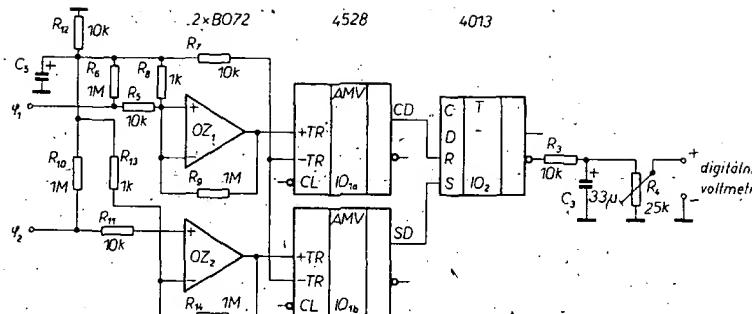
Na obr. 372 je IO₁ zapojen jako generátor taktu, je to spouštěný astabilní multivibrátor, u něhož je kmitočet výstupního signálu (2 Hz až 1 MHz) závislý na poloze P₁ a P₂ (a též na napájecím napětí). Je-li spínač S sepnut a T₁ v horní poloze, AMV s IO₁ kmitá „volně“ a pracuje jako generátor pravouhlého signálu. Je-li spínač S rozpojen, lze AMV spouštět přes vstup

„spouštění“. Kromě toho lze tlačítkem T₁ nastavit požadovanou polaritu vstupního signálu. Na vývodech 10, 11 je výstupní signál generátoru. Signál z výstupu Q je veden do IO₂ a přes T₁ v poloze 50 % a T₄ v poloze „norm.“ na oddělovací stupeň IO₅. IO₂ je zapojen jako spouštěný monostabilní multivibrátor, který generuje z výstupního signálu IO₁ krátké impulsy, které jsou určeny pro spouštění osciloskopu připojeného na výstup „synch“. Jako spouštěné astabilní multivibrátoru pracují i IO₃ a IO₄ nejdříve k funkci IO₄. Je-li tlačítko T₂ v horní poloze a T₃ v poloze „výstup“, je taktém spouštěn IO₄. Nastavením P₃ a P₄ je určena šířka nebo střídání impulsu v rozsahu 1,5 μ s až 200 ms. Podle polohy T₄ je na oddělovací stupeň IO₅ přiveden invertovaný nebo neinvertovaný signál (v poloze „norm.“). Je-li T₃ v poloze „výstup“, bude IO₃ spouštěn taktém. Přepínačem P₂ a potenciometrem P₂ lze nastavit zpoždění výstupního signálu od 1,5 μ s do 250 ms (opravdu signálu na výstupu „synch.“). Výstupní signál z IO₃ spouštět IO₄.



Obr. 370. Připojení displeje s velkým odběrem





Obr. 373. Měření fázového úhlu

Měření fázového úhlu

Potřebujeme-li stanovit fázový vztah mezi dvěma nf signály, můžeme použít osciloskop nebo zapojení na obr. 373. Oba vstupní signály po zesílení v OZ_1 , OZ_2 mají rozkmit rovný napájecímu napětí. Oba omezené signály jsou vedeny do dvojitého monostabilního klopného obvodu IO_1 . Kladnou hranou impulsu vzniklému v IO_1 , je klopný obvod IO_2 nastaven (φ_2) nebo je vynulován (φ_1). Jsou-li oba vstupní signály ve fázi, pak je IO_2 v nefiovaném stavu, protože $Q = \bar{Q} = 1$ při $C_D = S_D = 1$. Monostabilní klopné obvody jsou spouštěny kladnou hranou vstupního signálu, takže doba mezi nastavením a nulováním odpovídá periodě. Doba mezi impulsy pro nastavení a nulování je úměrná fázi od φ_2 do φ_1 během jedné celé periody. Napětí na R_4 je úměrné fázovému úhlu mezi φ_2 a φ_1 . Při nastavování se vstup φ_1 spojí přes invertor se vstupem φ_2 a trimrem R_4 se nastaví na výstupu 1,8 V. Pak 1 V na digitálním voltmetu odpovídá úhlu 100°. Vstupní napětí pro monostabilní klopné obvody musí být větší, než 10 V. S použitým operačním zesilovačem typu BO72 je možné měřit vstupní nf napětí od 5 mV.

Obvody CMOS ve spotřební elektronice

Stroboskop pro gramofon

Na obr. 374 je zapojení krystalem řízeného stroboskopu pro gramofon. IO₁ je oscilátor s děličem 2¹⁴. Při krystalu 3,2768 MHz je na výstupu IO₁ signál o kmotoku 200 Hz, který se dělí 1:2 v IO₂, na jehož výstupu bude signál 100 Hz se stridou 1:1. Protože výstupní proud IO₂ je malý, je nutné použít pro LED zesilovač T₁, jehož bázový proud je omezen rezistorem R₂ a kolektordvorským rezistorem R₃. Proud svítivými diodami je asi 40 mA, aby bylo dosaženo dostatečného jasu diod LED.

Protože proud diodami teče jen po dobu jedné poloviny period, bude střední proud asi 25 mA. Při nastavování připojíme do bodu MB čítač a trimrem C, nastavíme kmitočet 204,8 kHz.

Elektronický billiár

Koule v biliáru jsou nahrazeny na obr. 375 svítivými diodami. Obvod pracuje jako generátor náhody. Po vynulování (tlačítkem T_2) se rozsvítí všechny diody. Poté se tlačítkem T_1 spustí hra a jednou z diod může zhasnout nebo může zůstat rozsvícená.

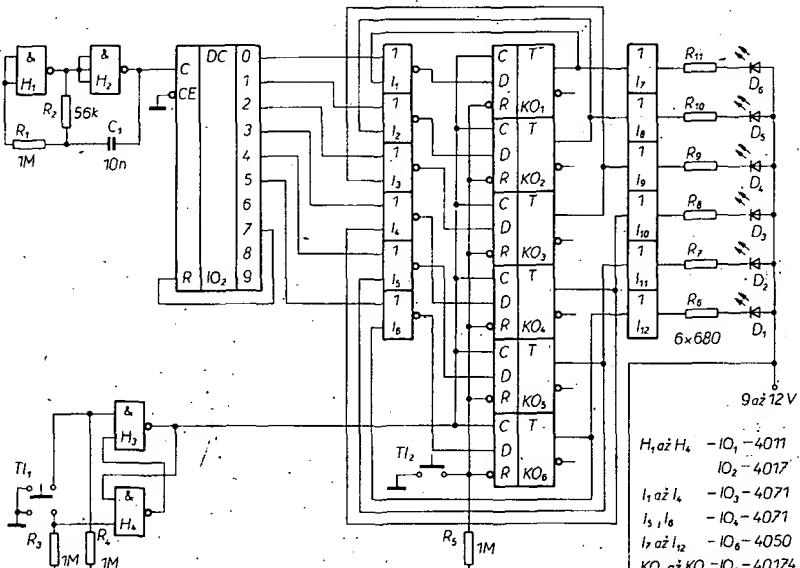
Hru je možné hrát dvěma způsoby: Při prvním hráč hraje do doby, než zhasnou všechny LED a počítá se počet potřebných stisknutí TI, nebo při druhém hrají

dva a barva první zhasnuté LED určuje, které další dvě LED stejné barvy musí onen hráč zhasnout. Kdo první zhasne všechny tři své LED, vyhrává.

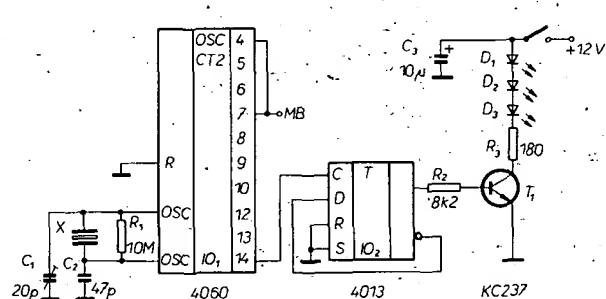
Při nulování je nastaveno všech šest klopních obvodů na nulu a rozsvítí se všechny diody. Multivibrátor H_1 , H_2 řídí taktem 800 Hz čítač 4017, na jehož výstupech se objeví postupně úrovně „1“. Při krátkém stisku tlačítka T_1 bude na výstupu klopného obvodu H_3 , H_4 taktovací impuls. Ten výstup čítače, na němž je právě úroveň „1“, může přes hradlo OR nastavit klopní obvod tak, že zhasne LED na jeho výstupu. Zpětná vazba z výstupu klopného obvodu na vstup hradla OR zajišťuje, že i při dalších taktovacích impulsech zůstane příslušný klopní obvod ve stejném stavu.

Hira LOV

Na obr. 376 je zapojení hry LOV, která je obdobou hry „námořní bitva“. Hra se ovládá dvěma senzorovými tlačítky. Při „stlačení“ tlačítka START přejde výstup H_1 na úroveň „1“. Tímto signálem je spouštěn monostabilní klopný obvod H_2 , H_9 , jehož doba překlopení je určena článkem C_1 , R_2 a v našem zapojení je přet až deset sekund. Během této doby svítí LED D_5 (pozor!). Při stisku tlačítka START je přes H_4 vynulován klopný obvod H_7 , H_6 . Úroveň „0“ na vstupu CE (clock enable) IO_4 a IO_5 uvolňuje vstup čítače. Impulsy z oscilátoru H_{10} , H_{11} jsou počítány do té doby, než se vynuluje klopný obvod H_2 , H_9 . V tomto okamžiku se změní stav na vstu-



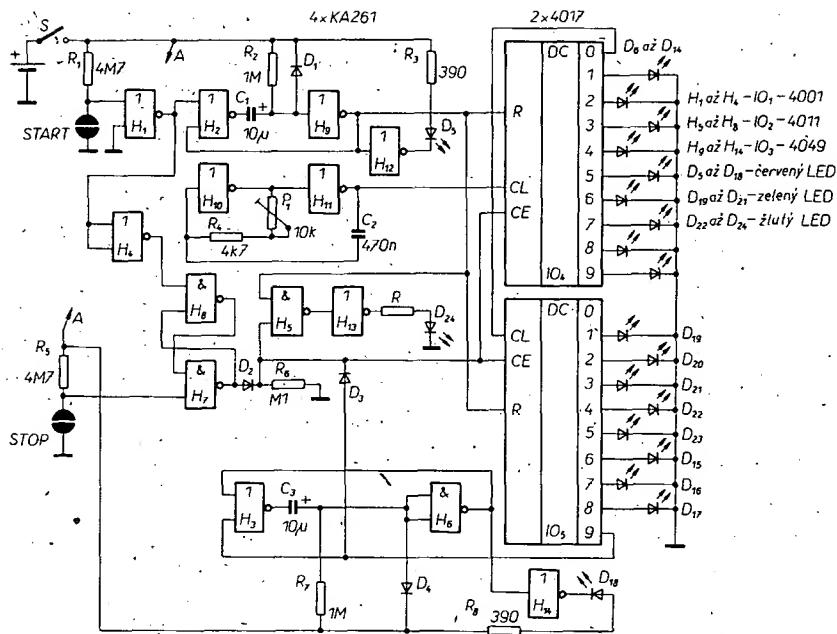
Obraz 375 Elektronický biliár



Obr. 374. Stroboskop pro gramofon.

pech reset (RE) čítačů a současně zhasne LED D_9 . Kmitočet oscilátoru H_{10} , H_{11} , kterým je určeno tempo hry, lze měnit trimem P_1 . Diody LED připojené na výstupy čítače ukazují jeho stav. Vstup CL IO_5 je spojen s výstupem „0“ čítače IO_4 , takže stav IO_5 se po každém úplném čítání IO_4 zvětší o jednu, takže lze čítač označit jako dvoudekadový, u něhož IO_4 udává jednotky a IO_5 desítky.

Když hráč po stisku tlačítka START nic nepodnikne, přejde po určité době výstup Q IO_5 na úroveň „1“, která spustí druhý monostabilní klopový obvod H_3, H_6 a na 5 až 10 s se rozsvítí LED D_{18} (zásah!). Kromě toho je přes D_3 zablokován čítací vstup IO_4, IO_5 , takže čítací zůstane v nezměněném stavu. Po překlopení monostabilního



Obr. 376. Hra LOV

klopného obvodu H_3 , H_6 všechny diody LED zhasnou a hra může být znova nastartována.

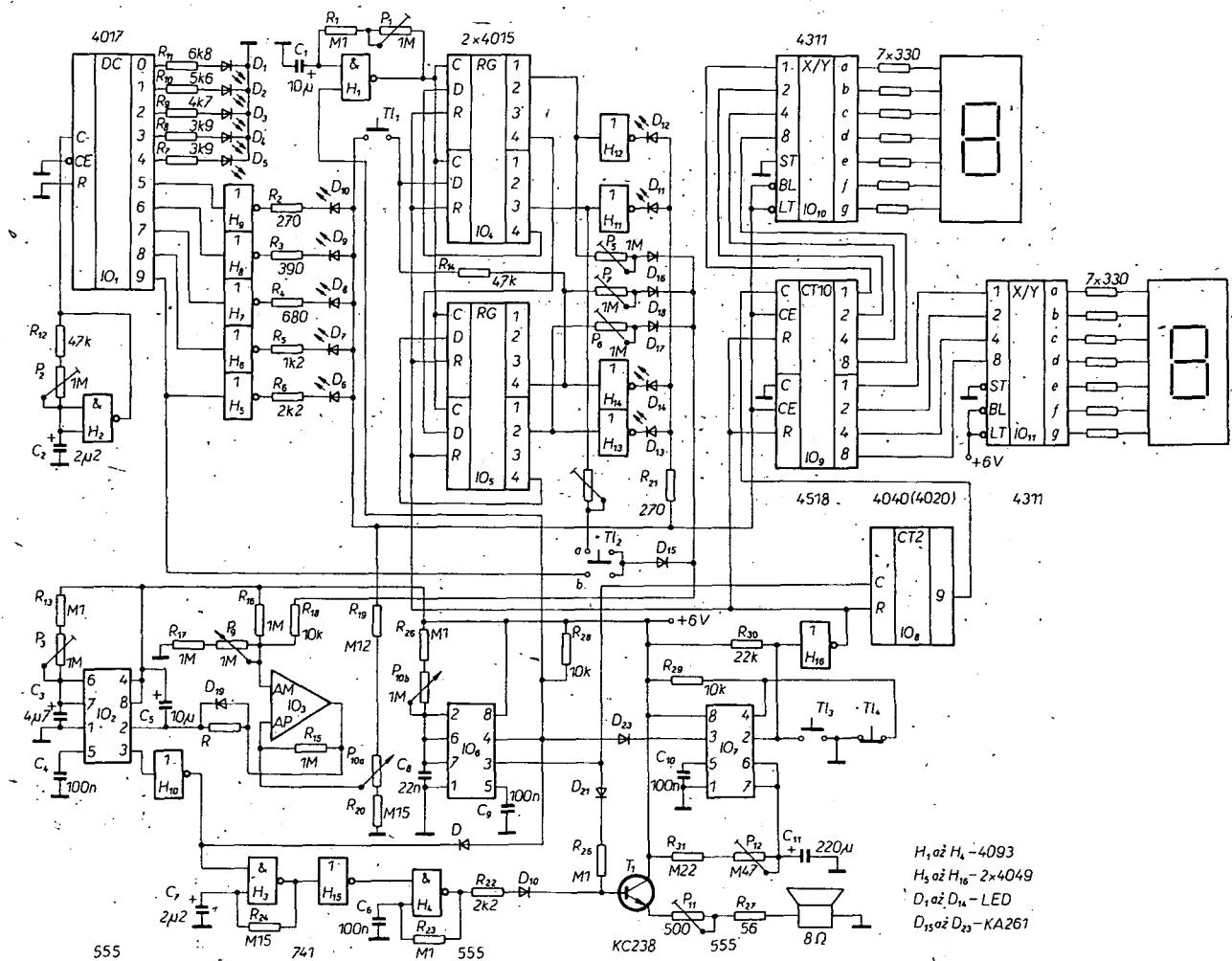
Cítací cyklus se přeruší senzorovým tlačítkem STOP. Po jeho „stisku“ bude na výstupu H_7 úroveň „1“, takže vstupy čítání

se zablokuji. Diody LED ukazují dočítaný stav, kterým lze vyjádřit počet neúspěšných zásahů. Při „stisku“ druhého senzoru se vynuluje KO H_2 H_9 a rozsvítí se D_{24} , která indikuje, že neplatný zásah byl již jednou proveden. Vyhrává ten, kdo má nejmenší počet bodů za neplatné zásahy.

Dopravní treňážer

Na obr. 377 je zapojení dopravního treňážera. Jako plynový pedál je použit potenciometr P_{10} , jehož stupnice je ocejchována v km/h. Potenciometrem se nastavuje taktovací kmitočet a také hluk imituující motor. Dělením a dekódováním signálu taktovacího kmitočtu dostaneme na displeji ujetou vzdálenost v km. Úkolem hráče je ujet co nejdéle vzdálenost. Toho ovšem nelze dosáhnout při jízdě na plný plyn (stejně jako ve skutečném provozu), jízda má určité omezující činitele. Omezení jsou indikována diodami D_{12} (hrboly na silnici), D_{13} (omezení rychlosti na 70 km/h) a D_{14} (zatáčka a omezení na 50 km/h). „Pojedeme-li“ rychleji, ozve se z reproduktoru varovný tón. Při překročení omezujících podmínek přestane čítat čítač kilometrů. Tlačítkem T_1 lze programovat omezení, která jsou závislé na počtu stisků T_1 . Aby byla hra realistická, je při hře možnost předjíždět vozy jedoucí např. rychlosti 60 km/h. Sloupec diod D_1 až D_{10} přitom znázorňuje protijedoucí vozidla. Světelný bod běží od D_1 k D_{10} a mění při tom svůj čas. Není-li ukončeno předjíždění (tlačítko T_2) do doby, kdy se rozsvítí D_{10} , srazíme se s protijedoucím vozidlem, což je slyšet z reproduktoru. Tlačítkem T_4 můžeme hru předčasně ukončit.

Obvod IO_6 je generátor taktu pro počítací ujetých kilometrů (IO_8 , IO_9 , IO_{10} , IO_{11} , oba displeje) a pro generátor hluku napodobujícího motor (reprodukтор v emitoru T_1). Monostabilní multivibrátor IO_7 určuje



Obr. 377. Dopravní treňážer

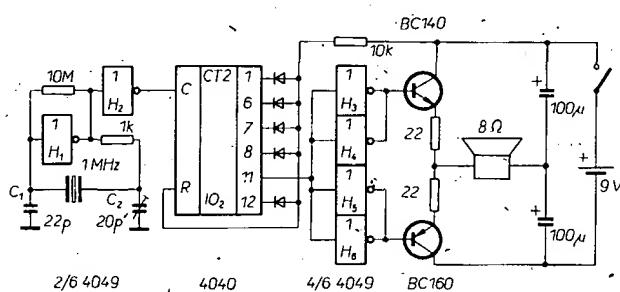
dobu hraní. Překážky, tlačítko Tl_2 v poloze a, zapojují do hry posuvný registr IO_4 , IO_5 . Na jeho výstupech připojené LED označují, o jakou překážku se jedná. Když hráč příslušné rozsvícené diody přehlédlé nebo na ně nereaguje, začne pracovat komparátor IO_3 , který při rychlosti nastavené P_{10} , neodpovídající omezujícím podmínkám (z posuvného registru), překlopí a spustí monostabilní multivibrátor IO_2 . Ten zablokuje takt pro čítání ujetých kilometrů, zablokuje generátor taktu pro posuvný registr H_4 a spustí generátor varovného tónu H_2 , H_3 . Během této doby se nemůže změnit „překážka“. Doba je nastavena časovou konstantou článkem P_8 , C_5 . Maximální rychlosť se nastavuje potenciometrem P_9 . Při předjíždění je Tl_2 v poloze b a do obvodu komparátoru se připojí IO_1 , na jehož výstupech je pět LED buzeno přes invertory a pět bez invertorů, takže diody D_1 až D_{10} mají různý jas, protože jimi protéká různý proud. IO_1 je řízen z generátoru s hradlem H_2 . Pro P_{10} je použit tandemový potenciometr, který „prevádí“ jednoduše „rychlosť“ na stejnomořné napětí. Trimrem P_1 se nastavuje rychlosť, s jakou po sobě mají následovat jednotlivá omezení, P_2 rychlosť protijezdce, P_3 doba nepočítání kilometrů, P_4 rychlosť předjížděného vozu (60 km/h), P_5 rychlosť na zničeného vozovce, P_6 největší rychlosť, P_7 (zatačka) omezení na 50 km/h, P_8 doba střetu, P_9 omezení dané předpísem (90 km/h), P_{10} je elektronický plyn, P_{11} řídí hlasitost hluku a varovného tónu, P_{12} dobu hraní, Tl_1 – nastavení překážek před startem, Tl_2 – předjíždění, Tl_3 START, Tl_4 nulování.

Ladlička

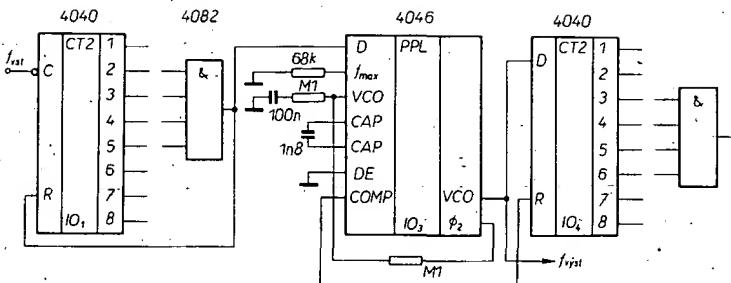
Při ladění nástrojů se používají obvykle mechanické ladičky na komorní „a“ (440 Hz). Na obr. 378 je zapojení ladičky pro 440 Hz s obvody CMOS. Krystalový oscilátor H_1 , H_2 svým výstupním signálem budi taktovací vstup děliče 2^{12} (IO_2). Z výstupu Q_1 , IO_2 jsou buzeny oddělovací stupně H_3 , H_4 , H_5 , H_6 , jejichž výstupní signál budi koncové tranzistory T_1 , T_2 , mezi jejich emitory je zapojen reproduktor. Kmitočet ladičky je přesně nastavit kondenzátorem C_2 . Dělicí poměr je 1,2273. Odběr z baterie pro celé zařízení je 65 mA.

Obvod pro varhany

Na obr. 379 je zapojení pro generování temperovaných tónů. Vstupní signál o kmitočtu f_{vst} je zde použit jako kmitočet referenční. Výstupní signál o kmitočtu $f_{\text{výst}}$ je dělen příslušným dělicím poměrem a je veden na vstup fázového komparátoru, na jehož výstupu dostáváme signál pravouhlého průběhu s proměnným dělicím poměrem. Dělicí poměr je určen rozdílem



Obr. 378. Ladická



Obr. 379. Obvod pro generování tempérovaných tónů

fází obou vstupních signálů fázového komparátoru. Následující dolní propust mění poměr impuls-mezera na stejnosměrné napětí, kterým je řízen VCO (napěťově řízený oscilátor). Obvod 4040 a 4082 jsou realizovány programovatelné dílečce. Výstupy 4040 musíme propojit se vstupy hradla AND 4082 podle tabulky.

je lepší než 0,085 %. Generátor PLL má spotřebu 50 mA při 15 V. U posledních pěti stupňů je nutné zvětšit kondenzátor 1,8 nF na 3,3 nF a 100 nF na 470 nF.

Řídicí obvod světel pro hudební soubory

Binární tvar pro dané dělící poměry

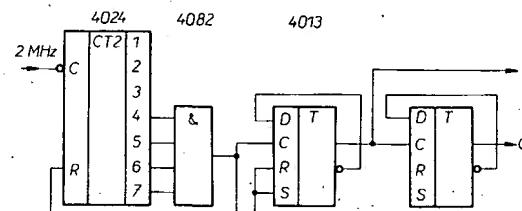
Dělící poměr	IO ₄									IO ₁								
	vývody									vývody								
	13	4	2	3	5	6	7	9		13	4	2	3	5	6	7	9	
16:15	0	0	1	0	0	0	0		0	0	0	1	1	1	1			
135:128	1	0	0	0	1	1	1		1	0	0	0	0	0	0			
25:24	0	0	1	1	0	0	1		0	0	1	1	0	0	0			
33:32	0	0	1	0	0	0	1		0	1	0	0	0	0	0			
12:11	0	0	0	0	1	1	0	0	0	0	0	1	0	1	1			
27:25	0	0	1	1	0	1	1		0	0	1	1	0	0	1			
89:84	0	1	0	1	1	0	0	1	0	1	0	1	0	1	0			

Nezapojené vstupy musí být spojeny s U^+ . Při dosažení nastaveného dělicího poměru bude na výstupu 4082 úroveň „1“ a čítač se vynuluje. Z tabulky vyplyvá, že výstupy 4040, které jsou na úrovni „1“, je nutné spojit se vstupy 4082, jejíž nepoužité vstupy musíme spojit s U^+ . Pro temperované ladění potřebujeme 11 těchto obvodů.

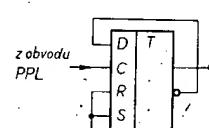
Základním tónem bývá C, tento tón můžeme získat v zapojení podle obr. 380. Vstupní signál pro dělič má kmitočet 2 MHz. Ostatní tóny jsou odvozeny děličem 1:2 podle obr. 381. V daném zapojení je regulační konstanta smyčky PLL asi 100 ms, obvod PLL pracuje v rozsahu kmitočtů 6 až 24 MHz a přesnost kmitočtu

Vysílač dálkového ovládání

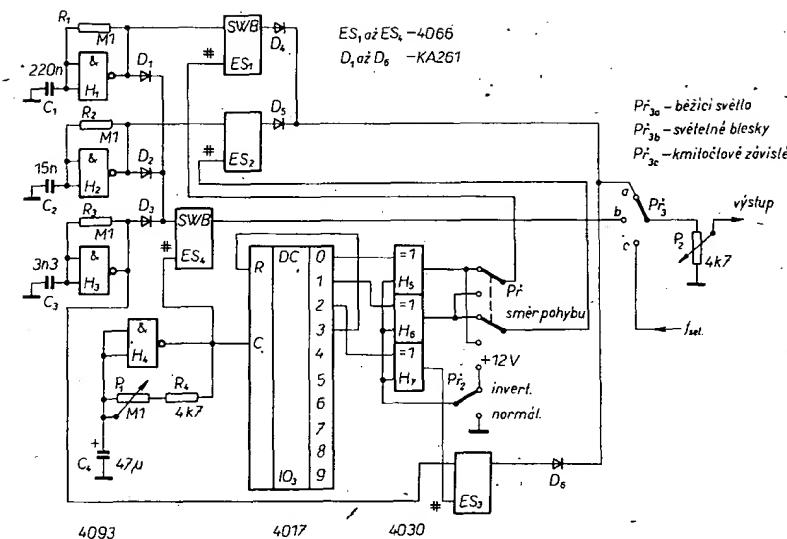
Vysílač na obr. 383 používá IO U806 z NDR. Na vývodu 11 se po stisknutí



Obr. 380. Obvod pro tón C



Obr. 381. Dělič 1:2



Obr. 382. Řídicí obvod světelných efektů

Kteréhokoli tlačítka objeví sériově impulsní šířkový kódovaný signál. Na vývody 9 a 10 je připojen obvod LC, který s vnitřním oscilátorem kmitá na 4 MHz. Signál oscilátoru se dělí 1:64 $\pm 14\%$. Vývody 1 až 8 jsou vstupy maticy tlačítek a na vývody 16 až 23 jsou vvedeny budiče maticy tlačítek. Z 31 možných povelů je využito 20. Povely jsou zadávány tlačítka, která jsou propojena na desce s plošnými spoji do matic. Výstupní signál z vývodu 11 je přes budič T₁ veden na zdroj konstantního proudu s T₂. LED D₂ pracuje jako referenční dioda a jako indikátor funkce. V kolektoru T₂ jsou zapojeny infračervené LED D₃, D₄, které vzhledem k malé šířce impulsů mohou pracovat s impulsním proudem až 1,5 mA. Tím je dosaženo velké účinnosti a velkého vyzářeného výkonu. Kondenzátorem C₅ = 220 μ F se setří baterie, neboť C₅ dodává špičkový proud pro D₃, D₄. Přepínacem na vývodu 13 lze změnit startovací bit a tak z jednoho vysílače můžeme ovládat např. televizní a rozhlasový přijímač.

Časoměrná technika s obvody CMOS

Oborem, v němž nalézají obvody CMOS nejširší uplatnění, je bezesporu současná

časoměrná technika. Kromě jejich univerzalnosti, tj. jejich rozsáhlým aplikacním možnostem a dobré odolnosti vůči rušení se zejména oceňuje velmi malý příkon v oblasti relativně nízkých kmitočtů, v které pracuje většina časoměrných zařízení a jejich schopnost pracovat při velmi malém napájecím napětí. Modifikace technologií CMOS s hliníkovými a křemíkovými řídicími elektrodammi umožňují vyrábět časoměrné obvody, které zaručují správnou funkci při napájecím napětí kolem 1 V. Některé části těchto obvodů pracují ještě při napětí menším než 0,8 V.

Odběr proudu u moderních hodinových časoměrných obvodů CMOS, navržených pro analogové a číslicové „křemenné“ hodinky, je v rozmezí 1 až 3 μ A při jmenovitém napájecím napětí 1,5 V. Obvody bývají nejčastěji napájeny jedním stříbrozinkovým článkem s rozměry $\varnothing 7,9 \times 3,6$ mm (celkový objem 176 mm³, kapacita 42 mAh).

Vývoj technologií CMOS přispěl k možně rychlému rozvoji komerční časoměrné techniky. Dnes se pro elektronicko-mechanické náramkové hodinky, elektronické hodinky, budíky, stolní a nástěnné hodinky řízené krystalem využívají časoměrné obvody CMOS v různých modifikacích. V průmyslových aplikacích se používají i jiné typy obvodů,

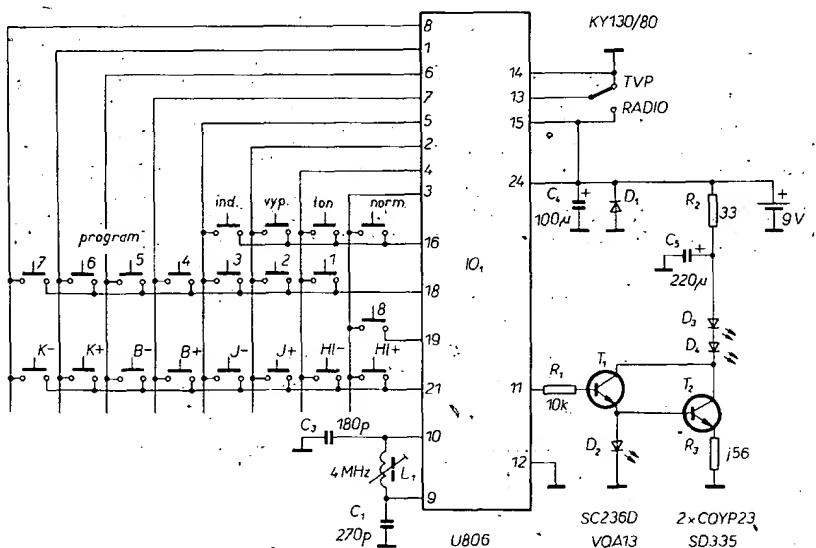
a to zejména obvody MOS s kanálem p a obvody MOS s kanálem n. Jednodušší, tzv. analogové časovací obvody jsou zhotovovány převážně s využitím bipolárních technologií.

V současné době je průmyslově vyráběn široký sortiment nejrůznějších integrovaných obvodů pro časoměrnou techniku. Zajímavé je, že se v tomto oboru doposud neprosadila standardizace, tzn. že nebyly vytvořeny řady na sebe navazujících obvodů, vyráběných větším počtem výrobců. Rádkou výjimkou jsou i tzv. ekvivalenty, vyráběné různými výrobci, jako např. rozšířený univerzální časovací obvod 555 (dvojice těchto obvodů 556), který je v bipolární verzi vyráběn řadou světových firem. Do technologie CMOS byl tento obvod převeden firmou Intersil, která ho dodává pod označením ICM7555 (ICM7556). Technologie CMOS přinesla kromě některých dalších výhod menší odběr proudu z napájecího zdroje (typicky 80 μ A, bipolární obvod 555 má odběr 3 mA). To, že se neprosadila standardizace integrovaných obvodů CMOS pro časoměrnou techniku lze kromě konkurenčních motivů vysvětlit i mimořádným tempem rozvoje oboru s inovačním cyklem v rozmezí tří až pěti let.

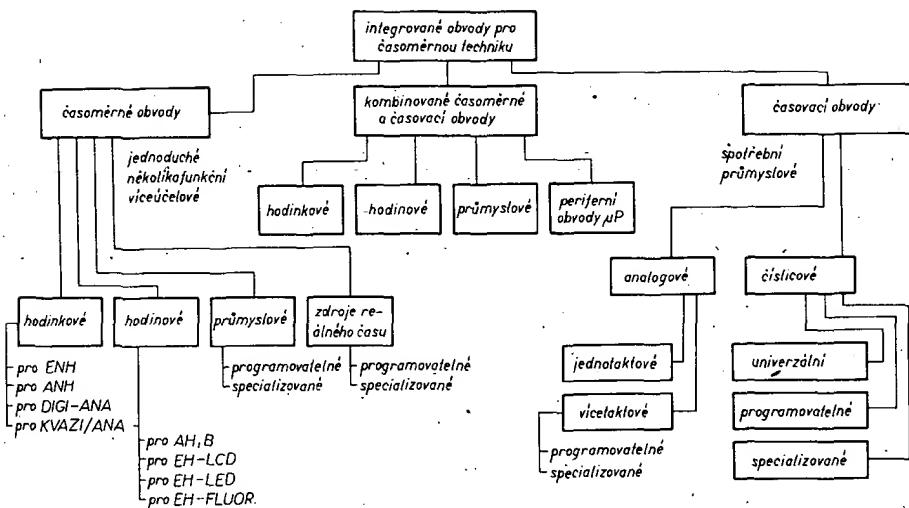
Integrované obvody pro časoměrnou techniku a příbuzné obory a aplikace mohou být roztrídeny do tří skupin (obr. 384).

1. Časoměrné obvody tvoří nejrozšířenější skupinu. Jsou určeny k realizaci určitého typu hodin nebo hodinek. Obvody jsou zpravidla vybaveny základními integrovanými oscilátory, řízenými piezokrystalovou jednotkou (PKJ), pracujícími na kmitočtu f_0 , za níž následuje řetězec děličů kmitočtu s výstupními impulsy o tzv. základním kmitočtu f_2 . V obvodech pro elektronická časoměrná zařízení jsou impulzy o základním kmitočtu zpracovány řetězcem čítačů, generujících skupinu synchronních časových stupnic. Obvody této skupiny dle obsahuji dekodéry, převádějící časové informace z jednotlivých čítačů na skupiny impulsů, určených k řízení odpovídající zobrazovací jednotky. Tyto obvody dále obsahují (kromě nejednodušších časoměrných obvodů pro analogové hodiny a hodinky) příslušnou řídicí logiku, která slouží kromě ovládání obvodů i k nastavení počátečních údajů. Některé typy časoměrných obvodů pro velké hodiny jsou řízeny nikoli z oscilátoru PKJ, ale impulsy o kmitočtu 50 Hz nebo 60 Hz, odvozenými od kmitočtu sítě.

Jednoúčelové časoměrné obvody zpravidla generují tři synchronní časové stupnice (s, min, h) a jednu až tři kalendářní stupnice (den týdne a pořadové číslo měsíce). Několika funkční časoměrné obvody mohou navíc realizovat několik doplňujících časoměrných funkcí (jako např. buzení, časové údaje pro další časová pásmá, měření času - stopky atd.). Víceúčelové časoměrné obvody jsou schopny realizovat další činnosti - nejčastěji, že hodinky nebo hodiny doplňují kalkulátorem nebo rozhlasovým přijímačem. Jako perspektivní se jeví doplněk časoměrného obvodu, umožňující měřit parametry některých životně důležitých funkcí, jako např. teploty a tepové frekvence srdce. Víceúčelová časoměrná zařízení (tzn. i hodinky) jsou zpravidla realizovány skupinou integrovaných obvodů. Přesto není vyloučena existence jednoho čipu, VLSI, realizujícího všechny funkce vý-



Obr. 383. Vysílač dálkového ovládání



Obr. 384. Rozdělení časoměrných obvodů do skupin

ceúčelových elektronických hodin nebo hodinek.

V obr. 384 značí EHN – číslicové elektronické hodinky, ANH – analogové elektronické náramkové hodinky, DIGI-ANA – hodinky s číslicovou a analogovou indikací časových údajů KVAZI/ANA – elektronické hodinky s kvazianalogovou indikací, AH – analogové hodiny, B – analogový budík, EH – číslicové elektronické hodiny s displejem LED (EH-LED), s tekutými krystaly (EH-LCD), s fluorescenčními „elektronkami“ (EH-FLUOR).

2. Časovací obvody jsou určeny k realizaci některých typů časoměrných přístrojů nebo částí nejrůznějších zařízení, určených k indikaci časových intervalů, známé nebo předem zadané délky se známým počátkem. Tyto obvody generují jednu nebo několik časových stupnic s odpovídajícími referenčními intervaly. Generovanými stupnicemi jsou ve zpětném pořadku přiřazeny číselné řady. Při startu měření začíná celý časový interval. Po uplynutí intervalu nebo jeho definovaných částí je obvodem generován impulс nebo skupina impulců. Některé časovací obvody mohou poskytovat informace o délce zbyvající, popř. uplynulé části daného intervalu. Časová základna analogových časovacích obvodů bývá tvořena astabilním multivibrátorem a při generování jednoduchých kratších intervalů jsou tyto obvody řízeny členem RC, složeným z diskrétních součástek. Presnější číslicové časovací obvody bývají vybaveny integrovaným oscilátorem řízeným PKJ. Časovací obvod může být též řízen kmitočtem sítě. Název první skupiny, tj. analogových časovacích obvodů, není zcela presný. Tyto obvody obsahují jak analogovou část, zejména napěťové komparátory, tak i část číslicovou, tvořenou klipnými obvody a popř. další bloky číslicového charakteru. Název této skupiny byl zřejmě odvozen od nejdůležitější části, kterou je analogový napěťový komparátor.

Číslicové časovací obvody se svou vnitřní strukturou podobají časoměrným obvodům. V porovnání s analogovými časovacími obvody jsou přesnější a mohou určovat mnohem delší časové intervaly.

3. Kombinované časoměrné a časovací obvody tvoří přechodnou skupinu mezi

časoměrnými a časovacími obvodů. Běžně určují čas a současně mohou měřit zadané časové intervaly se zpětným odčítáním času. Mnohdy bývají vybaveny dalšími funkcemi včetně možnosti spínat několik výstupních kanálů s nezávislými programy sepnutí a vypnutí elektrických spotřebičů.

Časové základny obvodů CMOS pro časoměrnou techniku

Časoměrný a časovací obvod v podstatě nahrazuje mechanické převodové ústrojí mechanických hodin. Další důležité části mechanických hodin, tj. generátoru taktu a tzv. krok (dávkovací ústrojí) jsou v elektronických časoměrných zařízeních nahrazeny elektronickým oscilátorem, jehož přesnost a další vlastnosti jako krátkodobá a dlouhodobá stabilita, teplotní charakteristiky a příkon určují v rozsudující míře výslednou přesnost celého zařízení. Podstatná část oscilátoru – časové základny uvažovaného zařízení bývá integrovaná zpravidla na společném čipu. Odpovídající časoměrný případně časovací obvod musí být doplněn diskrétními součástkami, jejichž hodnoty určují kmitočet oscilátoru.

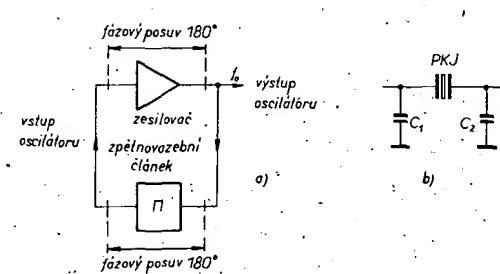
Přes méně náročné aplikace (zejména u časovacích obvodů) bývají většinou časové základny realizovány astabilním oscilátorem, jehož základní zapojení bylo již uvedeno.

Oscilátor CMOS s PKJ a s invertorem

Integrovaný oscilátor CMOS řízený PKJ je základní částí každého přesnějšího časoměrného a v mnoha případech i časovacího obvodu. Je tvořen obvykle hybridním obvodem, skládajícím se z komplementárního zesilovacího stupně, za-

pojeného jako invertor CMOS, a z obvodu zpětné vazby. Standardním kmitočtem oscilátoru f_0 elektronických a elektromechanických hodinek je kmitočet $2^{15} \text{ Hz} = 32\,768 \text{ Hz}$. Tento kmitočet je výsledkem kompromisu mezi odběrem proudu časoměrného obvodu, přijatelnými vlastnostmi a cenou PKJ. Hodinkový oscilátor je osazen buď tyčinkovým typem rezonátoru, kmitajícím v rovině XY, nebo častěji ladičkovým typem. Oscilátory obvodů pro větší hodiny a budíky běžně pracují s kmitočtem $f_0 = 2^{22} \text{ Hz} = 4,194\,304 \text{ MHz}$. PKS s vyšším kmitočtem a lepší teplotní stabilitou mohl být zvolen proto, že ani potřebný příkon, ani rozměry PKJ nejsou u hodin omezujícími činiteli. V současnosti přecházejí některí z výrobců elektronických hodin na „hodinkový kmitočet“ 32 768 Hz, přestože finální výrobky jsou pak poněkud méně přesné.

Přes svoji jednoduchost a přestože zaujímá velmi malou část čipu, je oscilátor kritickým místem celého IO, neboť kromě jiného odebírá značnou část z celkového napájecího proudu. Základní obvod oscilátoru CMOS v tzv. Piercova zapojení je na obr. 385. Podmínkou pro vznik oscilací je součin napěťového zisku zesilovače a přenosu zpětnovazebního členu větší než 1. Další podmínka vyžaduje, aby celkový fázový posuv obou členů byl násobkem 360° . Kmitočtová stabilita oscilátoru je v podstatě dáná stabilitou fázové charakteristiky zpětnovazebního členu, jehož rozhodujícím prvkem je PKJ. Jak je známo, má kmitočtová charakteristika PKJ dvě charakteristické oblasti. První leží v okolí sériového a druhá v oblasti paralelního rezonančního kmitočtu. Pro oscilátory pracující se zesilovači s velkým vstupním odporem, což je případ obvodů CMOS, lepě využije režim s paralelní rezonancí. Pracovní kmitočet f_0 oscilátoru s paralelní rezonancí se nachází mezi oběma zmíněnými oblastmi a závisí na



Obr. 385. Základní obvod Pierceova oscilátoru

zatěžovací kapacitě, která je připojena paralelně k PKJ.

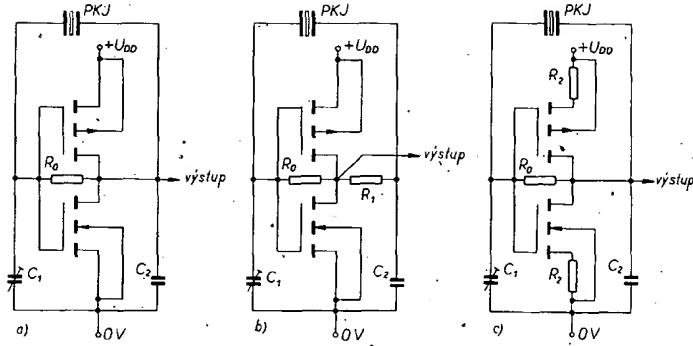
Fázový úhel zpětnovazebního člena je extrémně citlivý na změnu kmitočtu, což je podmínka pro dosažení stabilních oscilací. Oscilátor s PKJ dovolí velmi malou změnu kmitočtu i při velkých změnách fázovacího úhlu. Změny fázového posuvu fázových charakteristik zesilovacího stupně vyvolané změnami teploty a změnami napájecího napětí by měly být minimální a to zejména u přesnějších oscilátorů.

Na obr. 386 jsou tři varianty integrovaného oscilátoru CMOS s invertorem. Zesilovač je realizován komplementární dvojicí MOSFET. Součet jejich prahových napětí musí být menší než napětí napájecí U_{DD} . Pracovní bod je volen tak, aby se stejnosměrná složka výstupního napětí rovnala ss složce vstupního napětí a to $U_{DD}/2$. Předpětí je realizováno integrovaným rezistorem R_o , jehož odpor musí být dostatečně velký, aby nezatěžoval zpětnovazební člen, a současně dostatečně malý v porovnání se vstupním odporem zesilovače. Nejčastěji se volí 10 až 20 MΩ. Rezistor je většinou realizován dvojicí komplementárních tranzistorů s „dlouhým“ kanálem, nebo vrstvou polykristalického Si. Zisk zesilovacího stupně závisí na napětí U_{DD} , na součtu prahových napětí a na geometrii kanálů obou tranzistorů. Odběr proudu oscilátoru silně závisí na napěťovém přenosu zpětnovazebního člena. Pokud bude jeho útlum velký, bude mít signál přivedený na vstup zesilovače velkou amplitudu a oba tranzistory budou během převážné části cyklu otevřeny, což má za následek zvětšení proudu odebíraného zesilovačem. Proto je z hlediska co nejmenšího odběru proudu oscilátorem výhodně navrhnut zpětnovazební obvod s malým útlumem. Z tohoto důvodu je též vyžadován co nejmenší sériový odpor PKJ.

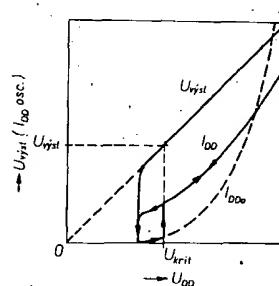
Na obr. 387 je průběh odběru proudu/ U_{DD} oscilátorem a výstupního napětí U_{VST} oscilátoru v závislosti na napájecím napětí U_{DD} . Při kritickém napětí $U_{DD} = U_{krit}$ je dosaženo kritické ekvivalentní transkonduktance zesilovače. V tomto okamžiku se náhle zvětšuje napájecí proud I_{DD} oscilátoru a výstupní napětí se skokem zvětší na U_{VST} . Zvětšení amplitudy oscilaci, která se ve špičkových hodnotách blíží napájecímu napětí, je doprovázeno zvětšením výstupní vodivosti. Velké a proměnné hodnoty vodivosti ovlivňují závislost kmitočtu oscilátoru na změně napájecího napětí. Tento vliv může být omezen přidáním sériového rezistoru R_1 (100 až 300 kΩ) na výstup zesilovače (obr. 386b). Menší odběr proudu a menší závislost kmitočtu oscilátoru na změnách napájecího napětí je dosaženo v zapojení na obr. 386c, kde je sériový odpor R_1 v obvodu zesilovače realizován dvěma stejnými rezistory, jejichž odpor se určuje obvykle experimentálně (R_2).

Zatěžovací kapacita, složená z kapacit sériově zapojených kondenzátorů C_1 a C_2 a parazitních kapacit hradel navazujících tranzistor, má též značný vliv na odběr proudu obvodu a na kmitočtovou stabilitu kmitočtu oscilátoru. Větší zatěžovací kapacity zlepšují stabilitu kmitočtu, současně však zvětšují odběr proudu. Proto se zpravidla volí kapacita vstupního C_1 (bývá realizován keramickým kapacitním trímem) asi 5 až 40 pF (nastavuje se jím kmitočet oscilátoru), kapacita výstupního C_2 přibližně 20 pF (je v novějších časoměrných obvodech integrována).

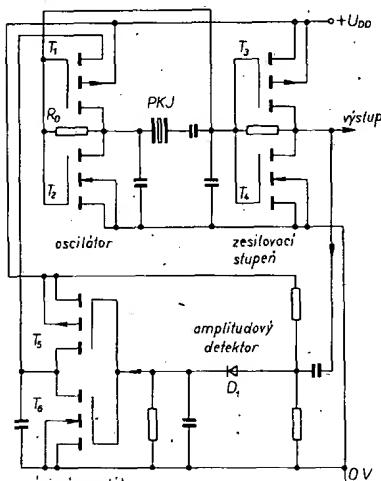
Na obr. 388 je celkové zapojení oscilátoru CMOS s invertorem, řízeného PKJ a vybaveného obvodem stabilizace výstupního napětí. Oscilátor, kmitající v ob-



Obr. 386. Tři případy skutečného zapojení Pierceova oscilátoru CMOS



Obr. 387. Závislost výstupního napětí a napájecího proudu na napájecím napětí oscilátoru CMOS

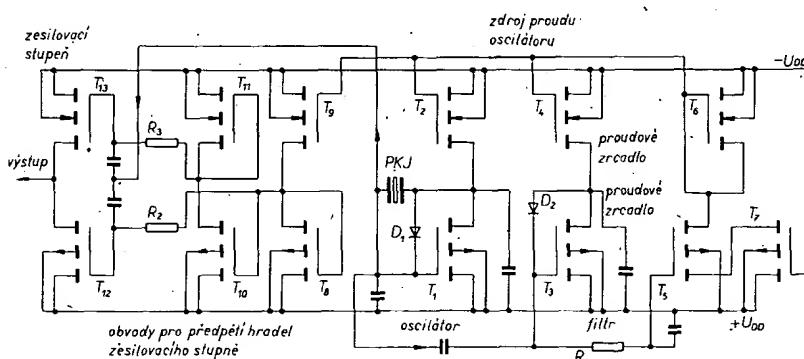


Obr. 388. Amplitově stabilizovaný oscilátor CMOS s invertorem

lasti 4 MHz, je realizován tranzistory T_1 a T_2 . Výstupní signál je zesílen zesilovačem s komplementárními tranzistory T_3 a T_4 a po zesílení je přiveden na vstup amplitudového detektoru s diodou D_1 . Napětí z výstupu detektoru je přivedeno na řídící elektrody dalšího stupně s T_5 , T_6 , tvořící sériový regulátor, který pracuje jako řízený zdroj napájení vlastního oscilátoru. Při zvětšení amplitudy signálu oscilátoru se zvětšuje předpětí na vstupu sériového regulátoru, což má za následek zmenšení ss proudu napájecího oscilátoru se současným zmenšením amplitudy oscilaci. Výhody tohoto zapojení spočívají v konstantním výstupním napětí oscilátoru s relativně malým zkreslením.

Tříbodový oscilátor CMOS

V poslední době byly v souvislosti s vývojem nových typů časoměrných obvodů s extrémně malým odběrem proudu vyvinuty zdokonalené typy oscilátorů CMOS s PKJ, které mají navíc i lepší kmitočtovou stabilitu. Jedno z možných zapojení nově vyvinutého oscilátoru CMOS je na obr. 389. Oscilátor CMOS s křemíkovými řídícími elektrodami byl navržen pro oblast kmitočtu do 1 MHz. Vlastní oscilátor pracuje s aktivním tranzistorem T_1 , který je napájen ze zdroje proudu s tranzistorem T_2 . Předpětí vstupu tranzistoru oscilátoru je vytvořeno diodou D_1 . Demodulátor amplitudy je složen ze dvou „proudových zrcadel“ T_3 , T_5 a T_4 , T_6 , tvořících uzavřenou proudovou smyčku se ss proudovým zesílením větším než 1. Po přivedení napájecího napětí se proud v obou větvích T_4-T_3 a T_5-T_6 zvětší na maximum a je omezen odporem kanálu tranzistoru T_7 . Proud protékající tranzistoru T_2 , který je řízen hradlem se stejným potenciálem jako u tranzistorů T_4 a T_6 , stačí k aktivaci oscilátoru. Vstup oscilátoru je kapacitně



Obr. 389. Amplitudově stabilizovaný tříbodový oscilátor CMOS.

Přehled některých časoměrných obvodů CMOS pro analogové hodinky, hodiny a budíky

Časoměrný obvod	Typ obvodu	Výrobce	f_0 [Hz]	Typ. proud / _{DD} [μA]	Průběh výstup. napětí (obr. 390)	T [s]	t_d [ms]	Budíci signál [Hz]	Další vybavení
MHA1116	AH,B	TESLA	4 194 304	45	a	2	—	2048, klíč.	—
MB512	AH,B	Philips	4 194 304	25	a	2	—	0,5, klíč.	START-STOP, zrychlený test
U114D	AH,B	RFT-NDR	4 194 304	50 (max)	a	2	—	1024, klíč.	STOP-NULOVÁNÍ, zrychlený test, funkce PŘISPAŇÍ
MB143	AHN	Philips	32 768	0,3	b	2	9,8	—	STOP-NULOVÁNÍ, test. výstup, zrychlený test
MB513	AH,B	Philips	4 194 304	25	b	2	32	512, klíč.	Zrychlený test
U118F	ANH,B	RFT-NDR	32 768	1,5 (max)	c	2	7,8	4096	STOP-NULOVÁNÍ
5012	ANH	ICL-USA	32 768	1,7	c	2	3,9 až 31,25	—	STOP-NULOVÁNÍ, korekce zrychlení i zpomalení volba t_d
MB126	ANH	Philips	32 768	0,3	d	30	3,42	—	STOP-NULOVÁNÍ, zrychlený test
MB522	AH,B	Philips	4 194 304	25	d	1	7,8	0,25	Zrychlený test

navázán na řídící elektrodu tranzistoru T_3 a přes filtr R_1 i se vstupní kapacitou T_5 . Proudové zrcadlo omezí protékající proud a tato změna se přenese na „zrcadlo“ T_4 , T_6 a na tranzistor T_2 , jehož proud je též redukován. Tímto způsobem se omezí amplituda signálu oscilátoru asi na 100 mV a tranzistor T_1 může pracovat v režimu s velmi malým zkreslením. Amplituda kmití oscilátoru však nestačí k buzení následujícího dělicího stupně. Proto je signál tranzistoru zesilován stupněm, vytvořeným z tranzistorů T_{12} , T_{13} s minimálním nárokom na napájecí proud. Řídící elektrody tranzistorů T_{12} a T_{13} jsou polarizovány do těsné blízkosti svých prahových napětí předpětovým obvodem ze čtveřice tranzistorů T_8 až T_{11} . Rezistory R_1 , R_2 , R_3 s velmi velkými odpory jsou realizovány ze čtveřice diod vytvořených ve vrstvě polykristalického křemíku. Stejným způsobem jsou vytvořeny i předpětové diody D_1 a D_2 .

Časoměrné obvody CMOS pro analogové hodiny a hodinky s PKJ

Integrované časoměrné obvody CMOS určené pro náramkové hodiny a tzv. velké hodiny s analogovou indikací a budíky s PKJ jsou vyráběny řadou světových výrobců v nejrůznějších provedeních. Patří k nejjednodušším časoměrným obvodům a jsou složeny z několika set až tisíců tranzistorů MOSFET. Obvody obsahují integrovaný oscilátor CMOS, řetězec statických a poř. dynamických binárních dělicích buněk a výstupní obvody, určené k pohonu krokového motorku. Obvody pro budíky jsou navíc vybaveny blokem vytváření a tvarování budíciho signálu požadovaného tvaru s příslušným zesilovacím stupněm a v některých případech obsahují i spínač tohoto signálu.

Na obr. 390 jsou varianty průběhu výstupního napětí, určeného k pohonu krokového motorku. Na obr. 390 navazuje tabulka, obsahující údaje o tvaru výstupních signálů některých typů časoměrných obvodů.

Integrované obvody této skupiny bývají často vybaveny některými doplňujícími funkcemi a odpovídajícími vstupy a výstupy:

a) vstup „START-STOP“ umožňuje po přivedení definovaného ovládacího

impulu přerušit výstupní signály s následujícím zastavením chodu krokového motorku;

b) vstup „STOP-NULOVÁNÍ“ umožňuje po přivedení definovaného napětí k určenému vstupu přerušit výstupní signály s následujícím zastavením chodu krokového motorku. Následující rozbeh (po zrušení ovládacího napětí) je časově definován, což umožňuje přesně nastavit počáteční časový údaj v sekundách, popř. minutách;

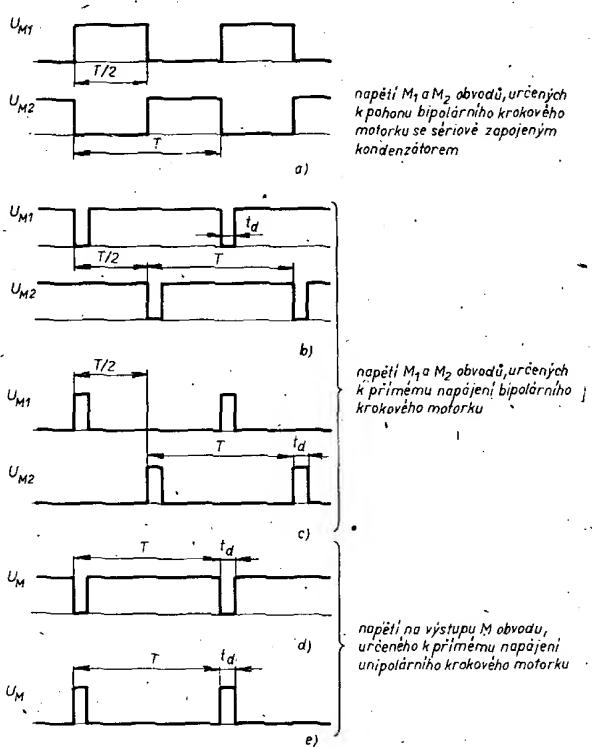
c) „TESTOVACÍ VÝSTUP“ je odvozen z řetězce dělicích stupňů a umožňuje přesně měřit a tím i nastavit kmitočet oscilátoru na jmenovitou velikost bez nežádoucího vlivu připojeného měřicího přístroje (čítače) na výsledek měření;

d) vstup „TESTOVÁNÍ“ popř. funkce „ZRYCHLENÝ TEST“ je určen k definovanému zvýšení základního kmitočtu výstupních impulsů pohonu krokového motorku. Jeho aktivaci je umož-

něno podstatně zkrátit dobu měření vlastnosti časoměrného obvodu nebo celého mechanismu hodin (hodinek);

e) funkce „KOREKCE ČASOVÉHO ÚDAJE“ umožňuje při odpovídající aktivaci příslušného vstupu definovaně zvýšit kmitočet výstupních impulsů, napájecích krokový motorek. Odpovídající zrychlení chodu hodinek se využívá k přesnému nastavení časového údaje při zpožďování hodinek. V některých případech jsou k dispozici dva stupně zrychlení „JEMNÁ KOREKCE“ a „HRUBÁ KOREKCE“. Jiné varianty zapojení umožňují snížit výstupní kmitočet (zpravidla na polovinu), a nastavit tak správnou činnost při zrychlování chodu hodinek;

f) funkce „PRISPÁNÍ“ spočívá ve zrušení sekvence budíciho signálu přivedením definovaného napětí na odpovídající vstup. Po uplynutí doby určené vnitřní strukturou časoměrného obvodu se sekvence budíciho signálu opakuje.



(Dokončení příště)

Obr. 390. Varianty průběhu výstupních napětí napájecích krokové motory

